02-03-1

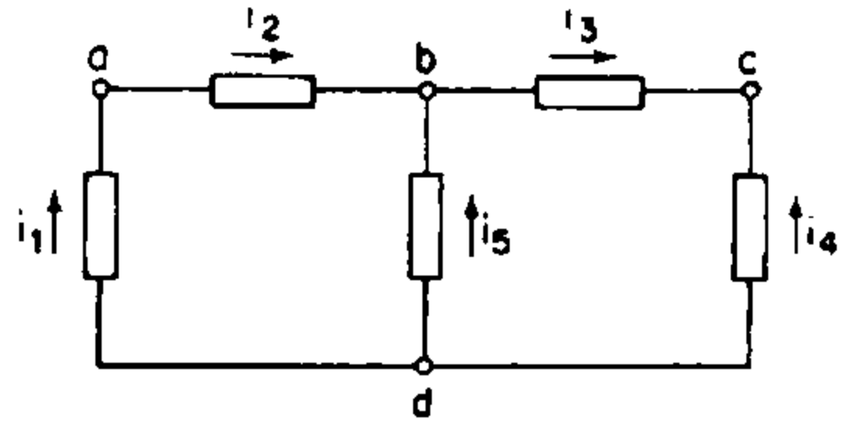
تعداد سوالات : تستی : ۲۰ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : - مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵،

استفاده از ماشین حساب مهندسی مجاز است

۱- معادلات KCL برای مدار الکتریکی زیر کدام است ؟



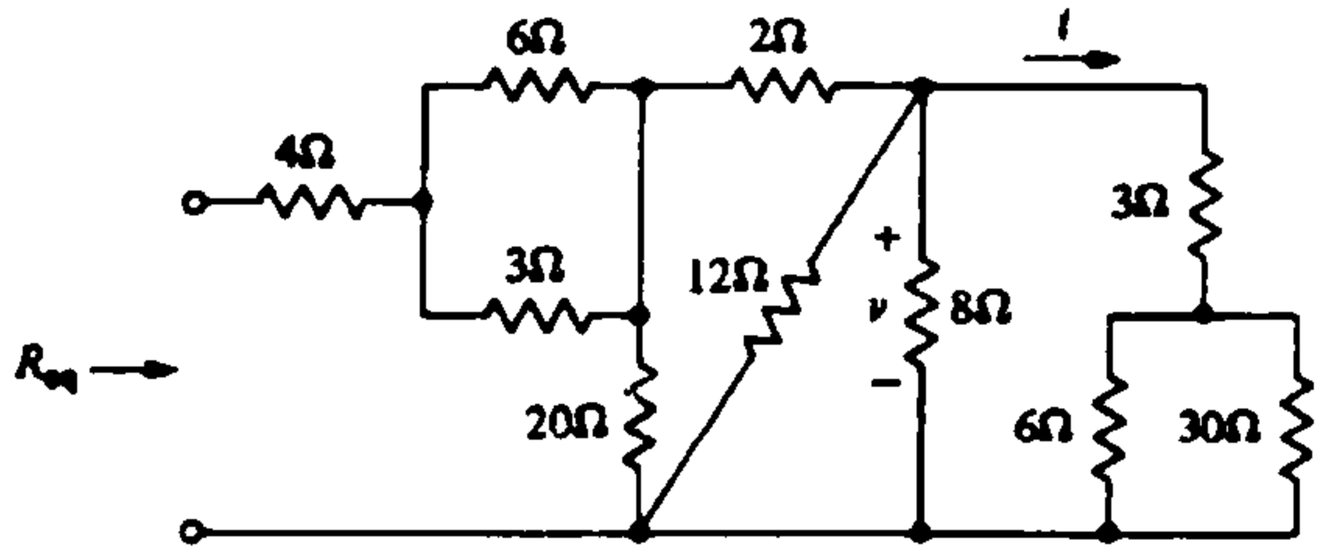
۱. $I_4 + I_3 = 0$ ، $I_2 + I_1 = 0$، $I_2 + I_5 - I_3 = 0$

۲. $I_4 - I_3 = 0$ ، $I_2 - I_1 = 0$، $I_2 + I_5 - I_3 = 0$

۳. $v_1 + v_2 + v_3 - v_4 = 0$ ، $v_5 + v_3 - v_4 = 0$ ، $v_1 + v_2 - v_5 = 0$

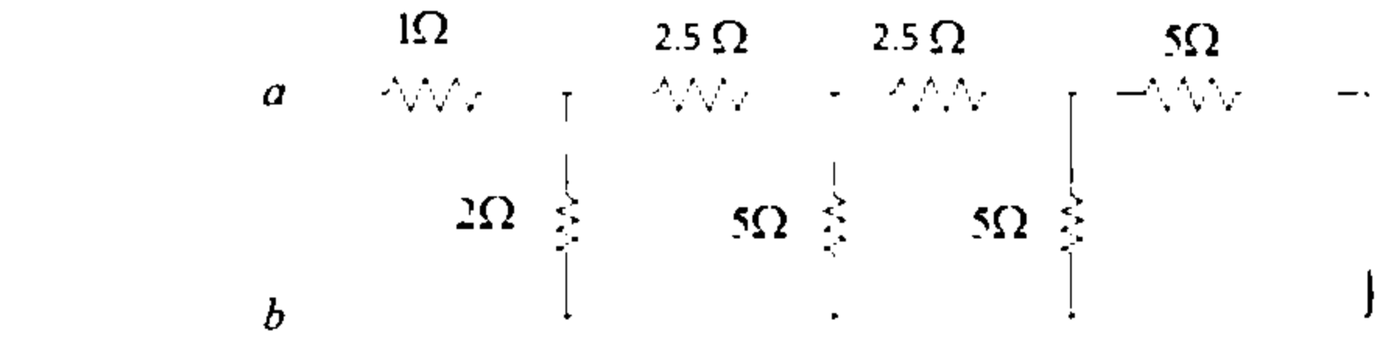
۴. $v_1 + v_2 + v_5 - v_4 = 0$ ، $v_2 + v_3 - v_4 = 0$ ، $v_1 + v_2 - v_4 = 0$

۲- در مدار زیر مقدار R_{eq} چند اهم است؟



۱. ۱۰ ۲. ۱۲ ۳. ۸ ۴. ۱۴

۳- مقاومت معادل از نقاط A تا C کدام است؟



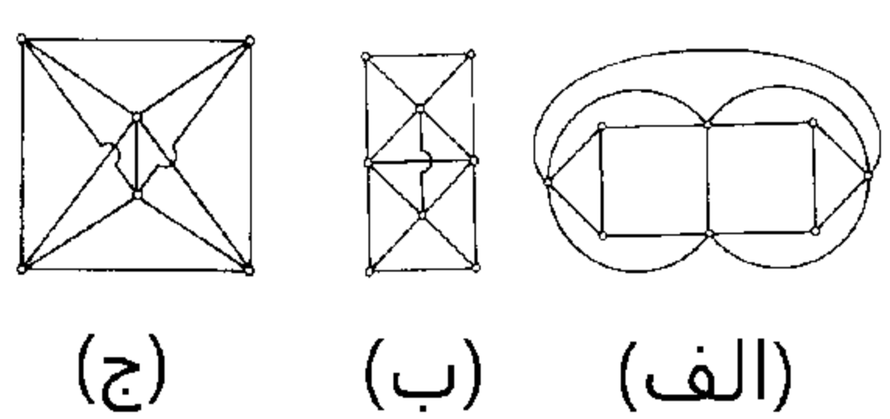
۱. ۲،۱۵ ۲. ۰،۳۹ ۳. ۲،۴۳ ۴. ۰،۰۴

تعداد سوالات : تستی : ۲۰ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۴- کدامیک از گرافهای زیر یک شبکه غیر مسطح را نشان میدهد؟



(الف) (ب) (ج)

۱. الف ۲. ب ۳. ج ۴. ب و ج

۵- کدام منطق بیشترین سرعت را دارد ؟

۱. BICMOS ۲. PMOS ۳. CMOS ۴. NMOS

۶- در مدارهای مجتمع بسیار بسیار بزرگ (ULSI) و غول آسا (GSI) تعداد گیت ها به ترتیب کدامند ؟

۱. بین ۵۰ هزار و ۱۰ هزارگیت و بیش از ۱۰۰ هزار گیت

۲. بین ۲۰ هزار و صدهزارگیت و بیش از ۵۰ هزار گیت

۳. بین ۳۰هزار و ۵۰هزارگیت و بیش از ۱۰۰ هزار گیت

۴. بین ۱۰هزار و ۱۰۰هزارگیت و بیش از ۱۰۰ هزار گیت

۷- کدام رابطه در باره حاشیه نویز درست است ؟

۱. $NM_H = V_{OH} - V_{IH}$ و $NM_L = V_{IL} - V_{OL}$

۲. $NM_H = V_{OH} - V_{IH}$ و $NM_L = V_{OL} - V_{IL}$

۳. $NM_H = V_{IH} - V_{OH}$ و $NM_L = V_{IL} - V_{OL}$

۴. $NM_H = V_{OH} - V_{IL}$ و $NM_L = V_{OH} - V_{OL}$

۸- کدام گزینه در باره تفاوت BJT و FET درست است ؟

۱. در BJT با جریان ورودی جریان خروجی کنترل می شود ولی در FET با ولتاژ ورودی جریان خروجی کنترل می شود .

۲. در BJT با ولتاژ ورودی جریان خروجی کنترل می شود ولی در FET با ولتاژ ورودی جریان خروجی کنترل می شود.

۳. در BJT با جریان ورودی جریان خروجی کنترل می شود ولی در FET با ولتاژ ورودی ولتاژ خروجی کنترل می شود.

۴. در BJT با ولتاژ ورودی ولتاژ خروجی کنترل می شود ولی در FET با ولتاژ ورودی جریان خروجی کنترل می شود.

تعداد سوالات : تستی : ۲۰ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۹- در یک ترانزیستور PMOS پایه گیت به زمین ، پایه درین به ولتاژ 0.3 V ، پایه سورس به ولتاژ 2.5 V متصل شده اند ، اگر $\mu_p C_{ox} W/L = 115\ \mu A/V^2$ ، $V_{TP} = -0.4\ V$ و $\lambda = -0.1\ V^{-1}$ جریان ترانزیستور کدام است ؟

۱. ۳۰۹ میکرو آمپر ۲. ۲۴۰ میکرو ۳. ۲۶۰ میکروآمپر ۴. ۲۸۱ میکروآمپر

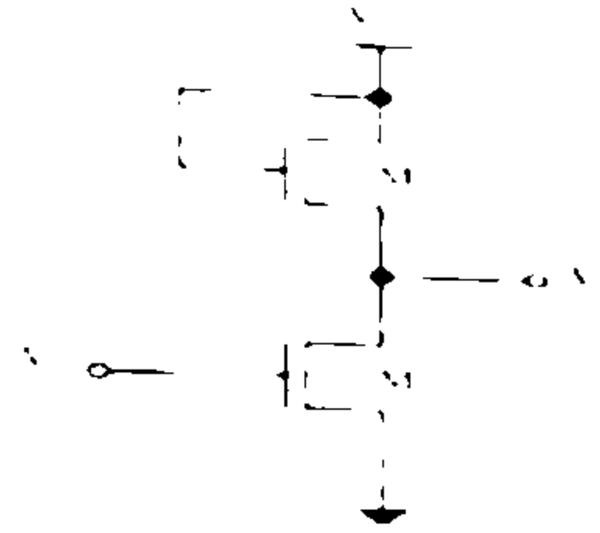
۱۰- برای ولتاژ خارجی دو سر یک دیود $V_D = 1\ V$ و $I_S = 10^{-14}\ A$ و $n = 1$ در دمای ۲۷ درجه سانتیگراد (VT=25.75Mv) جریان دیود چند آمپر است ؟

۱. $I_D = 10^{14}\ A$
۲. $I_D = 2.35kA$
۳. $I_D = 9.02 \times 10^{25}\ A$
۴. $I_D = 10^{25}\ A$

۱۱- ولتاژ آستانه یک ترانزیستور PMOS بدون اثر بدنه برابر $-0.5v$ است اگر ضریب اثر بدنه برابر 0.4 باشد ولتاژ آستانه برای $V_{SB} = -2.5v$ و $2\Phi_F = 0.8v$ چند ولت خواهد بود؟

۱. ۰،۳۳ ۲. ۰،۸۷ ۳. ۰،۶ ۴. ۰،۷۷

۱۲- در آرایش زیر $V_{DD} = 2.5\ V$ ، $V_{TNS} = V_{TNL} = 0.5\ V$ ، $K'_n = 100\ \mu A/V^2$ ، $(\frac{W}{L})_S = 2$ ، $(\frac{W}{L})_S = 0.5$ با صرف نظر از اثر بدنه V_{OH} و V_{OL} به ترتیب کدامند ؟



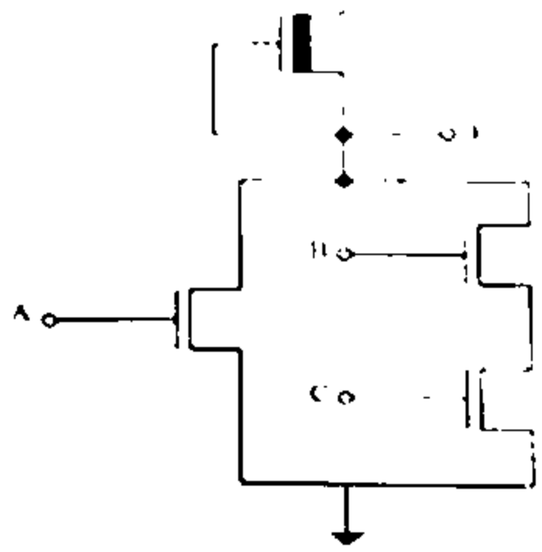
۱. 0.37 V و 3 V ۲. 0.17 V و 2 V ۳. 0.27 V و 2 V ۴. 0.27 V و 4 V

تعداد سوالات : تستی : ۲۰ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : - مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵،

۱۳- مدار زیر پیاده شده کدام تابع است ؟



۱. $F = \overline{(A + C)}$ ۲. $F = \overline{(A + BC)}$ ۳. $F = \overline{(BA + C)}$ ۴. $F = A + BC$

۱۴- در صورتی که $R_{onP} = 2.5K\Omega C = 6fF$ باشد مقدار تاخیر انتشار t_{PHL} چند پیکو ثانیه خواهد بود؟

۱. ۱۹.۳۵ ۲. ۴۴.۴ ۳. ۳۵.۱۹ ۴. ۴.۴۴

۱۵- یک تراشه CMOS که با فناوری 0.25 میکرون طراحی شده و با ولتاژ 2.5 V کار می کند دارای فرکانس کاری ۵۰۰ مگاهرتز است با فرض اینکه تعداد یک میلیون گیت داخل این تراشه وجود داشته باشد و خازن خروجی هر گیت ۱۵ فمتوفاراد باشد، مصرف توان پویای این تراشه چند وات است ؟ $P_D = (\text{number of gates}) \times fCV_{DD}^2$

۱. ۴۹.۶ ۲. ۴۹۶ ۳. ۴۹۶۰ ۴. ۴۹۶۰۰

۱۶- در مدارهای CMOS مصرف توان دارای چند مولفه بوده و کدام یک بر دو تای دیگر غلبه دارد ؟

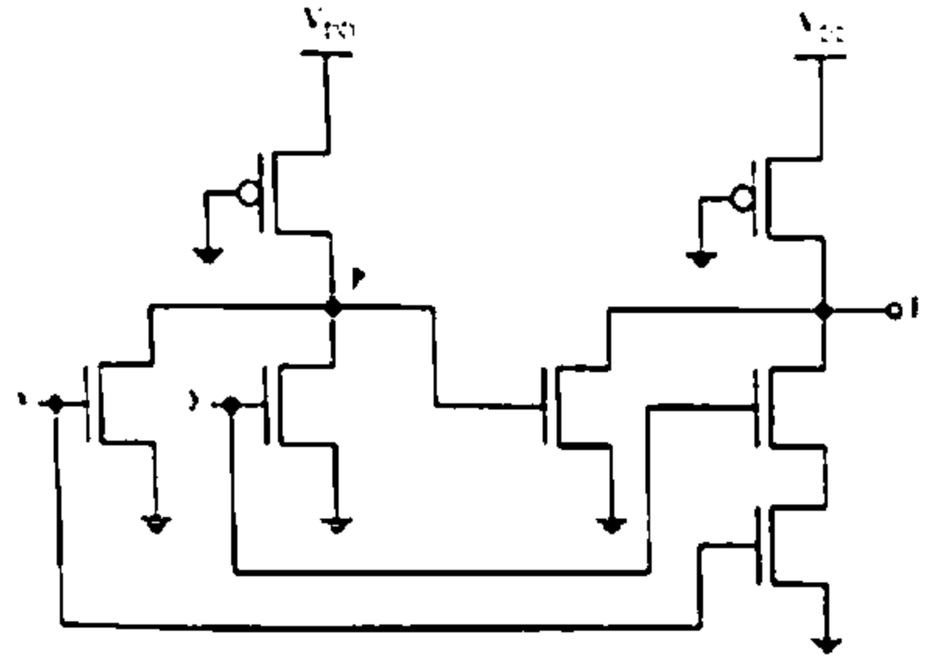
۱. سه مولفه و توان پویا بردوتای دیگر غلبه دارد
۲. سه مولفه و مولفه توان ایستا بر دو تای دیگر غالب است
۳. دو مولفه و توان اتصال کوتاه بر دو تای دیگر غالب است
۴. سه مولفه و هیچ یک بر دیگری غالب نیست

تعداد سوالات : تستی : ۲۰ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

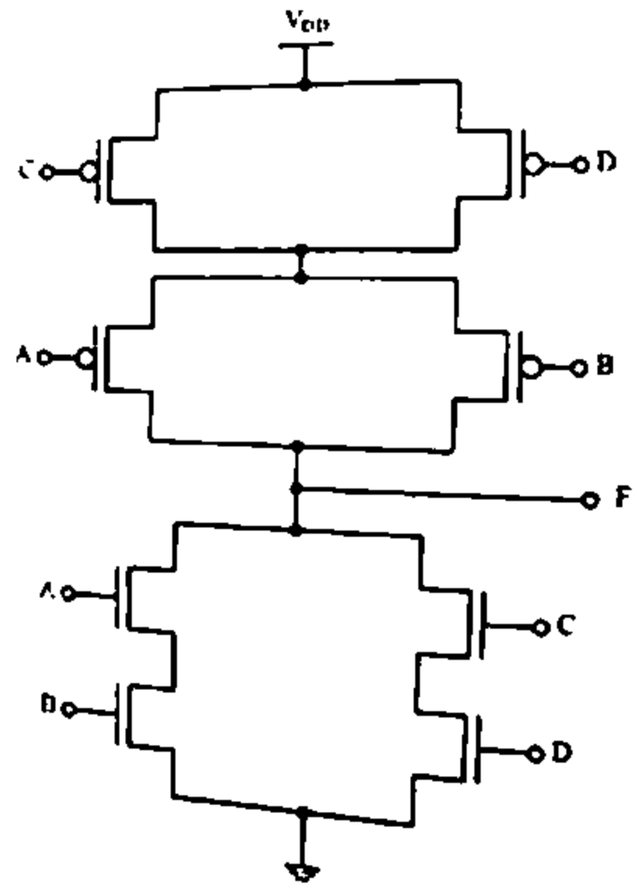
رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۱۷- مدار زیر متشکل از دو طبقه NMOS است ، کدام گزینه را پیاده سازی می کند ؟



۱. $X+Y$ ۲. $X.Y$ ۳. $XY'+X'Y$ ۴. $XY+X'Y'$

۱۸- مدار زیر کدام تابع را در CMOS استاندر میسازد؟



۱. $F = \overline{(A+B).(C+D)}$ ۲. $F = \overline{(AB+CD)}$

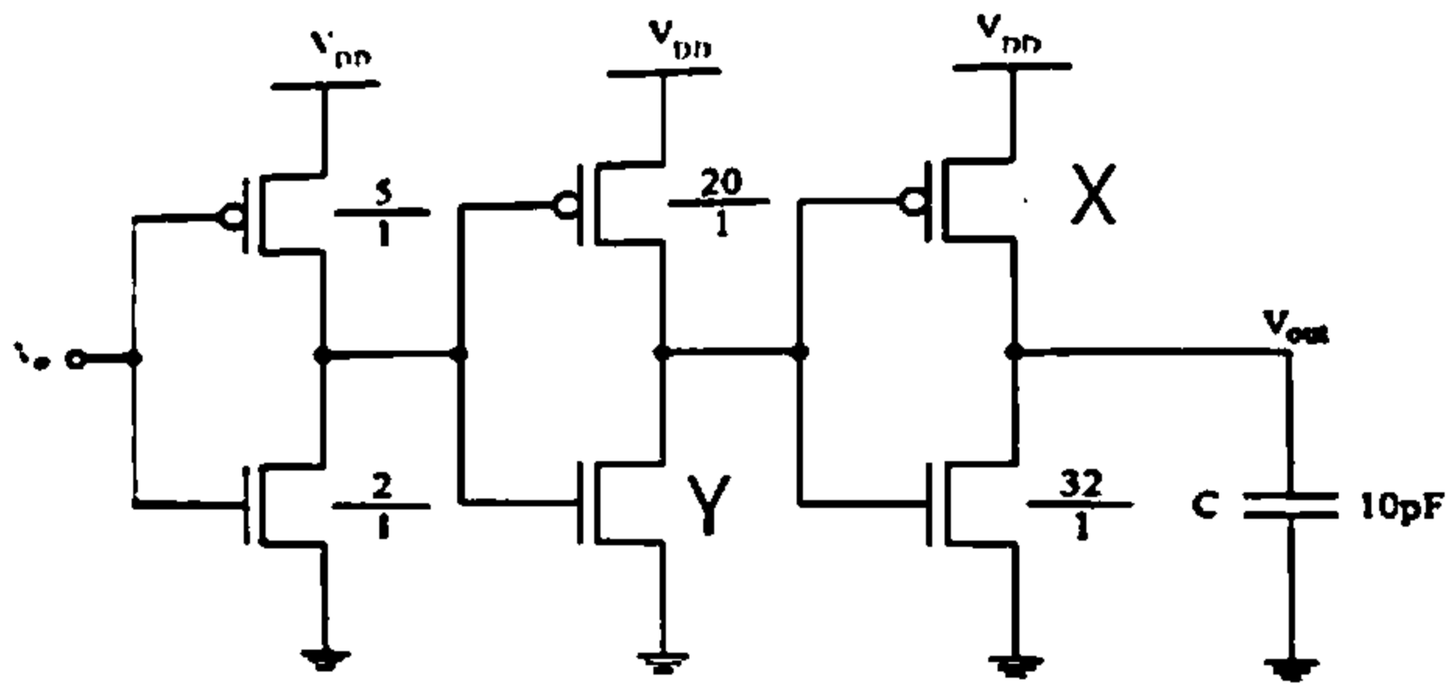
۳. $F = (AB+CD)$ ۴. $F = (AB+CD)$

تعداد سوالات : تستی : ۲۰ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

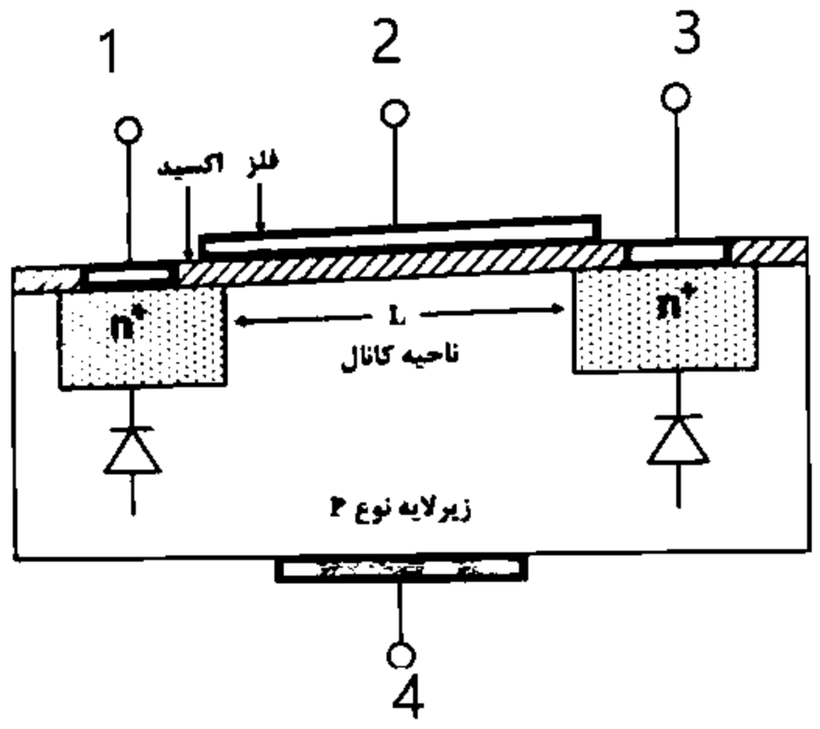
رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۱۹- برای اینکه تاخیر بهتری داشته باشیم باید تاخیر طبقات را متعادل کرده و مساوی هم لحاظ کنیم با این توضیحات ابعاد ترانزیستور X و Y در مدار زیر چقدر باید باشد؟



۱. $Y=6_{و}\ X=45$
۲. $Y=8_{و}\ X=80$
۳. $Y=6_{و}\ X=60$
۴. $Y=10_{و}\ X=80$

۲۰- شکل زیر چه نوع ترانزیستوری است پایه‌های آن به ترتیب از ۱ تا ۴ کدامند ؟



۱. CMOS گیت سورس درین بدنه
۲. CMOS سورس گیت درین بدنه
۳. BJT گیت سورس درین بدنه
۴. BJT سورس گیت درین بدنه

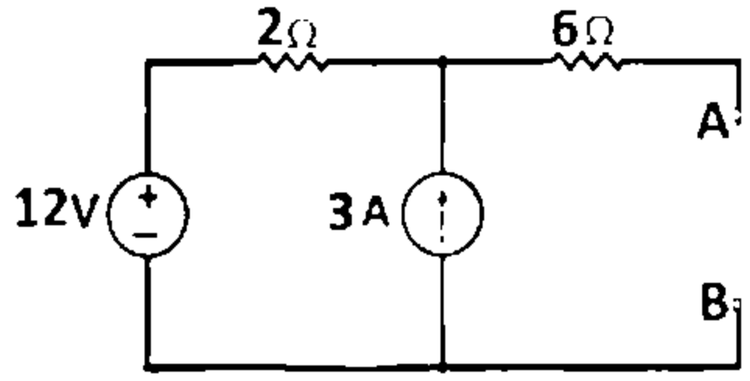
تعداد سوالات : تستی : ۲۰ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

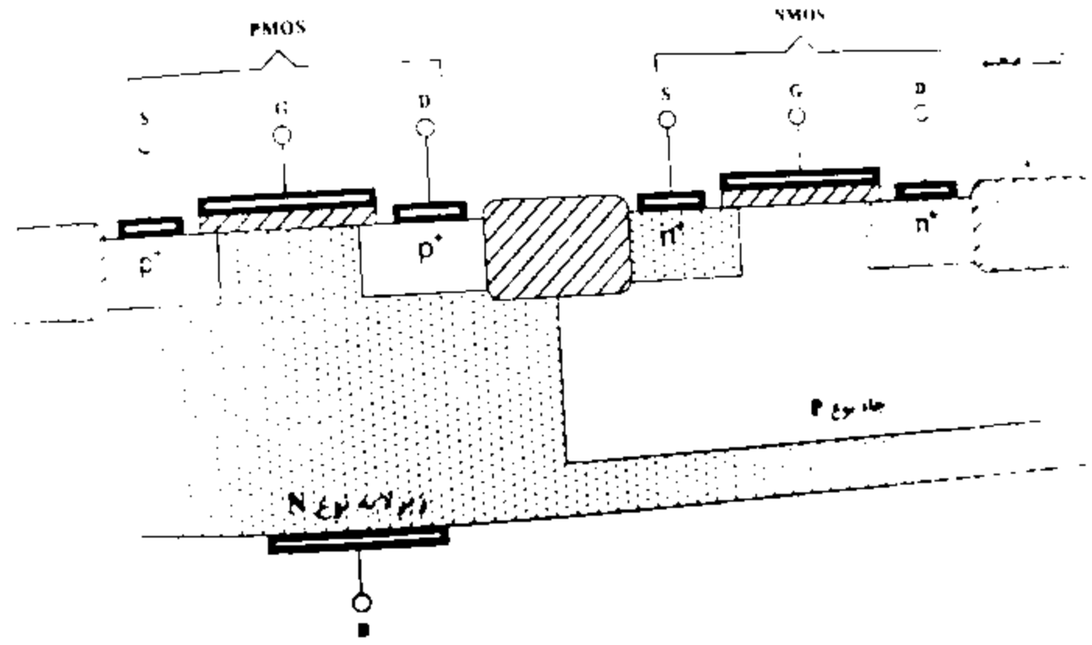
رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

سوالات تشریحی

۱- مدار معادل تونن مدار زیر را از سرهای A و B بنویسید. ۱/۲۰ نمره

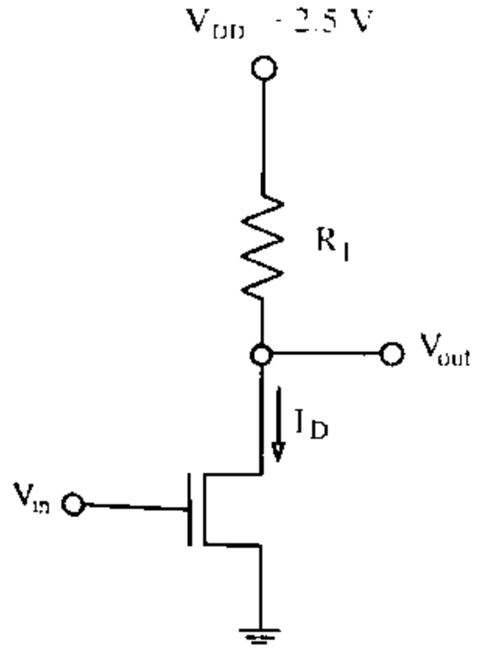


۲- آنچه در مورد شکل زیر می‌دانید بنویسید شامل قسمت‌های مختلف، اسم شکل، عملکرد آن و .... ۱/۲۰ نمره



۳- برای مدار وارونگر زیر نقاط بحرانی مدار را تعیین نموده و بر اساس آن منحنی مشخصه انتقال ولتاژ (VTC) را به صورت تقریبی رسم کنید. حاشیه نویز بالا و پائین ، توان متوسط مصرفی ایستا را بدست آورید. ۱/۲۰ نمره

$$R_L = 50\ K\Omega\ , K_n' = 100\ \mu A/V^2, V_{TN} = 0.5\ V, V_{DD} = 2.5\ V, \left(\frac{W}{L}\right) = 2$$



تعداد سوالات : تستی : ۲۰ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

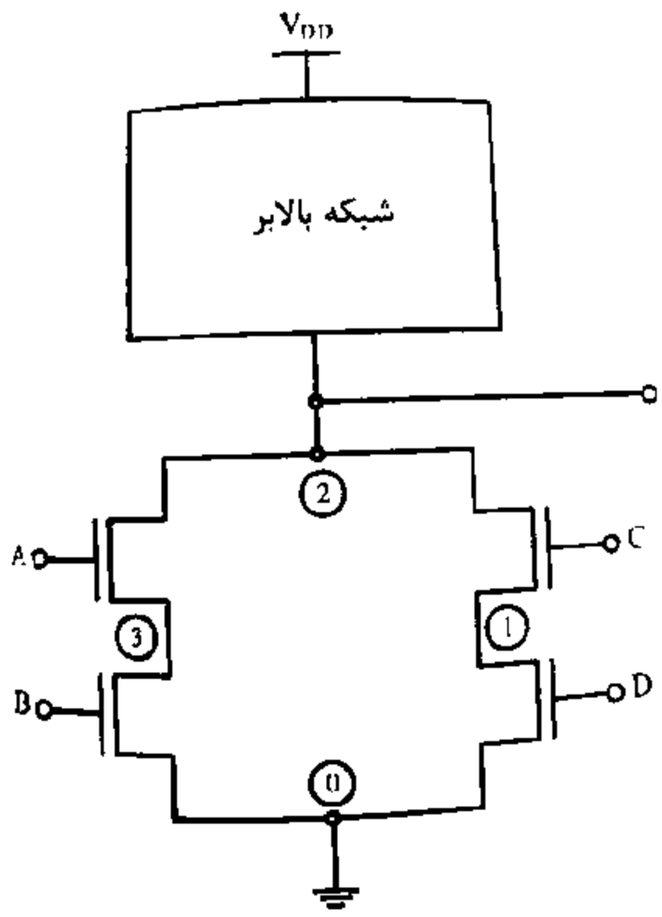
عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۴- یک زنجیره از وارونگرها جهت تحریک یک بار خازنی با ابعاد ۵ پیکوفاراد را طراحی نمایید. فرض کنید که خازن ورودی وارونگر مرجع برابر ۵ فمتوفاراد باشد و پارامترهای دیگر را به صورت زیر در نظر بگیرید: ۱/۲۰ نمره

$K_n' = 40\mu A/V^2$, $K_n' = 100\ \mu A/V^2$, $V_{TN} = |V_{TP}| = 0.5\,V$, $V_{DD} = 2.5\,V$

۵- با استفاده از رسم گراف اویلر مدار دوگان از روی گراف اویلر شبکه پایین برق شبکه بالابر مدار زیر را رسم نمایید ۱/۲۰ نمره



1115202 - 02-03-1

شماره سوال	پاسخ صحیح	وضعیت کلید
1	ج	عادي
2	الف	عادي
3	ج	عادي
4	ج	عادي
5	الف	عادي
6	د	عادي
7	الف	عادي
8	الف	عادي
9	الف	عادي
10	ب	عادي
11	د	عادي
12	ج	عادي
13	ب	عادي
14	د	عادي
15	الف	عادي
16	الف	عادي
17	د	عادي
18	ب	عادي
19	ب	عادي
20	ب	عادي

تعداد سوالات : تستی : ۲۰ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** یک ۱

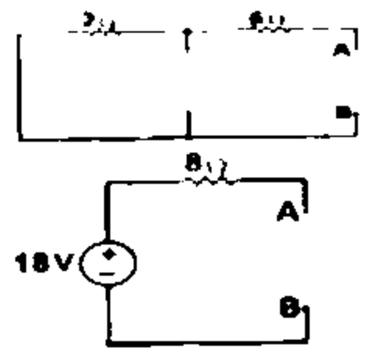
عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : - مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵،

استفاده از ماشین حساب مهندسی مجاز است

سوالات تشریحی

۱- جواب : کتاب مدارهای الکتریکی فصل اول صفحه ۳۳ — ۱/۲۰ نمره



$$R_{th} = 2 + 6 = 8\Omega \quad (0/25)\ ,$$

$$kcl)\ \frac{v - 12}{2} = 3 \Rightarrow v_{th} = 18\ v$$

۲- حل: صفحه ۷۲ فصل دوم — ۱/۲۰ نمره

۳- حل : مثال ۳ – ۱ کتاب فصل ۳ صفحه ۱۰۰ — ۱/۲۰ نمره

۴- حل : مثال ۴-۴ فصل ۴ صفحه ۱۸۷ — ۱/۲۰ نمره

۵- حل صفحه ۲۲۵ فصل پنجم — ۱/۲۰ نمره

01-02-3

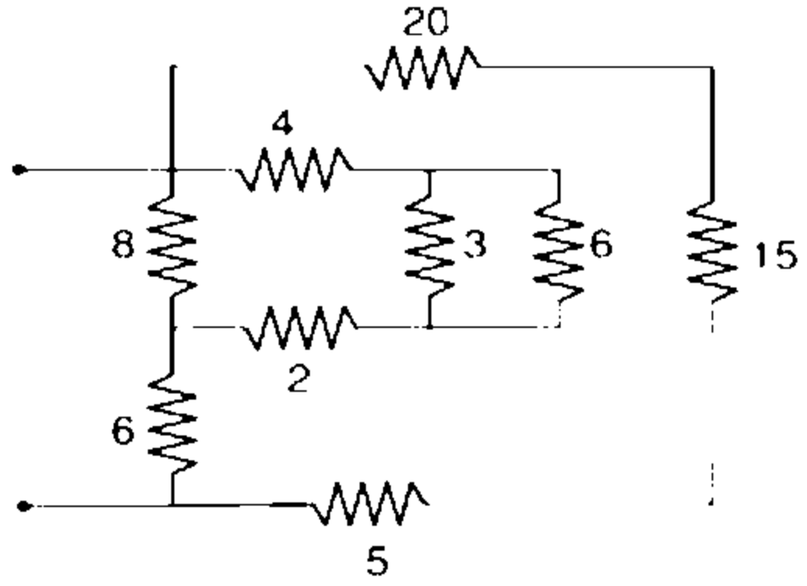
تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : - مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵،

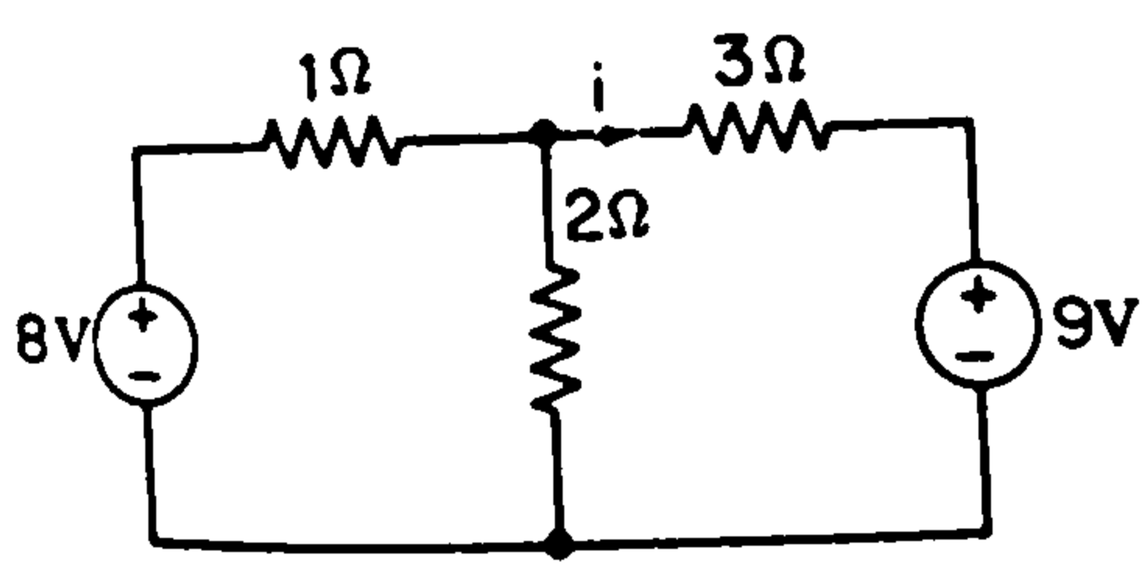
استفاده از ماشین حساب مهندسی مجاز است

۱- در مدار شکل زیر مقدار مقاومت معادل چند اهم است. (کلیه مقاومت ها برحسب اهم می باشند)



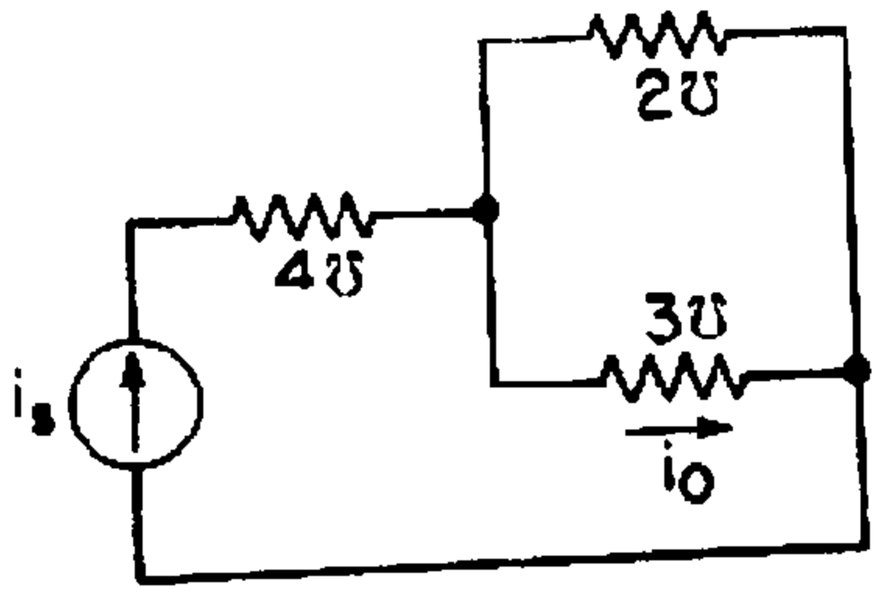
۱. ۴۰ ۲. ۵۰ ۳. ۸ ۴. ۱۰

۲- در مدار زیر جریان مقاومت ۳ اهمی چقدر است؟



۱. -۱ ۲. ۲ ۳. ۳ ۴. -۲

۳- در مدار زیر اگر $i=3v$ باشد مقدار iO چقدر است؟



۱. ۹/۵ ۲. ۳ ۳. ۲ ۴. ۵/۹

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۴- کدام گزینه بیانگر قانون kvl می باشد؟

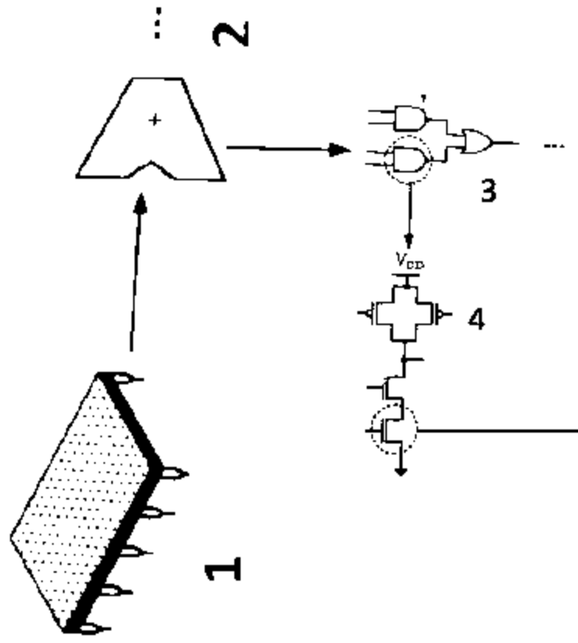
۱. جمع جبری جریان الکتریکی تمام شاخه های متصل شده به هر گره در هر لحظه از زمان برابر صفراست.

۲. مجموع جریان های وارد شده به یک گره با مجموع جریانهای خارج شونده از گره برابر است

۳. جمع جبری ولتاژهای تمام شاخه های هر حلقه در هر لحظه از زمان برابر صفر است .

۴. جمع جبری ولتاژتمام شاخه های مدار در هر لحظه از زمان برابر با صفراست.

۵- اگر سطوح سلسله مراتبی طراحی مدارات دیجیتال را با شکل زیر نمایش دهیم قسمت ۳ کدم سطح خواهد بود؟



۱. پیمانه ۲. سیستم ۳. گیت ۴. مدار

۶- کدام جمله صحیح نمیباشد.

۱. قیمت ثابت به میزان فروش یا تعداد محصولات فروخته شده وابسته است.

۲. قیمت کل هر محصول را به دو بخش هزینه ی متغییر و هزینه ثابت تقسیم بندی میکنند.

۳. قیمت متغییر متناسب با حجم تولید میباشد.

۴. هزینه هر تراشه برابر است با هزینه متغیر به ازای هر تراشه بعلاوه هزینه ثابت تقسیم بر تعداد تراشه ها

۷- حاشیه نویز بالا و پایین با مقادیر $V_{OL}=1, V_{OH}=7, V_{IL}=2, V_{IH}=4$ چقدر است؟

۱. $NM_L=3, NM_H=1$ ۲. $NM_L=1, NM_H=3$

۳. $NM_L=1, NM_H=5$ ۴. $NM_L=3, NM_H=2$

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۸- در مورد VTC یک وارونگر ایده آل کدام گزینه نادرست است؟

۱. خروجی نوسان منطقی کامل دارد.

۲. ولتاژ آستانه گیت دقیقا در وسط نوسان منطقی قرار دارد.

۳. در ناحیه گذار داری بهره یک است.

۴. حاشیه نویز بالا و پایین برابر بوده و مساوی نصف نویان منطقی است.

۹- کدام یک شرط ناحیه اشباع در NMOS می باشد؟

۱. $Vds > Vgs + Vt$ ۲. $Vgs > Vt$ ۳. $Vgs < Vt$ ۴. $Vds > Vgs - Vt$

۱۰- ولتاژ آستانه یک Pmos برابر $-0.5V$ است. در حالیکه ضریب اثر بدنه برابر 0.4 - است، ولتاژ آستانه را برای $2\phi_F = -0.6V$, $\gamma = 0.4V^{0}$ و $V_{SB} = -2.5V$ حساب کنید؟

۱. ۰.۸۷ ۲. ۰.۸۸۷ ۳. ۰.۷۸۷ ۴. ۰.۸۱۷

۱۱- درناحیه اشباع مقدار خازن گیت به بدنه یعنی C_{GCB} چقدراست؟

۱. 0 ۲. $\frac{2}{3} CO \times WL$ ۳. $\frac{WL}{2} \times CO$ ۴. 1

۱۲- کدام گزینه در مورد ترانزیستور NM0S درست نیست؟

۱. وقتی V_{DS} خیلی کم باشد ترانزیستور وارد ناحیه تریود عمیق میشود.

۲. مقاومت ترانزیستور در ناحیه تریود عمیق با مقدار W / L نسبت مستقیم دارد

۳. در ناحیه تریود عمیق ترانزیستور مانند یک مقاومت است که مقدار آن توسط V_{GS} کنترل میشود.

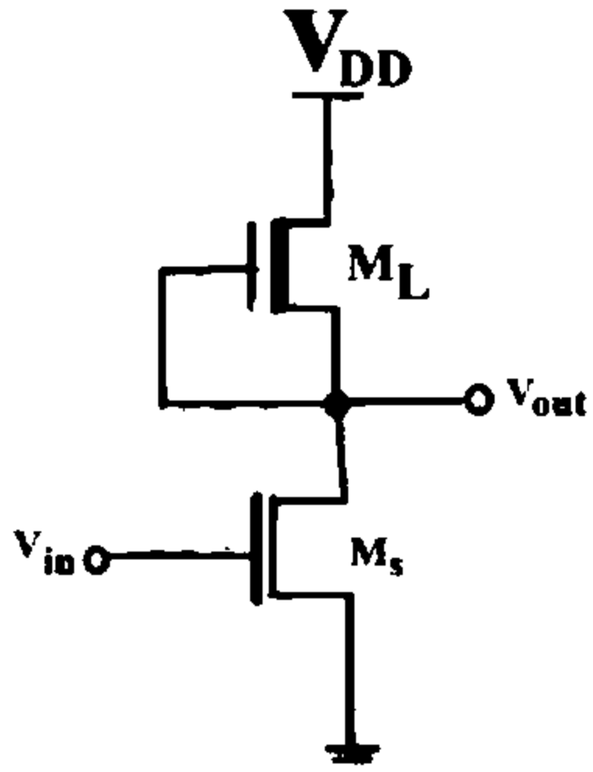
۴. در ناحیه تریود عمیق $\gamma_{ds} = \frac{1}{K_n (V_{GS} - V_t)}$

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

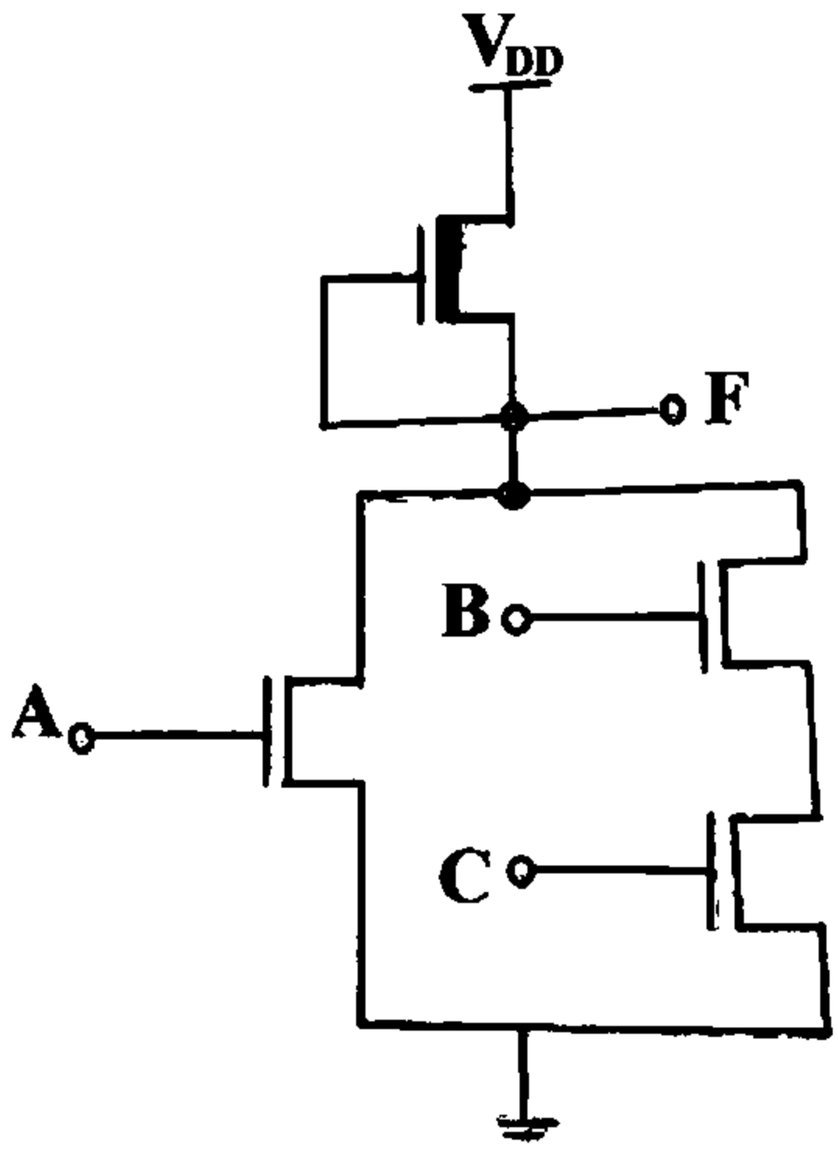
رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۱۳- مدار زیر چیست؟



۱. وارونگر NMOS با بار کاهشی
۲. وارونگر NMOS با بار افزایشی
۳. وارونگر PMOS با بار کاهشی
۴. وارونگر PMOS با بار افزایشی

۱۴- خروجی مدار زیر چیست؟



۱. $F = \overline{(A + BC)}$
۲. $F = (A + \overline{BC})$
۳. $F = (\overline{A} + BC)$
۴. $F = A + BC$

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

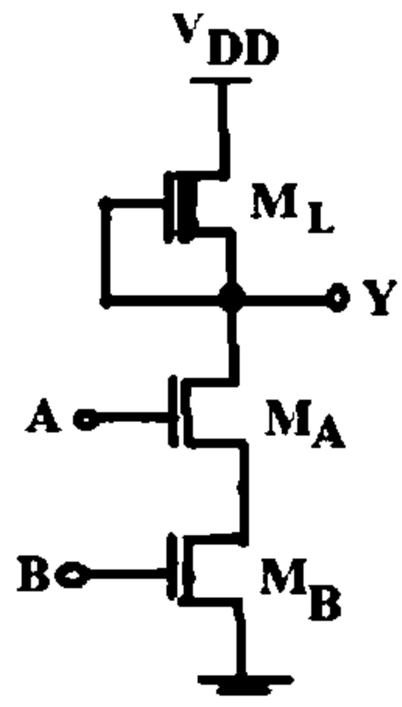
رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۱۵- تابع مربوط به جدول کارنوی زیر کدام است؟

F	AB=00	AB=01	AB=11	AB=10
CD=00	1	1	0	1
CD=01	0	0	0	1
CD=11	0	0	0	1
CD=10	1	1	0	1

۱. $F = A'D' + AB'$ ۲. $F = A'D' + AB'$ ۳. $F = AB + A'D$ ۴. گزینه ۱و۲

۱۶- خروجی مدار زیر چیست؟



۱. $F = AB$ ۲. $F = \overline{AB}$ ۳. $F = A + B$ ۴. $F = \overline{A + B}$

۱۷- کدامیک از جملات زیر در مورد منطق CMOS درست است ؟

۱. در این منطق از PMOS و NMOS همراه با هم در طراحی مدار استفاده میشود.

۲. در وازونگر CMOS وقتی ورودی یک منطقی باشد خروجی دقیقا صفر خواهد شد.

۳. در وازونگر CMOS وقتی ورودی صفر منطقی باشد خروجی دقیقا برابر ولتاژ تغذیه VDD خواهد شد.

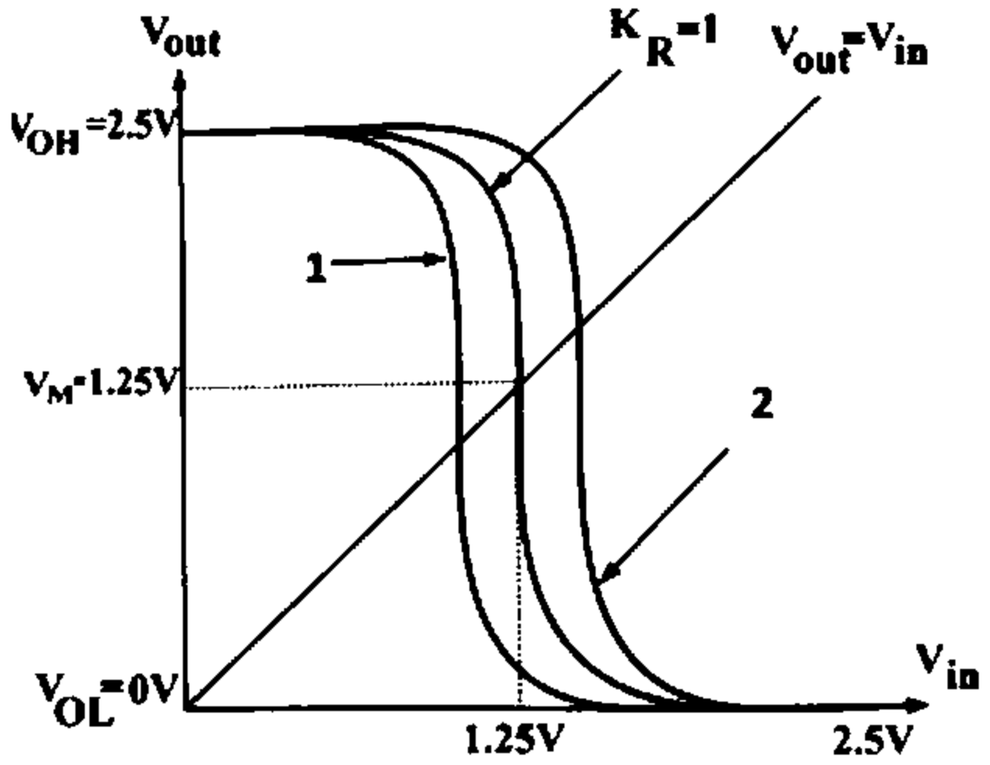
۴. همه موارد

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۱۸- شکل زیر منحنی مشخصه یک وارونگر CMOS است که در آن $K_R = \frac{K_N}{K_P}$ میباشد. کدام گزینه میتواند به K_R در ناحیه ۲ تعلق داشته باشد؟



۱. $K_R = 1.5$ ۲. $K_R = -1.5$ ۳. $K_R = 0.5$ ۴. $K_R = -0.5$

۱۹- کدامیک از جملات زیر در مورد وارونگر CMOS درست است ؟

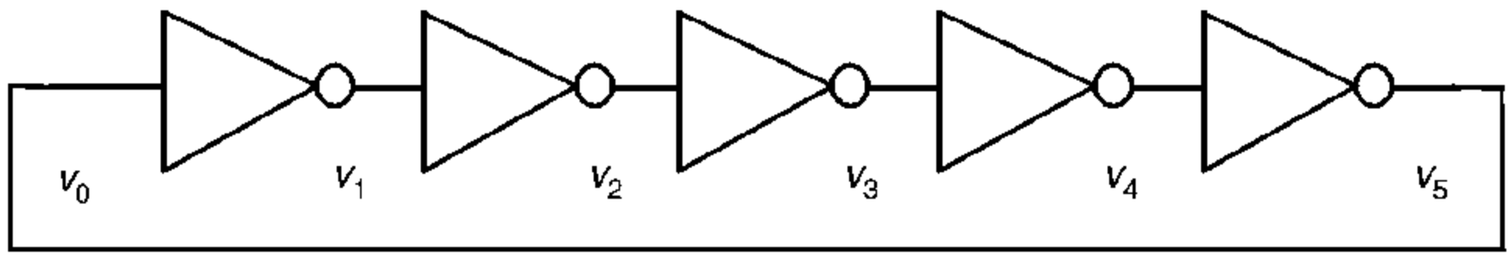
۱. ابعاد ترانزیستور PMOS آن دو ۲,۵ برابر ابعاد ترانزیستور NMOS است.

۲. اگر ابعاد ترانزیستورها ۲ برابر شود سرعت وارونگر نصف خواهد شد.

۳. اگر خازن خروجی وارونگر یک چهارم شود سرعت وارونگر چهار برابر خواهد شد.

۴. همه موارد

۲۰- مدار شکل مقابل چیست؟



۱. وارونگر ۲. نوسانساز

۳. تقویت کننده ۴. تقویت کننده ی وارونگر

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۲۱- کدامیک از قوانین طراحی مدارات ترکیبی با استفاده از منطق CMOS استاندارد نمیباشد؟

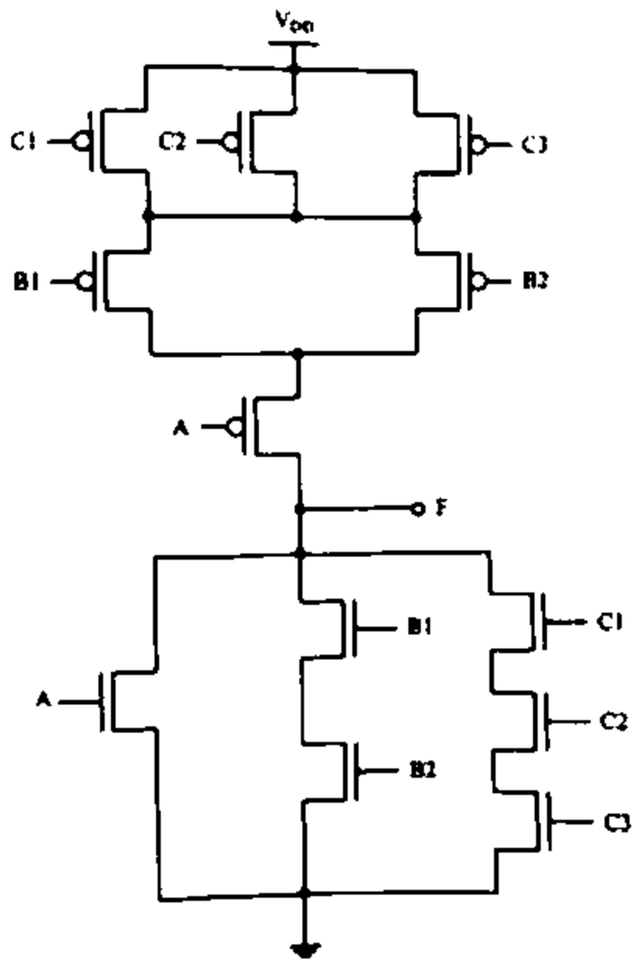
۱. ترکیب سری دو ترانزیستور NMOS به شرطی هدایت خواهد کرد که هر دو ترانزیستور بصورت همزمان هدایت کنند.

۲. ترکیب سری دو ترانزیستور PMOS به شرطی هدایت خواهد کرد که هر دو ترانزیستور بصورت همزمان هدایت کنند.

۳. عملگرد شیکه بالابر با دو ترانزیستور سری بصورت NOR خواهد بود.

۴. عملگرد شیکه پایین بر با دو ترانزیستور سری بصورت AND خواهد بود.

۲۲- خروجی مدار زیر کدام است؟



۱. $F = A + B1B2 + C1C2C3$

۲. $F = \overline{A + B1B2 + C1C2C3}$

۳. $F = \overline{A + B1B2} + C1C2C3$

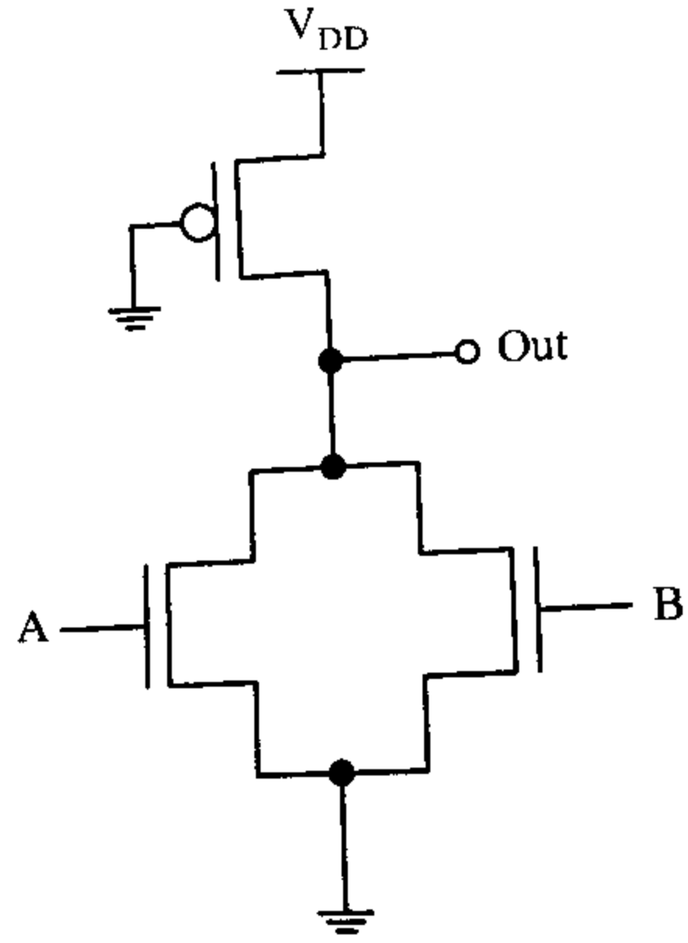
۴. $F = A + B1B2 + \overline{C1C2C3}$

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۲۳- مدار زیر چیست واز کدام منطق استفاده کرده است؟

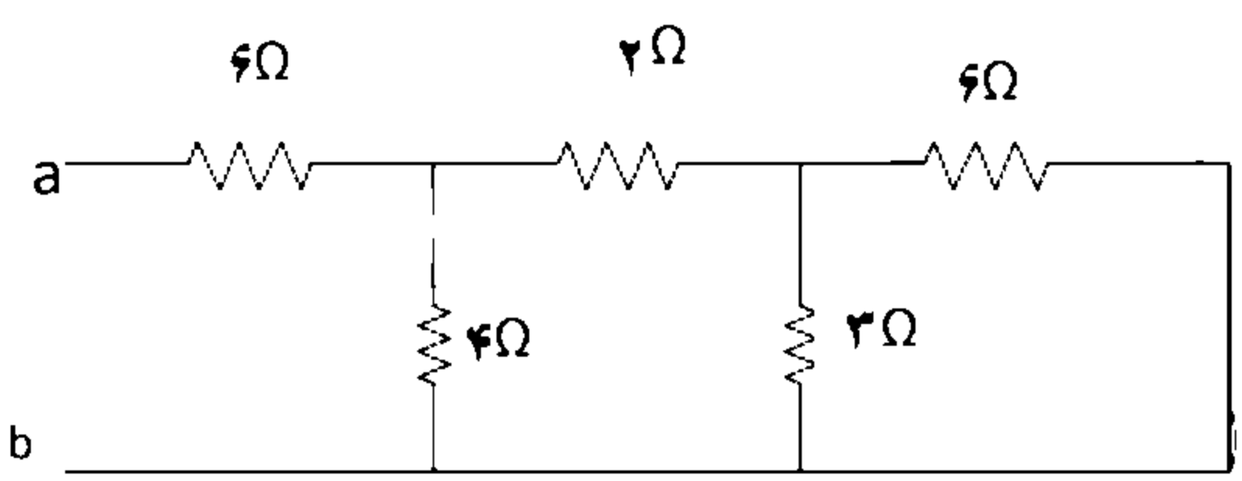


۱. NANAD منطق نسبت
۲. NOR منطق نسبت
۳. NAND منطق شبه NMOS
۴. NOR منطق شبه NMOS

۲۴- کدامیک از توضیحات زیر مربوط به منطق SCL میباشد؟

۱. در این منطق بجای شبکه بالا بر یک مقاومت قرار میدهیم.
۲. در این منطق ورودی شبکه بالا بر به زمین وصل میشود.
۳. در این منطق ورودی ها به صورت زوج های تفاضلی مورد استفاده قرار می گیرند.
۴. در این منطق هم خود تابع و هم معکوس آن ساخته شده و با کمک درو ترانزیستور به منبع تغذیه متصل میشوند.

۲۵- مقاومت معادل مدارالکتریکی ارائه شده از محل aو bدر شکل زیر بیابید.



۱. ۱۲
۲. ۸
۳. ۱۴
۴. ۲۱

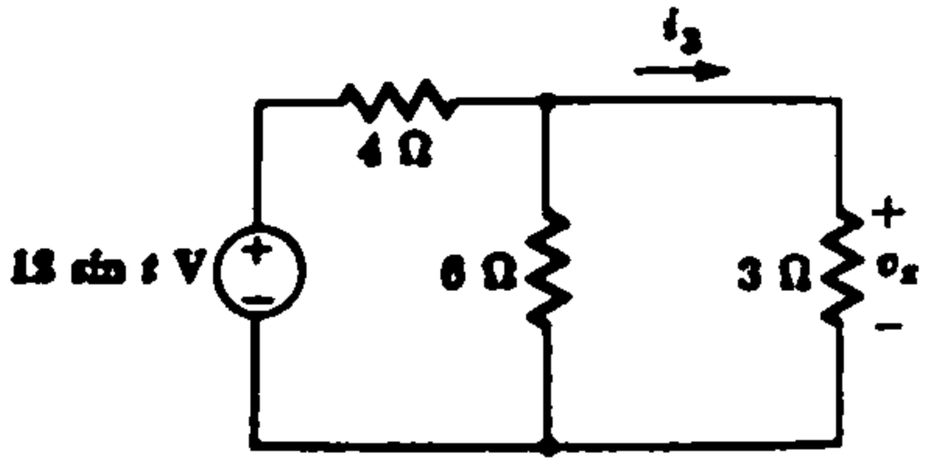
تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

سوالات تشریحی

۱- در مدار زیر i3و Vx را حساب کنید. ۱/۲۰ نمره



۲- مقادیر جریانهای ورودی و خروجی را به صورت زیر در نظر گرفته و ظرفیت خروجی گیت راه انداز را محاسبه کنید. ۱/۲۰ نمره

$$I_{OUT}(LOW) = 5.5mA \quad , L_{OUT}(High) = 8.4mA$$

$$I_{IN}(LOW) = 0.42mA \quad , L_{IN}(High) = 0.38mA$$

۳- برای یک ترانزیستور NMOS ، اگر مقادیر ولتاژها به صورت $V_{GS} = 2.5V \quad , V_{DS} = 0.4V$ باشند مقدار جریان درین به سورس را تعیین کنید. ۱/۲۰ نمره

فرض کنید: $K = 115 \times 10^{-6} \frac{A}{V^2}$ ،

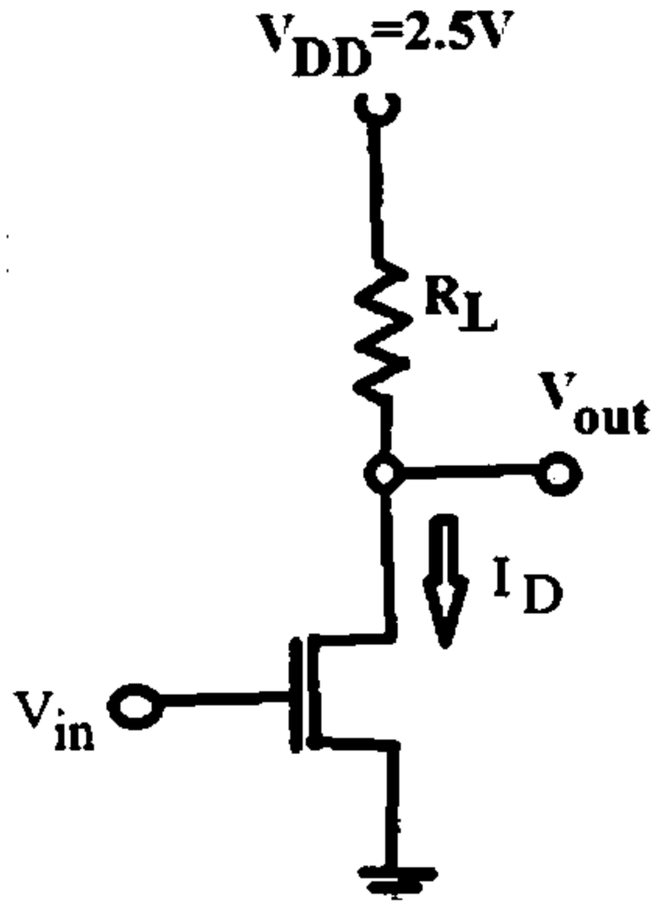
$$V_t = 0.5V \ , W = 0.5\mu m \ , l = 0.25\mu m$$

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۴- در مدار وارونگر NMOS زیر داریم $V_{OL} = 0.12$ با فرض اینکه مصرف توان ایستا برای گیت وقتی ولتاژ خروجی در V_{OL} قرار دارد حد اکثر برابر 125 میکرو وات باشد ، مقدار مقاومت بار و نسبت W / L ترانزیستور را تعیین نموده و حاشیه های نویز را محاسبه کنید. پارامتر ها را به صورت زیر در نظر بگیرید: $V_{TH} = 0.5V \ , K_n' = 100\mu A/V^2, V_{DD} = 2.5V$ ۱/۲۰ نمره



۵- یک مدار CMOS استاندارد برای گیت XOR دو ورودی رسم نمایید. (برای رسم شبکه بالابر از روش گراف اویلری استفاده کنید) ۱/۲۰ نمره

1115202 - 01-02-3

شماره سوال	پاسخ صحیح	وضعیت کلید
1	ج	عادي
2	الف	عادي
3	الف	عادي
4	ج	عادي
5	ج	عادي
6	الف	عادي
7	ب	عادي
8	ج	عادي
9	د	عادي
10	ب	عادي
11	الف	عادي
12	ب	عادي
13	الف	عادي
14	الف	عادي
15	د	عادي
16	د	عادي
17	د	عادي
18	ج	عادي
19	د	عادي
20	ب	عادي
21	د	عادي
22	ب	عادي
23	د	عادي
24	ج	عادي
25	ب	عادي

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : - مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵،

استفاده از ماشین حساب مهندسی مجاز است

سوالات تشریحی

۱- منبع یک فصل ۲ صفحه ۴۳	۱/۲۰ نمره
۲- منبع دوم فصل ۱ صفحه ۲۱	۱/۲۰ نمره
۳- منبع دوم فصل ۲ صفحه ۶۲	۱/۲۰ نمره
۴- منبع دوم فصل ۳ صفحه ۱۰۶	۱/۲۰ نمره
۵- منبع دوم فصل ۵ صفحه ۲۳۰	۱/۲۰ نمره

01-02-2

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

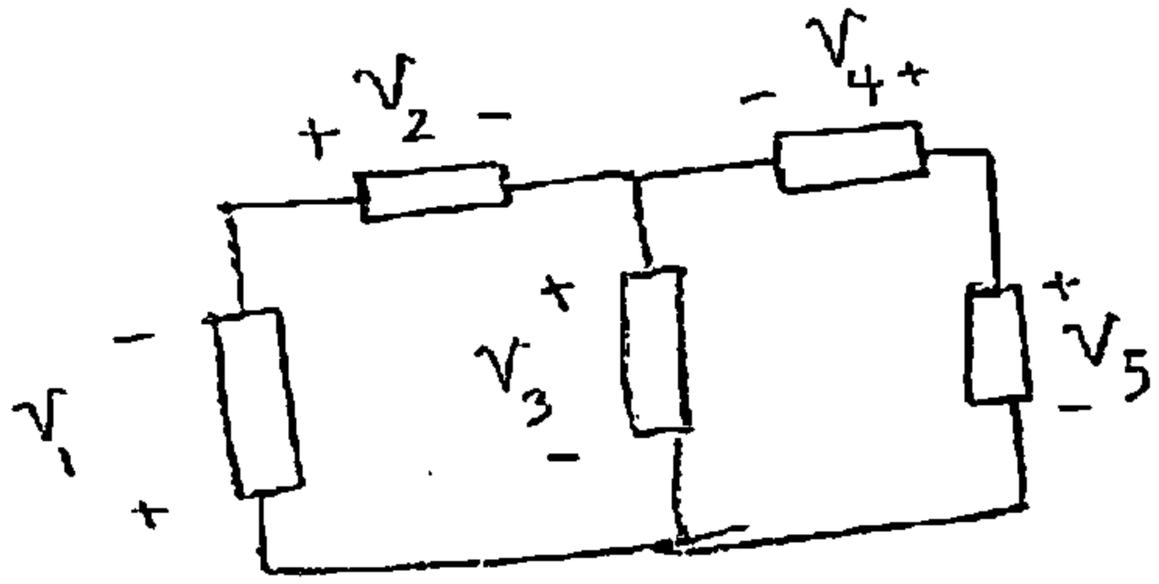
رشته تحصیلی/کد درس : - مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵،

استفاده از ماشین حساب مهندسی مجاز است

۱- رابطه $\frac{dw(t)}{dq(t)}$ معرف کدام گزینه است؟

۱. انرژی الکتریکی ۲. جریان الکتریکی ۳. ولتاژ الکتریکی ۴. توان الکتریکی

۲- اگر بخواهیم KVL برای مسیر دارای عناصر با ولتاژهای v_1, v_2, v_3 بنویسیم. کدام گزینه درست است؟



۱. $v_1 - v_2 - v_3 = 0$ ۲. $v_1 + v_2 + v_3 = 0$ ۳. $-v_1 + v_2 - v_3 = 0$ ۴. $-v_1 - v_2 + v_3 = 0$

۳- به رابطه $\frac{1}{R}$ چه می گویند؟

۱. ولتاژ الکتریکی ۲. شار مغناطیسی ۳. مقاومت الکتریکی ۴. رسانایی

۴- برای یک عنصر "مدار اتصال کوتاه" ولتاژ دو سر آن چند است؟

۱. 0 ۲. بینهایت ۳. 1 ۴. متغیر است.

۵- در اتصال سری دو مقاومت R_1 و R_2 کدام گزینه برقرار است؟

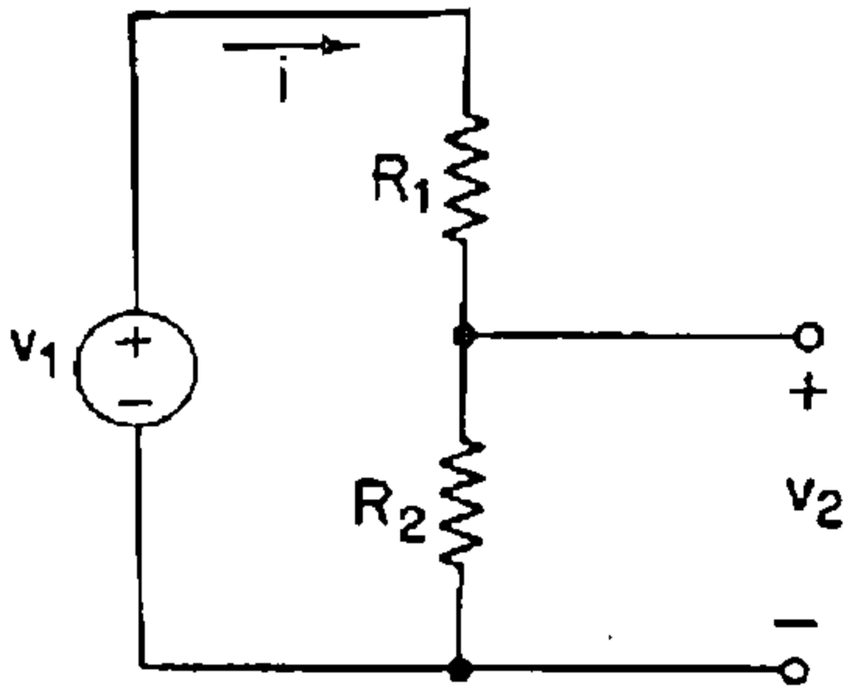
۱. $R_{eq} = \frac{1}{R_1} + \frac{1}{R_2}$ ۲. $G_{eq} = G_1 + G_2$ ۳. $R_{eq} = G_{eq}$ ۴. $R_{eq} = R_1 + R_2$

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۶- v_2 با کدام گزینه به دست می آید؟



۱. $v_2 = v_1$ ۲. $v_2 = \frac{R_1}{R_2} v_1$ ۳. $v_2 = \frac{R_2}{R_1 + R_2} v_1$ ۴. $v_2 = \frac{R_2}{R_1} v_1$

۷- "حاشیه نویز بالا" از کدام گزینه محاسبه می شود؟

۱. $V_{IH} - V_{IL}$ ۲. $V_{IL-V_{OL}}$ ۳. $V_{OH} - V_{IH}$ ۴. $V_{OH} - V_{OL}$

۸- اگر برای یک خروجی $V_{OH} = V_{DD}$ و $V_{OL} = 0$ باشد، در این صورت نوسان منطقی یا LS چند است؟

۱. -1 ۲. 1 ۳. 0 ۴. V_{DD}

۹- ظرفیت خروجی گیت راه انداز در حالت بالا به چه صورت محاسبه می شود؟

۱. $\left\lfloor \frac{I_{OUT}(High)}{I_{IN}(High)} \right\rfloor$ ۲. $I_{OUT}(High)$ ۳. $\left\lfloor \frac{I_{OUT}(High)}{I_{OUT}(Low)} \right\rfloor$ ۴. $I_{IN}(Low)$

۱۰- جای خالی الکترون در اتم را چه می گویند؟

۱. تاخیر انتشار ۲. حفره ۳. حاشیه نویز ۴. الکترون آزاد

۱۱- به ناخالصی های 5 ظرفیتی، چه می گویند؟

۱. نیمه هادی نوع P ۲. ناخالصی نوع P ۳. ناخالصی بخشنده ۴. نیمه هادی نوع N

۱۲- یک پیوندPN ، نام دیگر کدام گزینه است؟

۱. دیود ۲. ترانزیستور ۳. نیمه هادی نوع P ۴. نیمه هادی نوع N

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۱۳- ولتاژ حرارتی (V_T) از کدام رابطه بدست می آید؟

۱. $\frac{K}{q}$ ۲. KT ۳. $\frac{1}{q}$ ۴. $\frac{KT}{q}$

۱۴- برای یک ترانزیستور NMOS ، خازن واحد سطح اکسید گیت ترانزیستور را بدست آورید. (ولتاژ همه پایانه ها صفر)

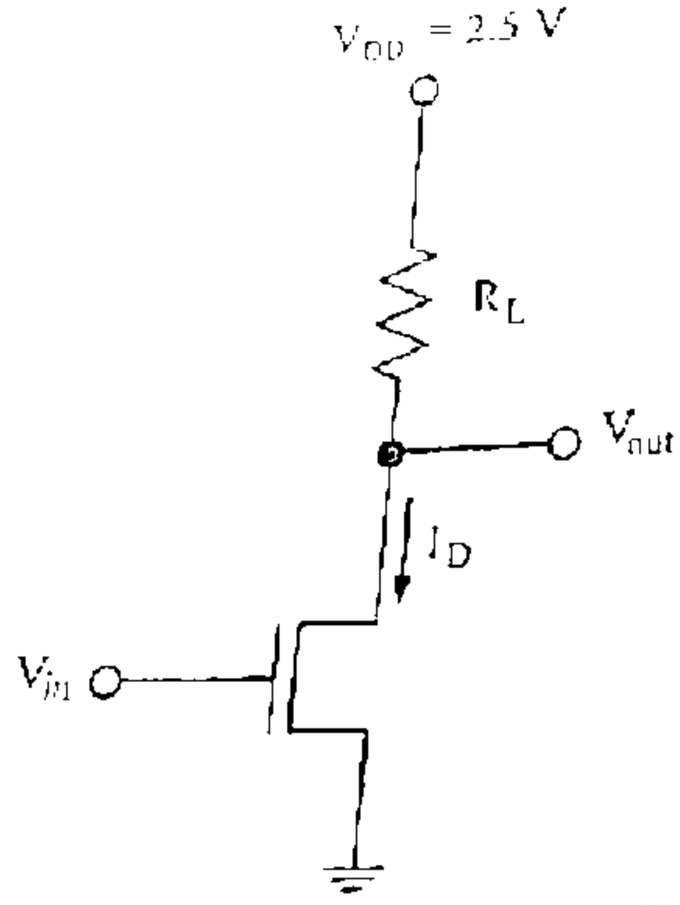
$\varepsilon_{ox} = 3.5\times10^{-11}\ F/m$

$t_{ox} = 6nm$

$W = 0.36\mu m$

۱. $2\ F/m^2$ ۲. $3\ F/m$ ۳. $5.8\ fF/\mu m^2$ ۴. $2.75\ F/m$

۱۵- شکل زیر، کدام مدار را نشان می دهد؟



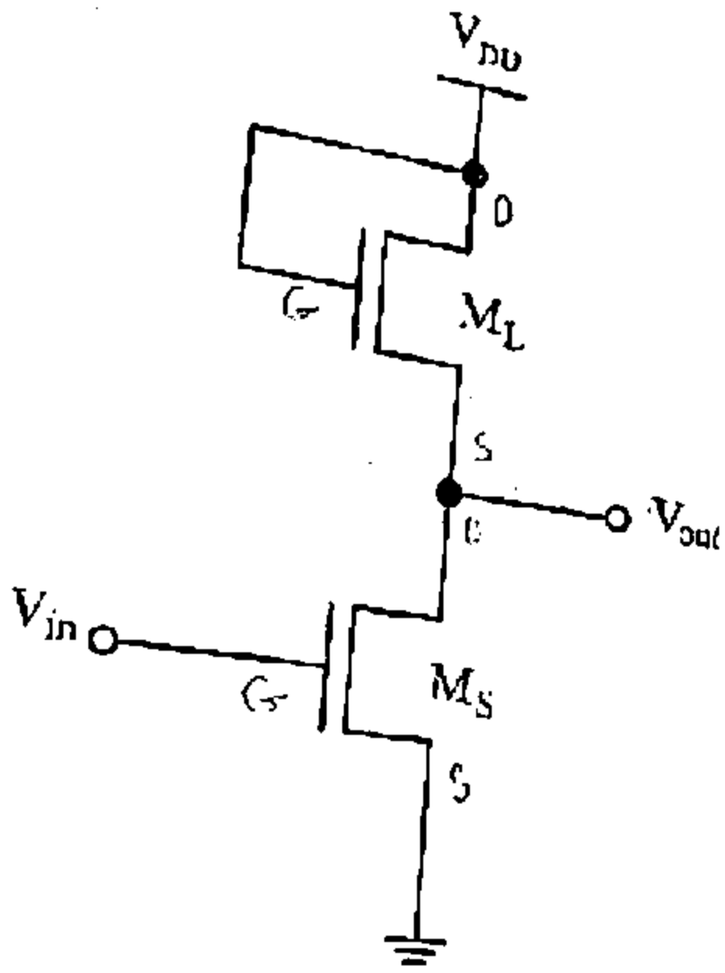
۱. وارونگر NMOS با بار افزایشی
۲. وارونگر NMOS با بار مقاومتی
۳. وارونگر PMOS با بار افزایشی
۴. وارونگر NMOS با بار کاهشی

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

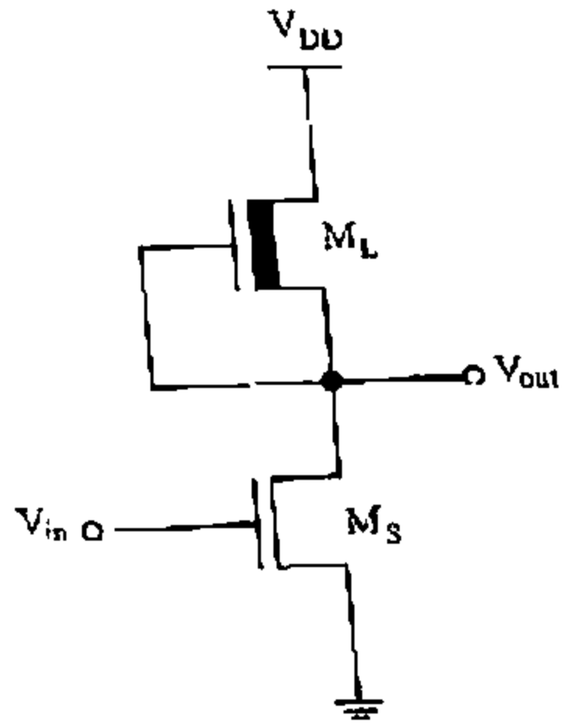
رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۱۶- مدار رسم شده در شکل زیر، کدام مدار را نشان می دهد؟



۱. وارونگر NMOS با بار مقاومتی
۲. وارونگر NMOS با بار کاهشی
۳. وارونگر PMOS با بار مقاومتی
۴. وارونگر NMOS با بار افزایشی

۱۷- کدام گزینه، معرف مدار شکل زیر است؟



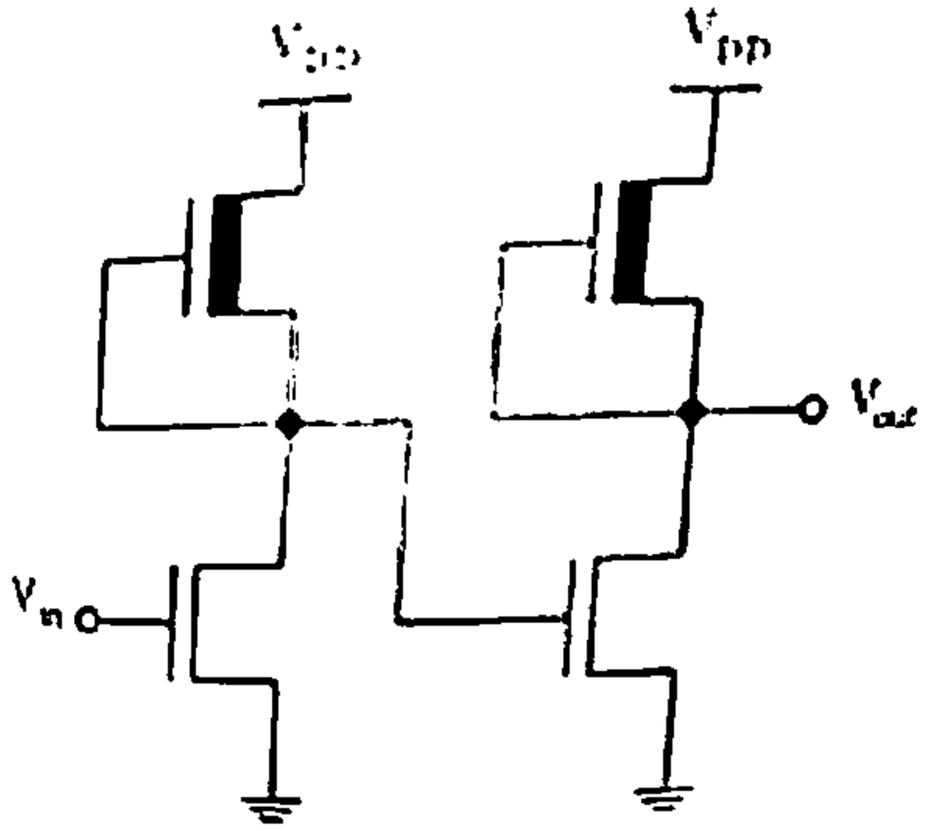
۱. وارونگر NMOS با بار کاهشی
۲. وارونگر NMOS با بار مقومتی
۳. وارونگر NMOS با بار افزایشی
۴. وارونگر PMOS با بار افزایشی

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

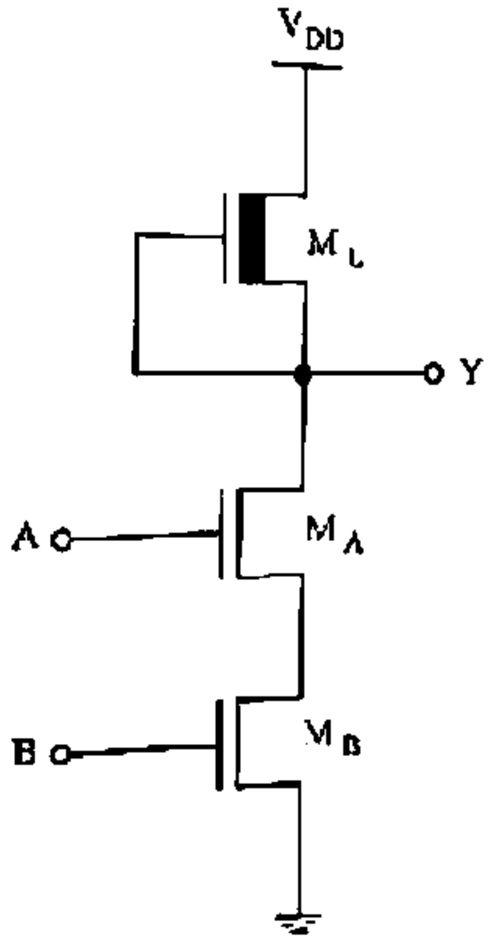
رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۱۸- نام مدار زیر چیست؟



۱. مدار بافر ۲. مدار وارونگر ۳. مدار گیت NOR ۴. مدار گیت NAND

۱۹- معادله خروجی مدار زیر کدام است؟



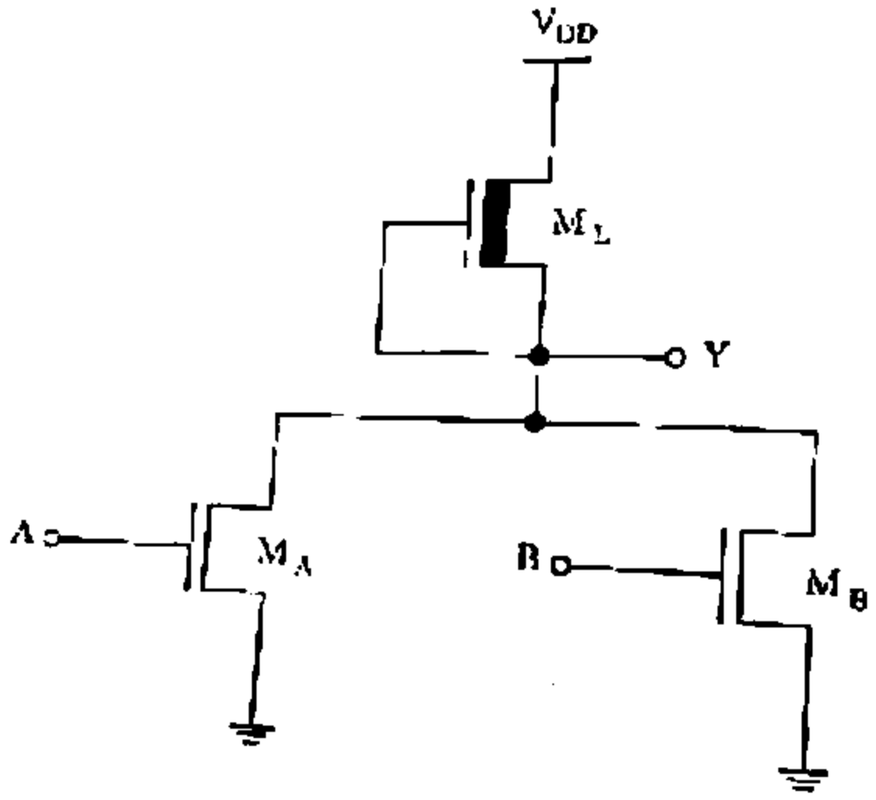
۱. $Y = AB$ ۲. $Y = \overline{AB}$ ۳. $Y = A + B$ ۴. $Y = \overline{A + B}$

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

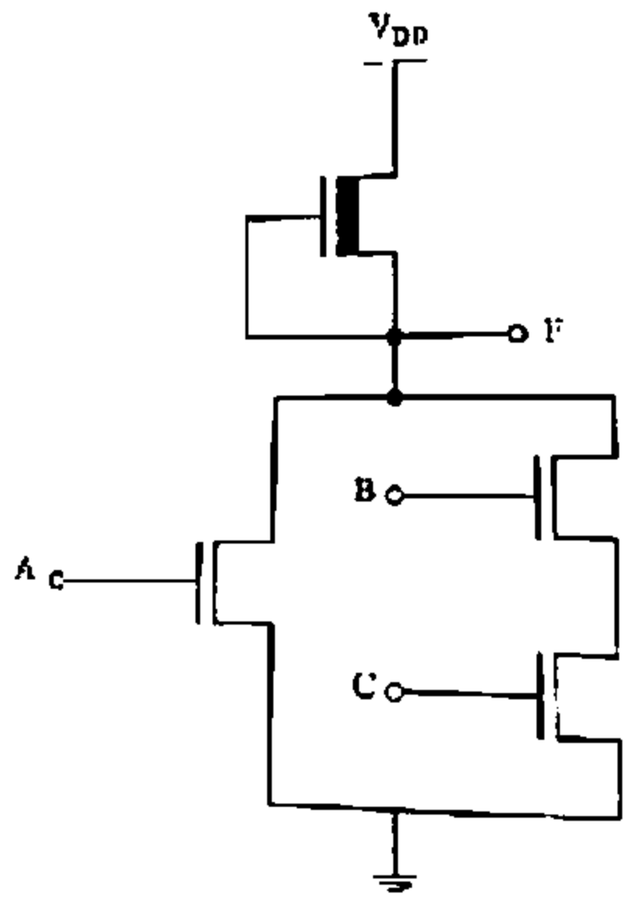
رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۲۰- معادله خروجی مدار زیر به چه صورت است؟



۱. $Y = AB$ ۲. $Y = A + B$ ۳. $Y = \overline{A+B}$ ۴. $Y = \overline{AB}$

۲۱- تابع F با کدام گزینه برابر است؟



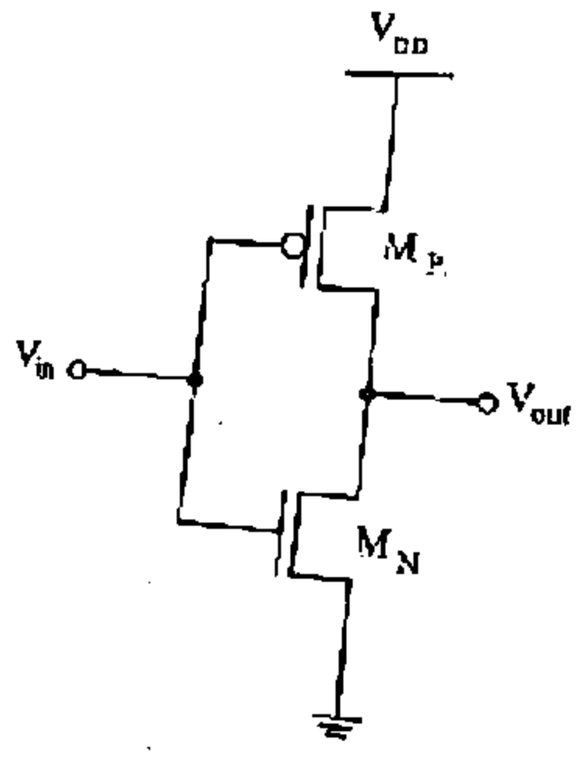
۱. $\overline{(A+BC)}$ ۲. ABC ۳. $A+B+C$ ۴. $\overline{A+B+C}$

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۲۲- نام مدار زیرچیست؟



۱. NOR ۲. وارونگر CMOS ۳. NAND ۴. بافر

۲۳- کدام گزینه معرف PDP است؟

۱. تاخیر انتشار ۲. توان پویا

۳. توان ایستا ۴. حاصل ضرب توان-تاخیر

۲۴- در مدارهای CMOS مصرف توان شامل کدام مؤلفه ها می باشد؟

۱. ایستا و پویا ۲. ایستا و اتصال کوتاه

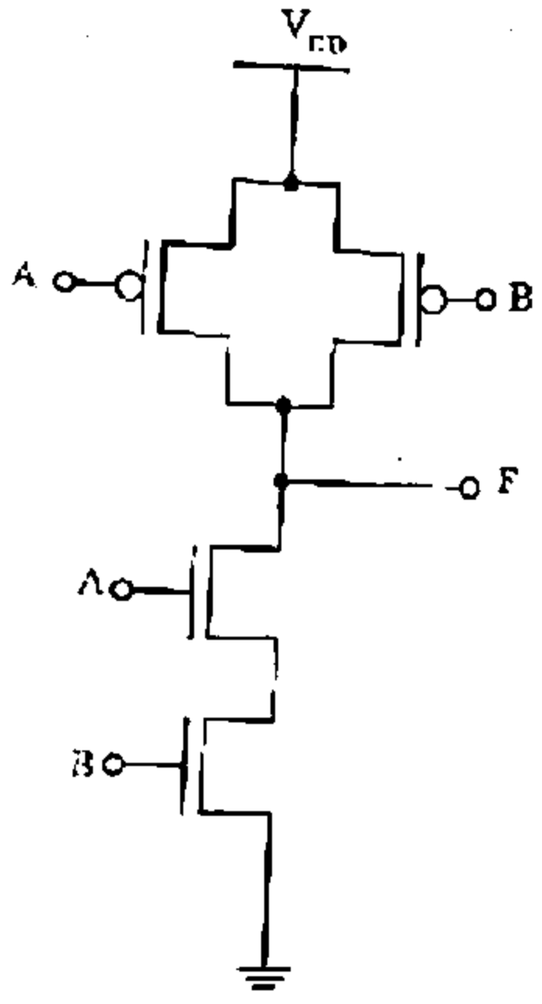
۳. اتصال کوتاه و پویا ۴. ایستا ، پویا و اتصال کوتاه

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

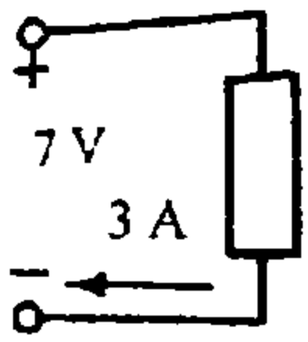
۲۵- مدار زیر، کدام گیت است؟ (در CMOS استاندارد)



۱. گیت NOR
۲. بافر
۳. گیت NAND دو ورودی
۴. وارونگر با بار مقاومتی

سوالات تشریحی

۱- توان را به دست آورید؟ ۱،۲۰ نمره

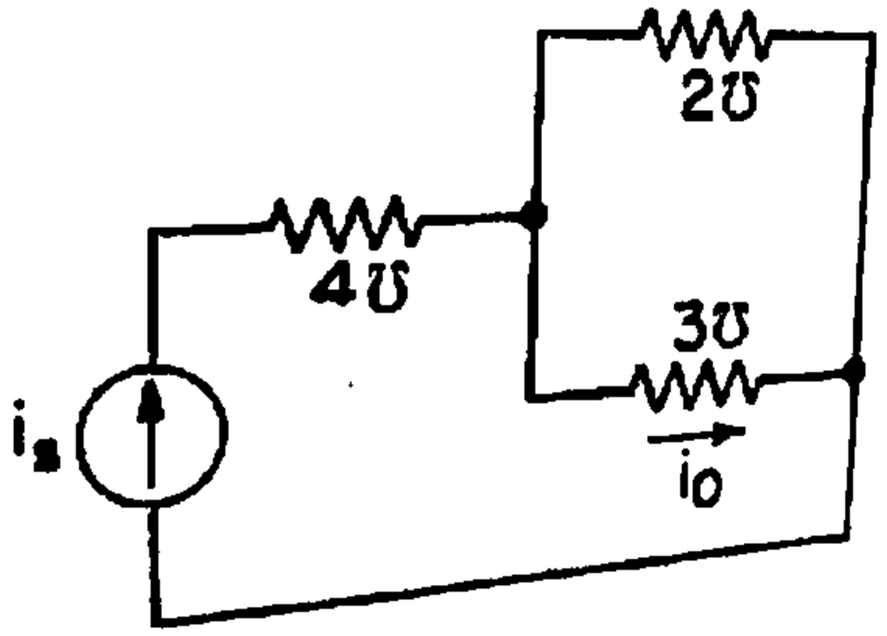


تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

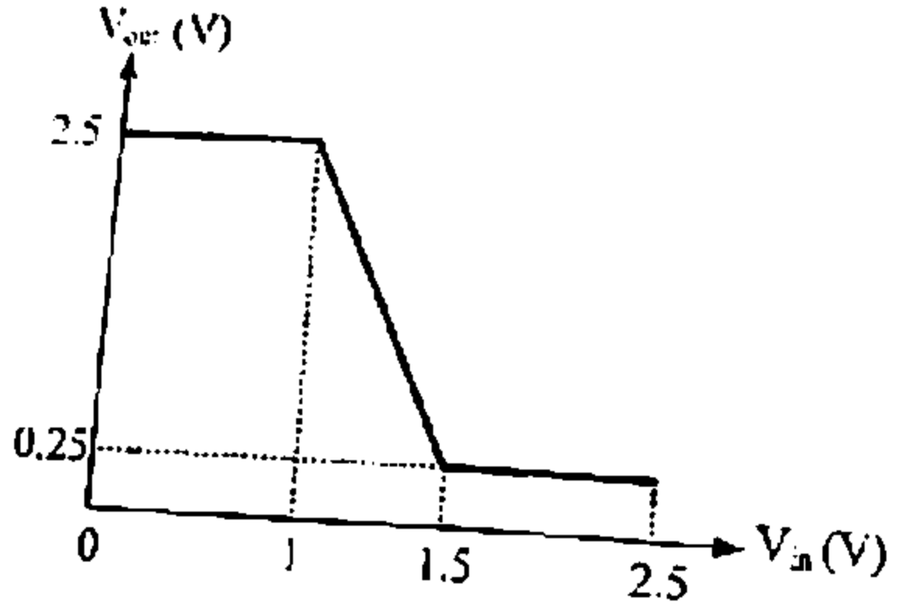
عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۲- جریان i_o را به دست آورید. $i_s = 2A$ ۱،۲۰ نمره



۳- با توجه به شکل داده شده، مقدار ولتاژهای بحرانی را بنویسید. ۱،۲۰ نمره



۴- جریان دیود را به دست آورید. ۱،۲۰ نمره

$V_T = 25mV$

$V_D = 0.1V$

$I_s = 10^{-14} A$

$n = 1$

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۵- فرض کنید که یک ترانزیستور NMOS در ناحیه عمیق ترایودی کار کند. با فرض اینکه محدوده تغییرات V_{GS} بین 0 و 2.5 ولت باشد، کمترین مقدار مقاومت r_{ds} را بدست آورید. ۱،۲۰ نمره

$V_t = 0.5V$

$L = 0.25\mu m$

$W = 0.5\mu m$

$\mu_n = 198\frac{cm^2}{V.s}$

$t_{ox} = 6nm$

$\varepsilon_{ox} = 3.5\times10^{-11}\,F/m$

1115202 - 01-02-2

شماره سوال	پاسخ صحیح	وضعیت کلید
1	ج	عادي
2	ب	عادي
3	د	عادي
4	الف	عادي
5	د	عادي
6	ج	عادي
7	ج	عادي
8	د	عادي
9	الف	عادي
10	ب	عادي
11	ج	عادي
12	الف	عادي
13	د	عادي
14	ج	عادي
15	ب	عادي
16	د	عادي
17	الف	عادي
18	الف	عادي
19	ب	عادي
20	ج	عادي
21	الف	عادي
22	ب	عادي
23	د	عادي
24	د	عادي
25	ج	عادي

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : - مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵،

استفاده از ماشین حساب مهندسی مجاز است

سوالات تشریحی

۱- ص۱۳ از منبع مدار... ۱،۲۰ نمره

۲- ص۴۴ از منبع مدار.... ۱،۲۰ نمره

۳- ص۲۳ از منبع الکترونیک... ۱،۲۰ نمره

۴- ص۴۷ ازمنبع الکترونیک... ۱،۲۰ نمره

۵- ص۶۶ از منبع الکترونیک... ۱،۲۰ نمره

01-02-1

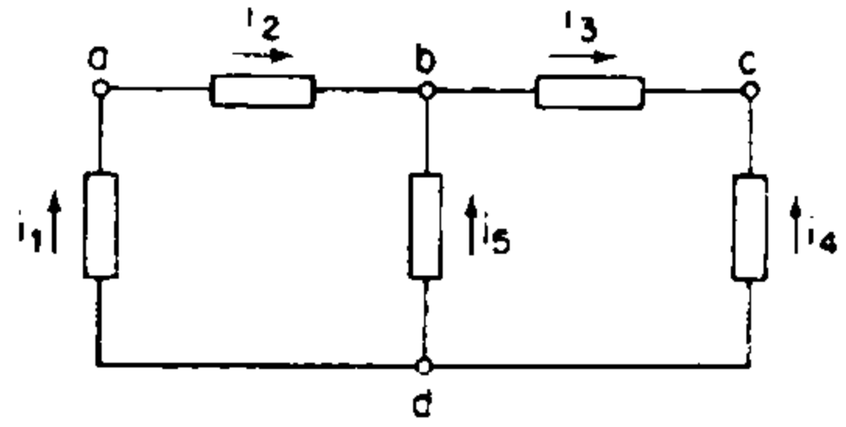
تعداد سوالات : تستی : ۲۰ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : - مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵،

استفاده از ماشین حساب مهندسی مجاز است

۱- معادلات KVL برای مدار الکتریکی زیر کدام است ؟



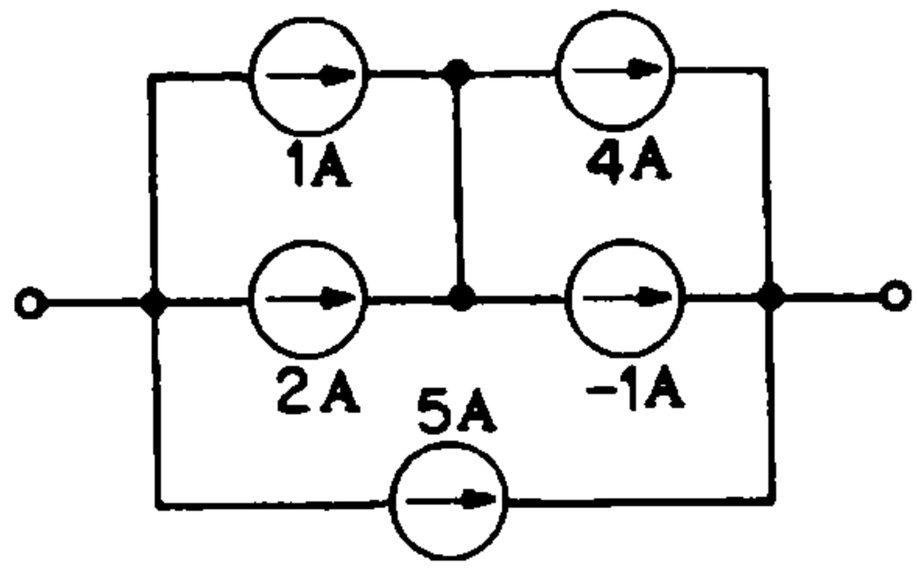
۱. $v_1 + v_2 + v_5 - v_4 = 0$ ، $v_5 + v_3 - v_1 = 0$ ، $v_1 + v_2 - v_5 = 0$

۲. $v_1 + v_2 + v_3 - v_4 = 0$ ، $v_5 + v_2 - v_4 = 0$ ، $v_1 + v_2 - v_4 = 0$

۳. $v_1 + v_2 + v_3 - v_4 = 0$ ، $v_5 + v_3 - v_4 = 0$ ، $v_1 + v_2 - v_5 = 0$

۴. $v_1 + v_2 + v_5 - v_4 = 0$ ، $v_2 + v_3 - v_4 = 0$ ، $v_1 + v_2 - v_4 = 0$

۲- منبع جریان معادل شکل زیر چند آمپر است؟



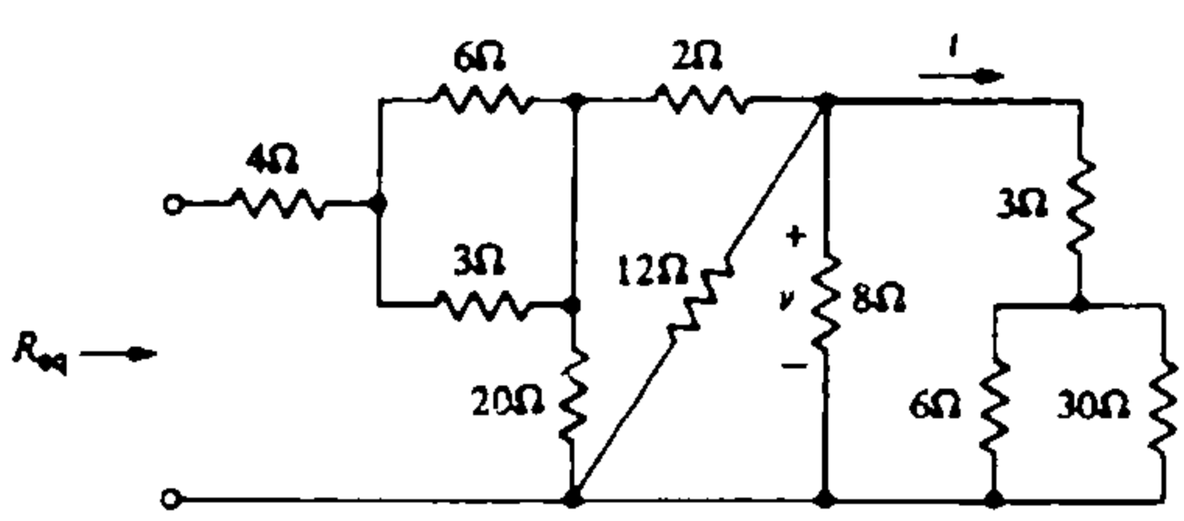
۱. 10 ۲. 7 ۳. 8 ۴. 9

تعداد سوالات : تستی : ۲۰ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۳- در مدار زیر مقدار R_{eq} چند اهم است؟



۱. 10 ۲. 12 ۳. 8 ۴. 14

۴- کدام منطق کمترین توان مصرفی را دارد ؟

۱. TTL ۲. PMOS ۳. CMOS ۴. NMOS

۵- فناوری BiCMOS چیست ؟

۱. فناوری ساخت دستگاههای پزشکی

۲. فناوری ای که در آن از ترانزیستورهای دو قطبی همراه با ماسفت ها استفاده شده است

۳. فناوری ساخت دو عدد CMOS در کنار هم

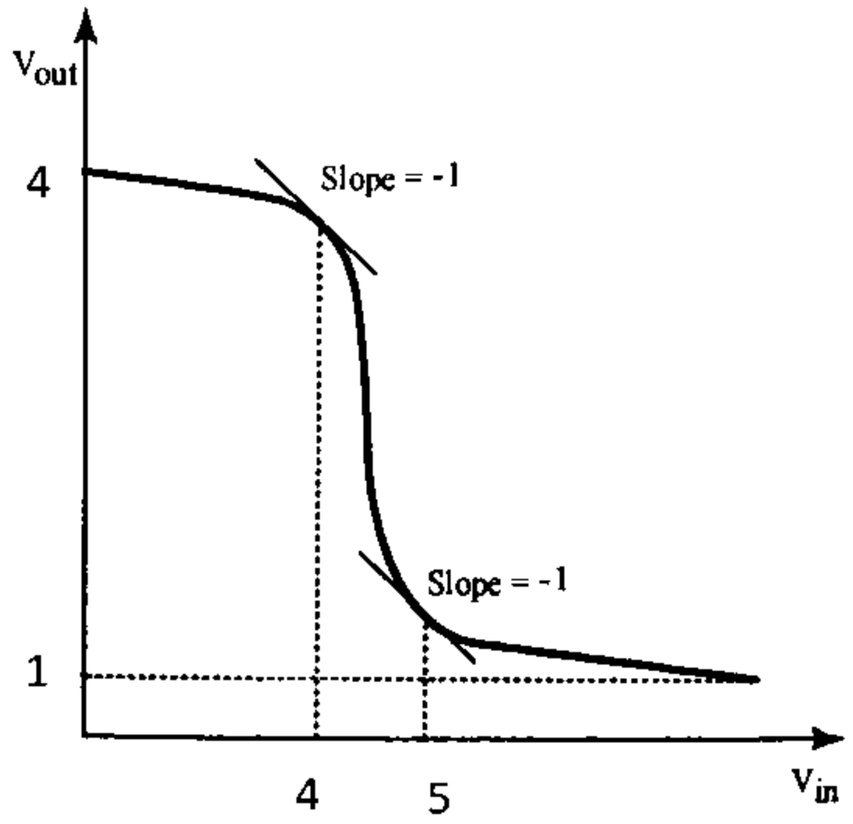
۴. فناوری توان پایین ساخت دو نیمه هادی

تعداد سوالات : تستی : ۲۰ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۶- کدام رابطه در باره حاشیه نویز درست است ؟



۱. $NM_H = 1$ و $NM_L = 3$

۲. $NM_H = 3$ و $NM_L = 1$

۳. $NM_H = 5$ و $NM_L = 9$

۴. $NM_H = 8$ و $NM_L = 6$

۷- برای ولتاژ خارجی دو سر یک دیود $V_D = 2.3\ V$ و $I_S = 10^{-14}\ A$ و $n = 1$ در دمای 27 درجه سانتیگراد جریان دیود چند آمپر است ؟

۱. $I_D = 10^{14}\ A$

۲. $I_D = 10^{24}\ A$

۳. $I_D = 9.02 \times 10^{25}\ A$

۴. $I_D = 10^{25}\ A$

۸- ولتاژ آستانه یک ترانزیستور PMOS برابر $-0.6v$ در حالی که ضریب اثر بدنه برابر -0.4است ولتاژ آستانه را برای $V_{SB} = -2.5v$ و $2\Phi_F = 0.8v$ چند ولت خواهد بود؟

۱. 0.33

۲. 0.87

۳. 0.6

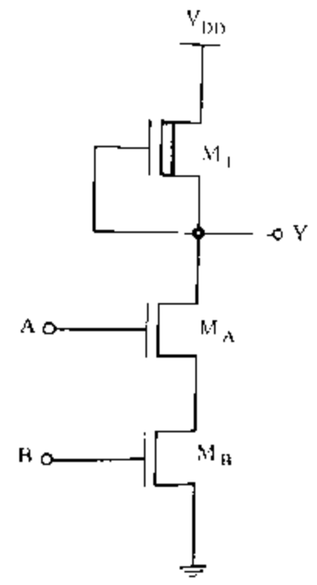
۴. 0.77

تعداد سوالات : تستی : ۲۰ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

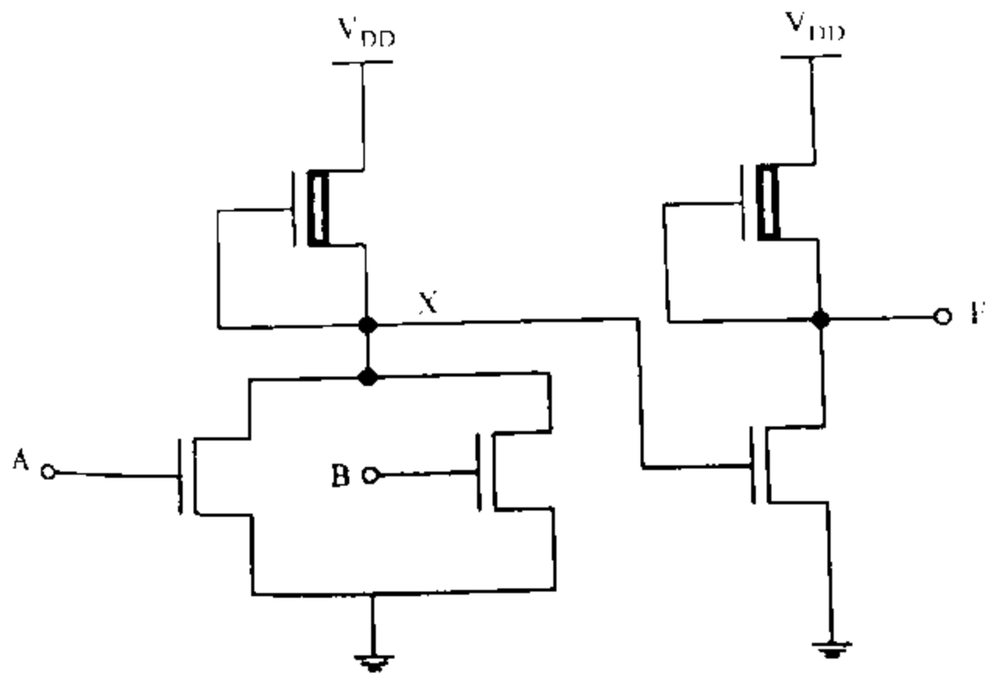
رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۹- مدار زیر چیست؟



۱. NMOS منطق NAND
۲. NMOS منطق NOR
۳. CMOS منطق NAND
۴. CMOS منطق NOR

۱۰- مدار زیر پیاده شده کدام تابع است ؟



۱. $F = A + B$
۲. $F = \overline{(A + B)}$
۳. $F = \overline{(BA)}$
۴. $F = AB$

۱۱- اگر $K_n = 200\ \mu A/V^2$ ، $V_{DD} = 3\ V$ ، $V_{TN} = |V_{TP}| = 0.5\ V$ **مقدار** $R_{On,N}$ **کدام است ؟**

۱. $5\ K\Omega$
۲. $2.5\ K\Omega$
۳. $2\ K\Omega$
۴. $3K\Omega$

۱۲- یک تراشه CMOS که با فناوری 0.25 میکرون طراحی شده و با ولتاژ 2.5 V کار می کند دارای فرکانس کاری 500 مگاهرتز است با فرض اینکه تعداد یک میلیون گیت داخل این تراشه وجود داشته باشد و خازن خروجی هر گیت 15 فمتوفاراد باشد، مصرف توان پویای این تراشه کدام گزینه است ؟

۱. تقریباً 50 وات
۲. تقریباً 30 وات
۳. تقریباً 10 وات
۴. تقریباً 100 وات

تعداد سوالات : تستی : ۲۰ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

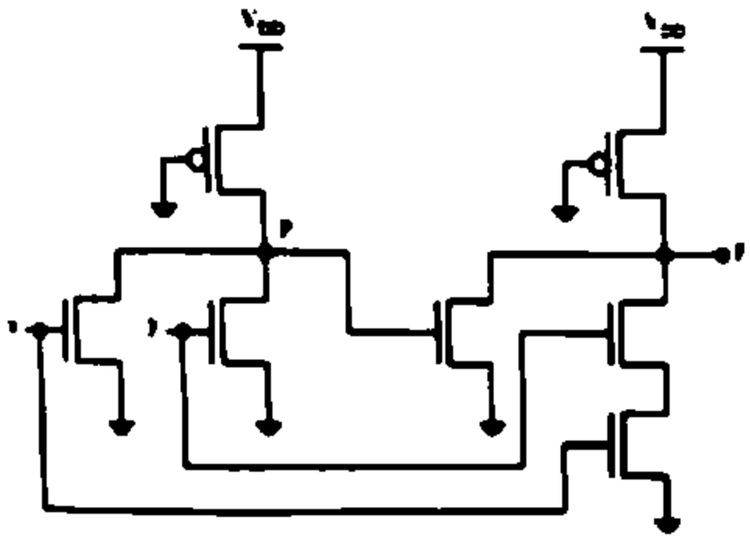
عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۱۳- در مدارهای CMOS مصرف توان دارای چند مولفه بوده و کدام یک بر دو تای دیگر غلبه دارد ؟

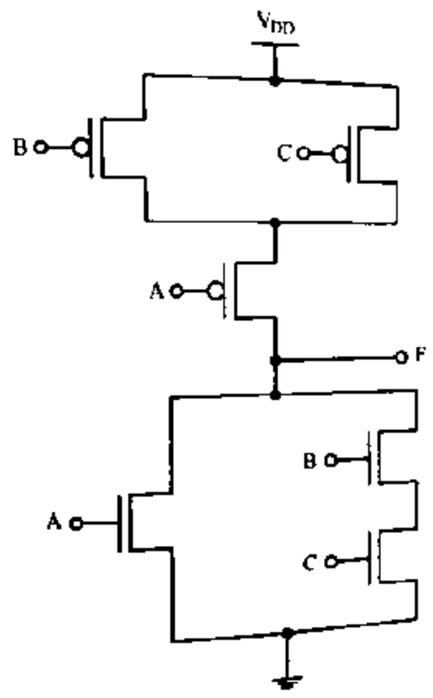
۱. سه مولفه و توان پویا بردوتای دیگر غلبه دارد.
۲. سه مولفه و مولفه توان ایستا بر دو تای دیگر غالب است.
۳. دو مولفه و توان اتصال کوتاه بر دو تای دیگر غالب است.
۴. سه مولفه و هیچ یک بر دیگری غالب نیست.

۱۴- مدار زیر متشکل از دو طبقه NMOS است ، کدام گزینه را پیاده سازی می کند ؟



۱. OR
۲. AND
۳. XOR
۴. XNOR

۱۵- مدار زیر کدام تابع را در CMOS استاندارد می سازد؟



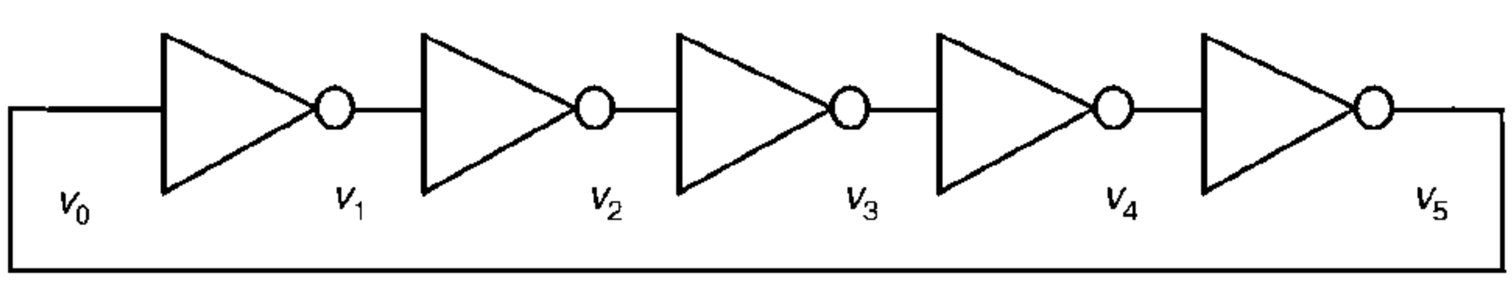
۱. $F = \overline{(A + C)}$
۲. $F = \overline{(A + BC)}$
۳. $F = \overline{(BA + C)}$
۴. $F = A + BC$

تعداد سوالات : تستی : ۲۰ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

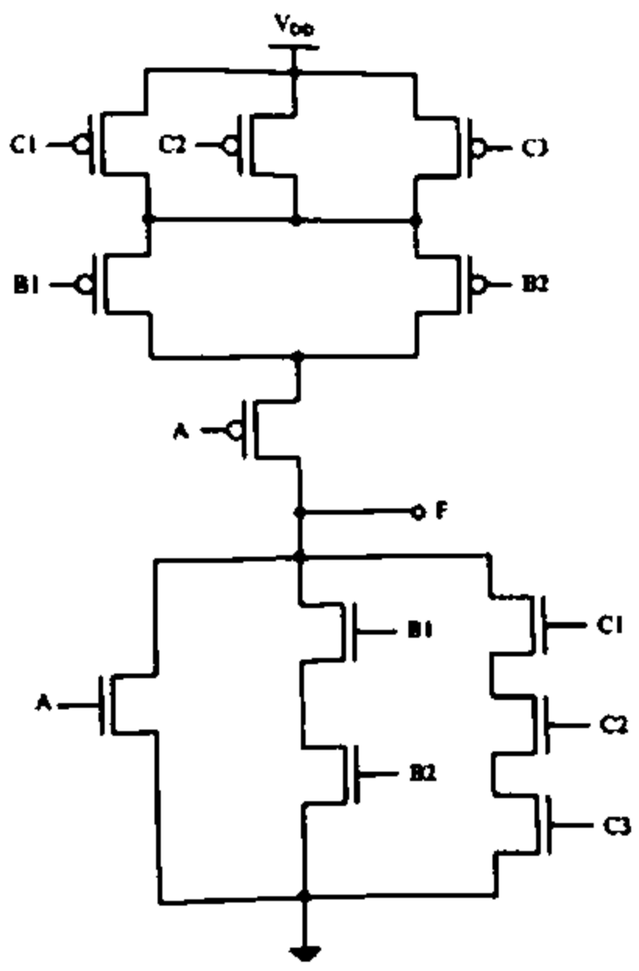
رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۱۶- مدار شکل مقابل چیست؟



۱. وارونگر
۲. نوسانساز
۳. تقویت کننده
۴. تقویت کننده ی وارونگر

۱۷- خروجی مدار زیر کدام است؟



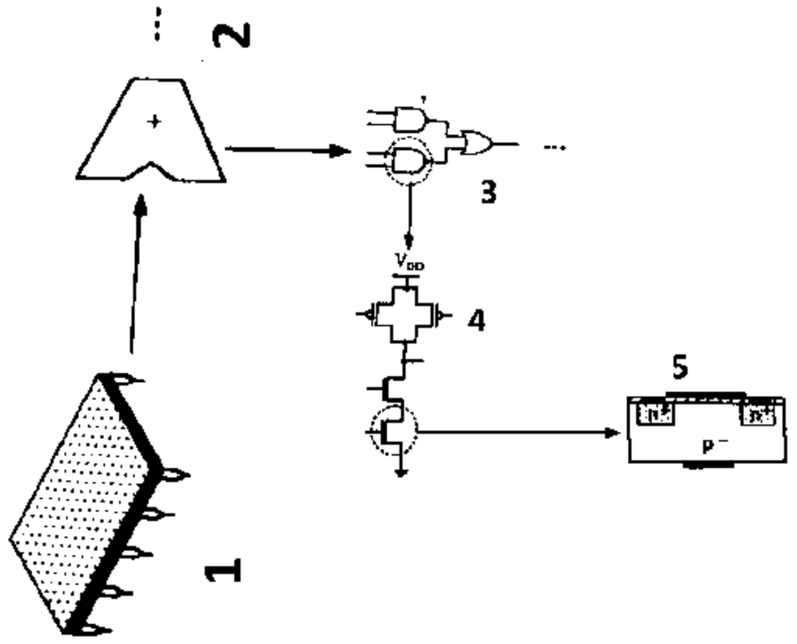
۱. $F = A + B'B'' + C'C''C'''$
۲. $F = \overline{A + B'B'' + C'C''C'''}$
۳. $F = \overline{A + B'B''} + C'C''C'''$
۴. $F = A + B'B'' + \overline{C'C''C'''}$

تعداد سوالات : تستی : ۲۰ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

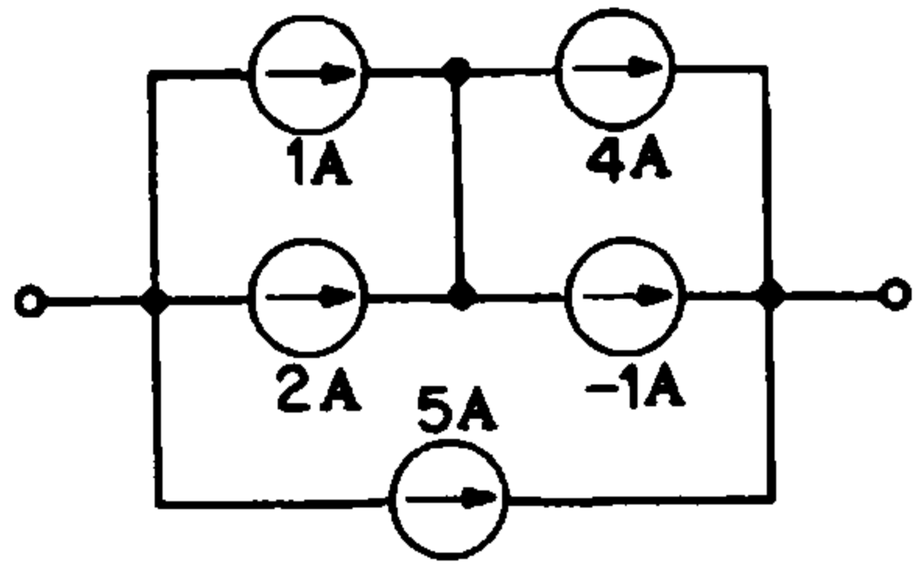
رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۱۸- اگر سطوح سلسله مراتبی طراحی مدارات دیجیتال را با شکل زیر نمایش دهیم قسمت 1 کدام سطح خواهد بود؟



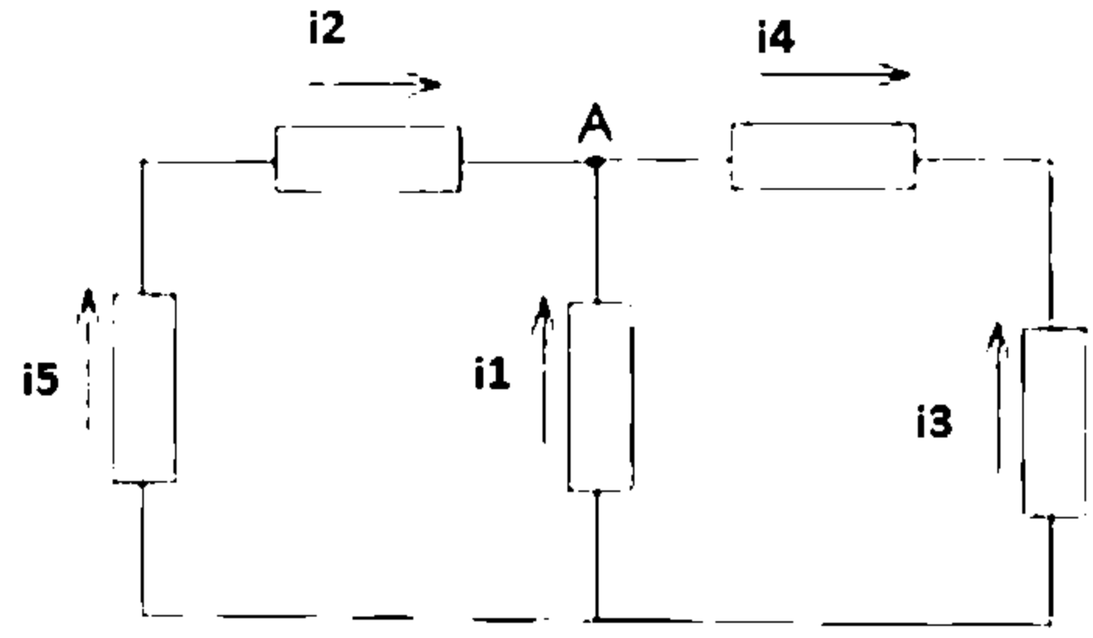
۱. پیمانه ۲. سیستم ۳. مدار ۴. گیت

۱۹- منبع جریان معادل شکل زیر چند آمپر است؟



۱. 8 ۲. 11 ۳. 9 ۴. 10

۲۰- در مدار زیر کدام گزینه بیانگر KCL در گره A است



۱. $i_2 = i_1 + i_4$ ۲. $i_5 = -i_1 - i_4$ ۳. $i_1 = -i_5 - i_3$ ۴. $i_3 = i_1 + i_2$

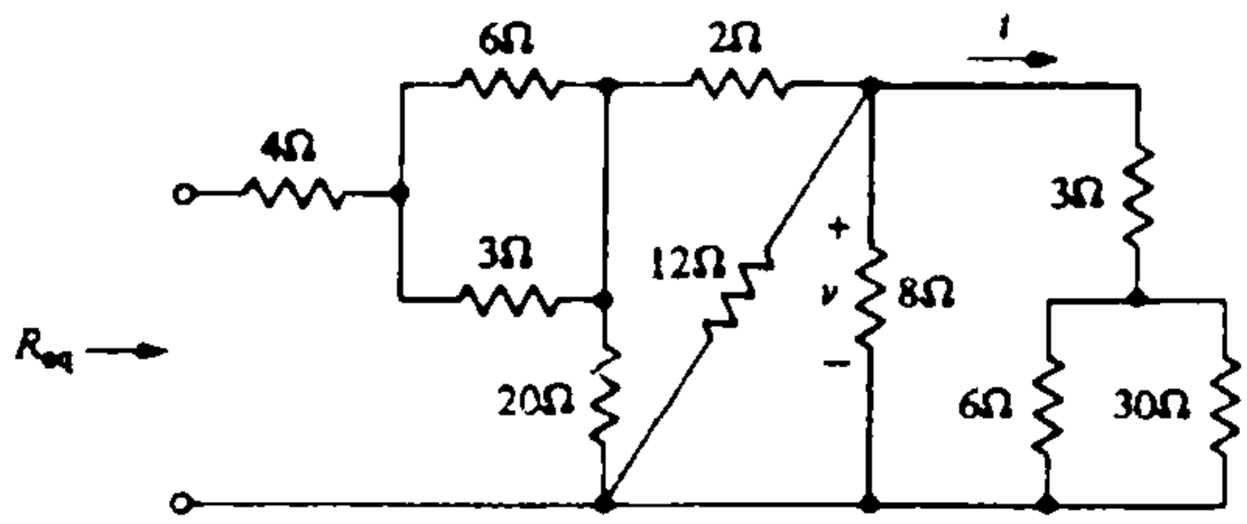
تعداد سوالات : تستی : ۲۰ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

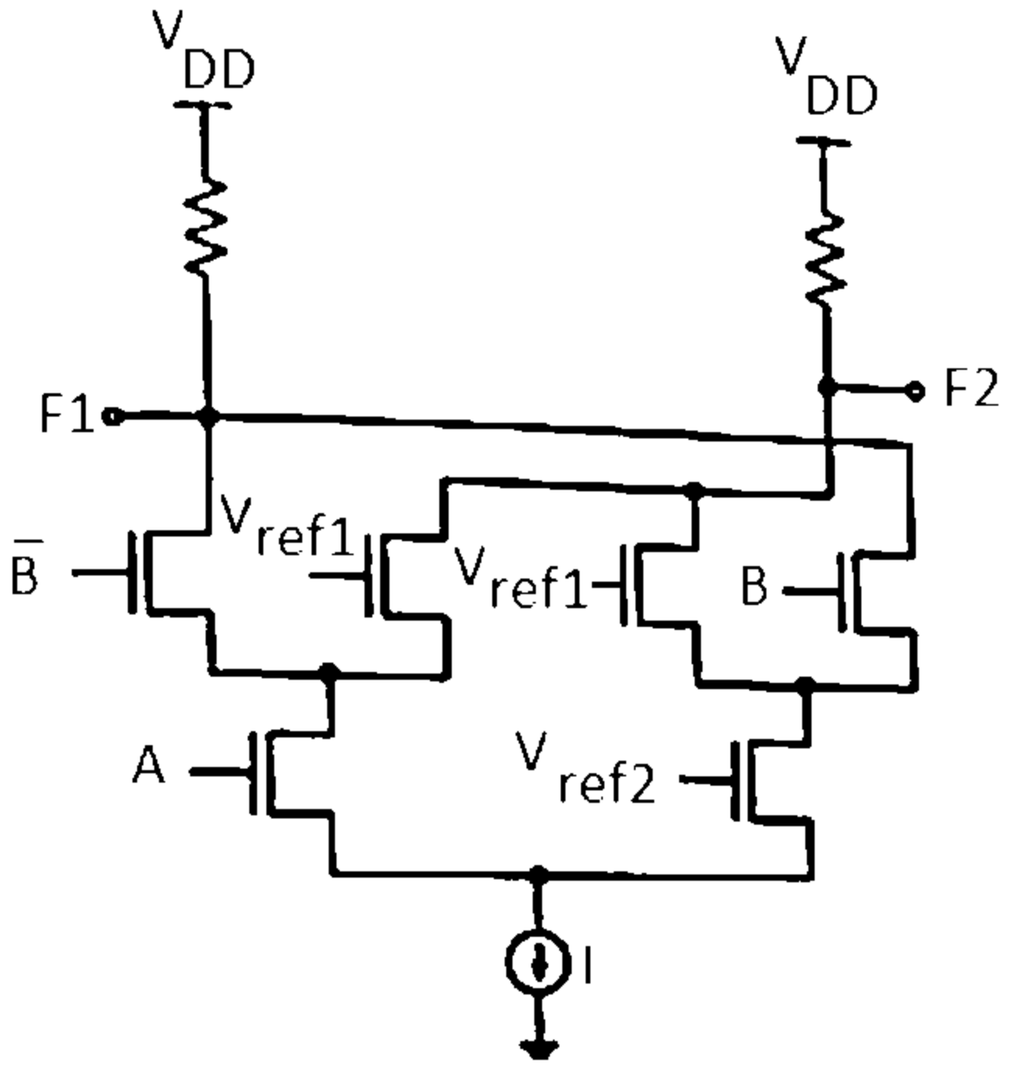
سوالات تشریحی

۱- در مدار زیر مقدار R_{eq} را پیدا کنید. اگر یک منبع با ولتاژ ثابت 50 ولت به دو سر پایانه ورودی وصل کنیم ولتاژ v و جریان i را بیابید. ۱،۲۰ نمره



۲- توضیح دهید که مفهوم سلسله مراتبی در طراحی مدارهای دیجیتال به صورت خودکار و توسط کامپیوتر چیست؟ ۱،۲۰ نمره

۳- عملکرد مدار SCL در شکل زیر را مشخص کرده سپس معادل آن را در منطق DCVSL پیشرفته مشخص نمائید. ۱،۲۰ نمره



تعداد سوالات : تستی : ۲۰ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

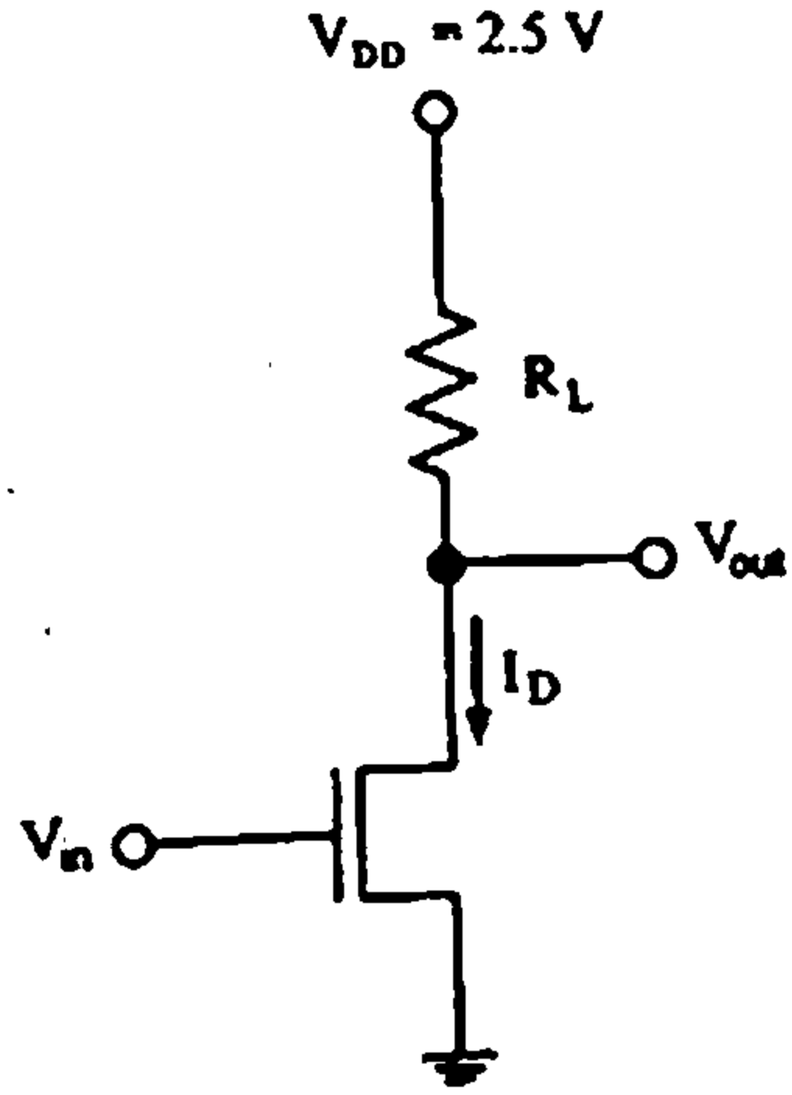
۴- در یک معکوس کننده CMOS ، فرض کنید که برای ترانزیستور NMos داریم. ۱،۲۰ نمره

$$Vgs = 303v \ , W \ / L = 6.2, \ Vth = 0.7v \ , \ Vds = 3v \ , \ K'n = \mu nCox = 73\mu A \ / v \ 2$$

مشخص کنید که ترانزیستور درکدام ناحیه است و جریان بر حسب میکرو آمپر چقدر است؟

۵- در وارونگر زیر نقاط بحرانی مدار را تعیین نموده و بر اساس آن منحنی انتقال ولتاژ را رسم نمایید . پارامتر ها را به صورت زیر در نظر بگیرید: ۱،۲۰ نمره

$$V_N = 0.5V \ , \ K_n^{'} = 100\frac{\mu A}{V^2} \ , V_{DD} = 2.5V \ . R_L = 50k\,\Omega, \left(\frac{W}{L}\right) = \frac{0.5\,\mu m}{0.25\mu m}$$



1115202 - 01-02-1

وضعیت کلید	پاسخ صحیح	شماره سوال
عادي	ج	1
عادي	ج	2
عادي	الف	3
عادي	ج	4
عادي	ب	5
عادي	الف	6
عادي	ج	7
عادي	ب	8
عادي	الف	9
عادي	الف	10
عادي	ج	11
عادي	الف	12
عادي	الف	13
عادي	د	14
عادي	ب	15
عادي	ب	16
عادي	ب	17
عادي	ب	18
عادي	الف	19
عادي	ج	20

تعداد سوالات : تستی : ۲۰ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** یک ۱

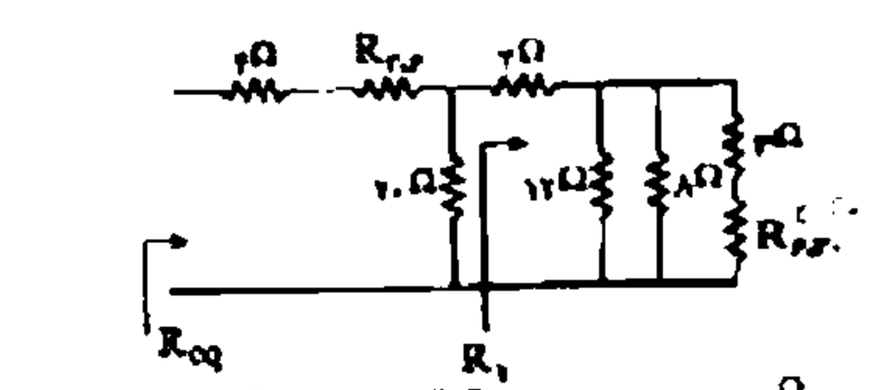
عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : - مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵،

استفاده از ماشین حساب مهندسی مجاز است

سوالات تشریحی

۱- مرین 6 کتاب مدار 1 فصل دوم صفحه 47 — ۱،۲۰ نمره

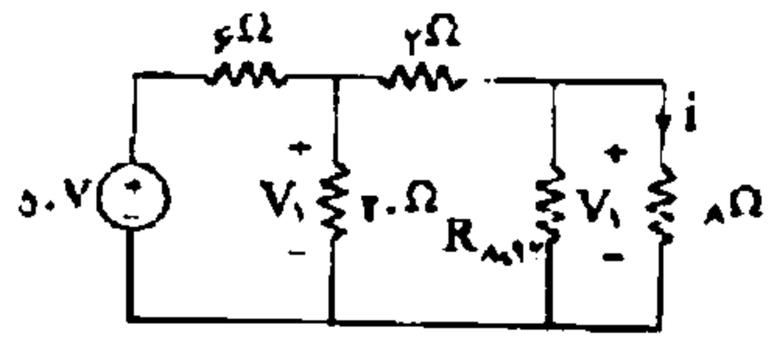


$$R_1 = (۲+۵)\|۸\|۱۲ + ۲ = ۸\|۴\|۱۲ + ۲ = ۲ + ۲ = ۵\,\Omega$$

$$R_{eq} = ۴ + R_{۲,۱} + ۲۰\|R_1 = ۴ + ۲ + ۲۰\|۵ = ۶ + ۴ = ۱۰\,\Omega$$

$$R_{۲,۱} = \frac{۲\times۱}{۳} = ۲\,\Omega$$

$$R_{۱,۲۰} = \frac{۱\times۲۰}{۱+۲۰} = ۵\,\Omega$$



$$R_{۸,۱۲} = \frac{۸\times۱۲}{۸+۱۲} = ۴/۸\,\Omega$$

۲- فصل ۱ صفحه ۸ — ۱،۲۰ نمره

در روش خودکار، یک مدار به صورت سلسله‌مراتبی ساخته می‌شود. یک پردازنده مجموعه‌ای از پیمانه‌ها[۴] نظیر مدار ضرب کننده است که هر پیمانه ممکن است شامل پیمانه‌های دیگر نیز باشد. پیمانه‌های واقع در پایین‌ترین سطح با استفاده از سلول‌های استاندارد[۵] ساخته می‌شوند. لازم به ذکر است که سلول‌های استاندارد، گیت‌های از پیش طراحی شده‌ای هستند که مشخصات فیزیکی و الکتریکی آنها به صورت مُدل‌هایی[۶] و در قالب کتابخانه‌هایی توسط شرکت سازنده در اختیار طراح قرار داده می‌شوند. سلول‌های استاندارد، جهت کاهش هزینه طراحی و دستیابی به یک پیاده‌سازی که در همان تلاش اول به درستی کار کند، به‌دفعات مورد استفاده قرار می‌گیرند.

۳- حل : مثال ۵-۱۲ فصل ۵ صفحه ۲۵۷ و ۲۵۸ — ۱،۲۰ نمره

۴- در ناحیه اشباع - $۷۴۰\,\mu A$ منبع دو فصل ۲صفحه ۷۶ — ۱،۲۰ نمره

۵- منبع دوم فصل ۳ صفحه ۱۰۶ — ۱،۲۰ نمره

00-01-3

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

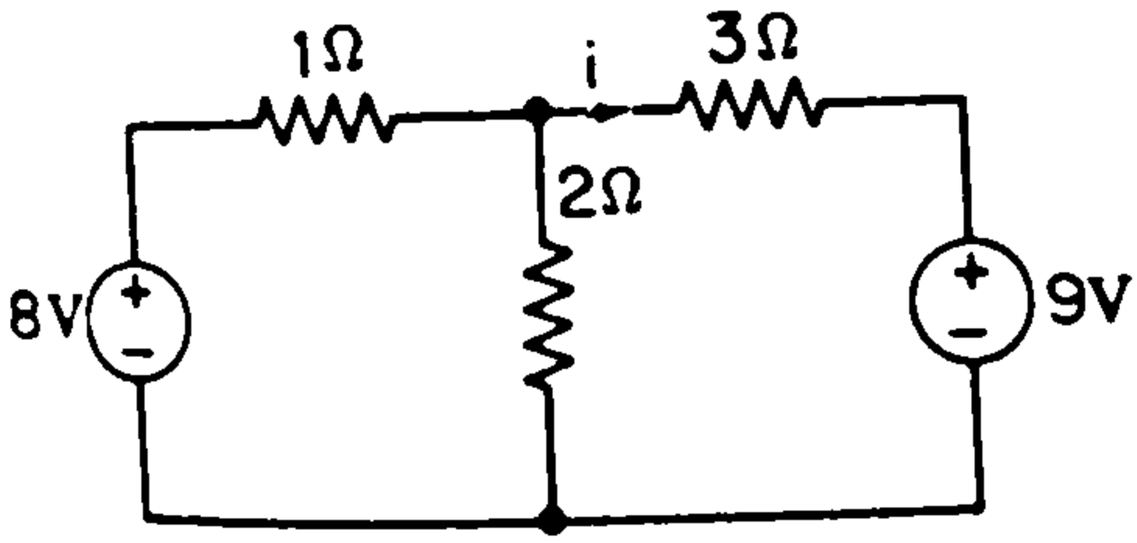
رشته تحصیلی/کد درس : - مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵،

استفاده از ماشین حساب مهندسی مجاز است

۱- علت جایگزینی CMOS به جای NMOS چه بود؟

۱. سرعت پائین
۲. ایجاد نویز
۳. توان مصرفی بالا
۴. مدولاسیون عرض کانال

۲- در مدار زیر جریان مقاومت ۳ اهمی چقدر است؟

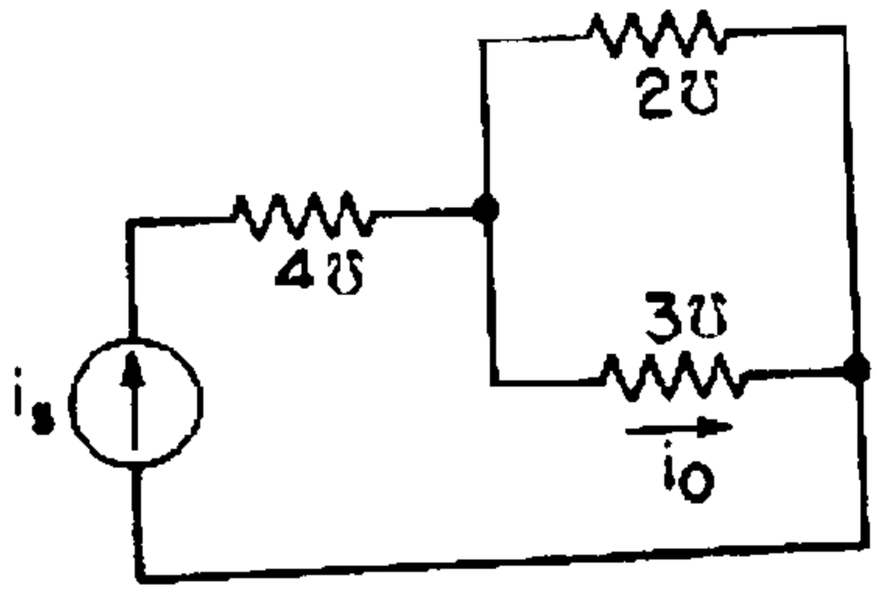


۱. -1
۲. 2
۳. 3
۴. -2

۳- کدام رابطه در باره حاشیه نویز درست است؟

۱. $NM_H = V_{OH} - V_{IH}\ ,\ NM_L = V_{IL} - V_{OL}$
۲. $NM_H = V_{OH} - V_{IH}\ ,\ NM_L = V_{OL} - V_{IL}$
۳. $NM_H = V_{IH} - V_{OH}\ ,\ NM_L = V_{IL} - V_{OL}$
۴. $NM_H = V_{OH} - V_{IH}\ ,\ NM_L = V_{OH} - V_{OL}$

۴- در مدار زیر اگر i=3v باشد مقدار io چقدر است؟



۱. 9/5
۲. 3
۳. 2
۴. 5/9

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۵- کدام گزینه بیانگر قانون kvl می باشد؟

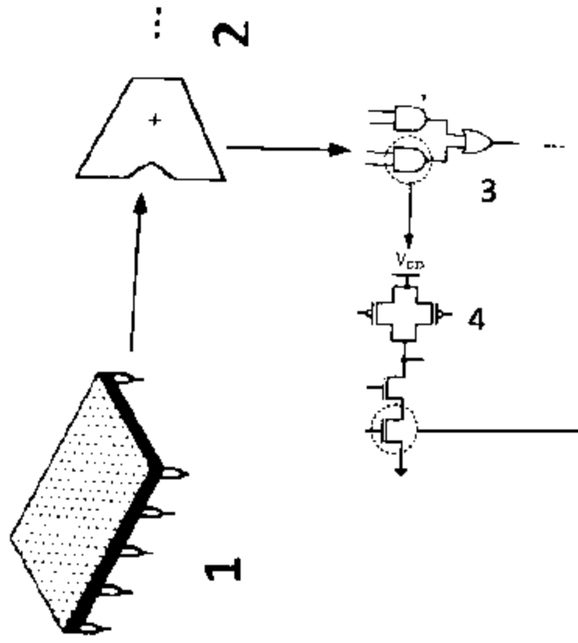
۱. جمع جبری جریان الکتریکی تمام شاخه های متصل شده به هر گره در هر لحظه از زمان برابر صفراست.

۲. مجموع جریان های وارد شده به یک گره با مجموع جریانهای خارج شونده از گره برابر است

۳. جمع جبری ولتاژهای تمام شاخه های هر حلقه در هر لحظه از زمان برابر صفر است .

۴. جمع جبری ولتاژتمام شاخه های مدار در هر لحظه از زمان برابر با صفراست.

۶- اگر سطوح سلسله مراتبی طراحی مدارات دیجیتال را با شکل زیر نمایش دهیم قسمت ۳ کدم سطح خواهد بود؟



۱. پیمانه ۲. سیستم ۳. گیت ۴. مدار

۷- حاشیه نویز بالا و پایین با مقادیر $V_{OL}=1, V_{OH}=7, V_{IL}=2, V_{IH}=4$ چقدر است؟

۱. $NM_L=3,\ NM_H=1$ ۲. $NM_L=1,\ NM_H=3$

۳. $NM_L=1,\ NM_H=5$ ۴. $NM_L=3,\ NM_H=2$

۸- کدام گزینه در باره تفاوت BJT و FET درست است؟

۱. در BJT با جریان ورودی جریان خروجی کنترل می شود ولی در FET با ولتاژ ورودی جریان خروجی کنترل می شود.

۲. در BJT با ولتاژ ورودی جریان خروجی کنترل می شود ولی در FET با ولتاژ ورودی جریان خروجی کنترل می شود.

۳. در BJT با جریان ورودی جریان خروجی کنترل می شود ولی در FET با ولتاژ ورودی ولتاژ خروجی کنترل می شود.

۴. در BJT با ولتاژ ورودی ولتاژ خروجی کنترل می شود ولی در FET با ولتاژ ورودی جریان خروجی کنترل می شود.

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۹- در مورد VTC یک وارونگر ایده آل کدام گزینه نادرست است؟

۱. خروجی نوسان منطقی کامل دارد.

۲. ولتاژ آستانه گیت دقیقا در وسط نوسان منطقی قرار دارد.

۳. در ناحیه گذار داری بهره یک است.

۴. حاشیه نویز بالا و پایینین برابر بوده و مساوی نصف نویان منطقی است.

۱۰- کدام یک شرط ناحیه اشباع در NMOS می باشد؟

۱. $Vds > Vgs + Vt$ ۲. $Vgs > Vt$ ۳. $Vgs < Vt$ ۴. $Vds > Vgs - Vt$

۱۱- درناحیه اشباع مقدار خازن گیت به بدنه یعنی C_{GCB} چقدراست؟

۱. 0 ۲. $\frac{2}{3} CO \times WL$ ۳. $\frac{WL}{2} \times CO$ ۴. 1

۱۲- کدام گزینه در مورد ترانزیستور NM0S درست نیست؟

۱. وقتی V_{DS} خیلی کم باشد ترانزیستور وارد ناحیه تریود عمیق میشود.

۲. مقاومت ترانزیستور در ناحیه تریود عمیق با مقدار W / L نسبت مستقیم دارد

۳. در ناحیه تریود عمیق ترانزیستور مانند یک مقاومت است که مقدار آن توسط V_{GS} کنترل میشود.

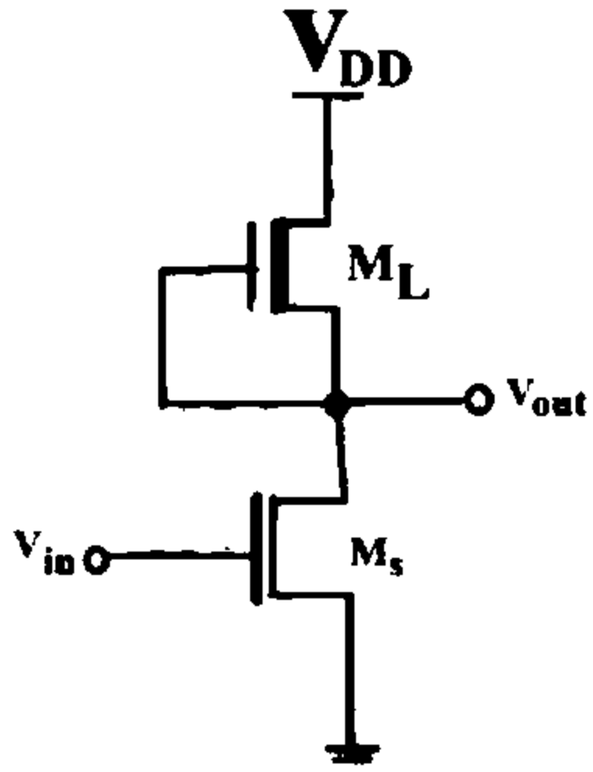
۴. در ناحیه تریود عمیق $\gamma_{ds} = \frac{1}{K_n (V_{GS} - V_t)}$

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

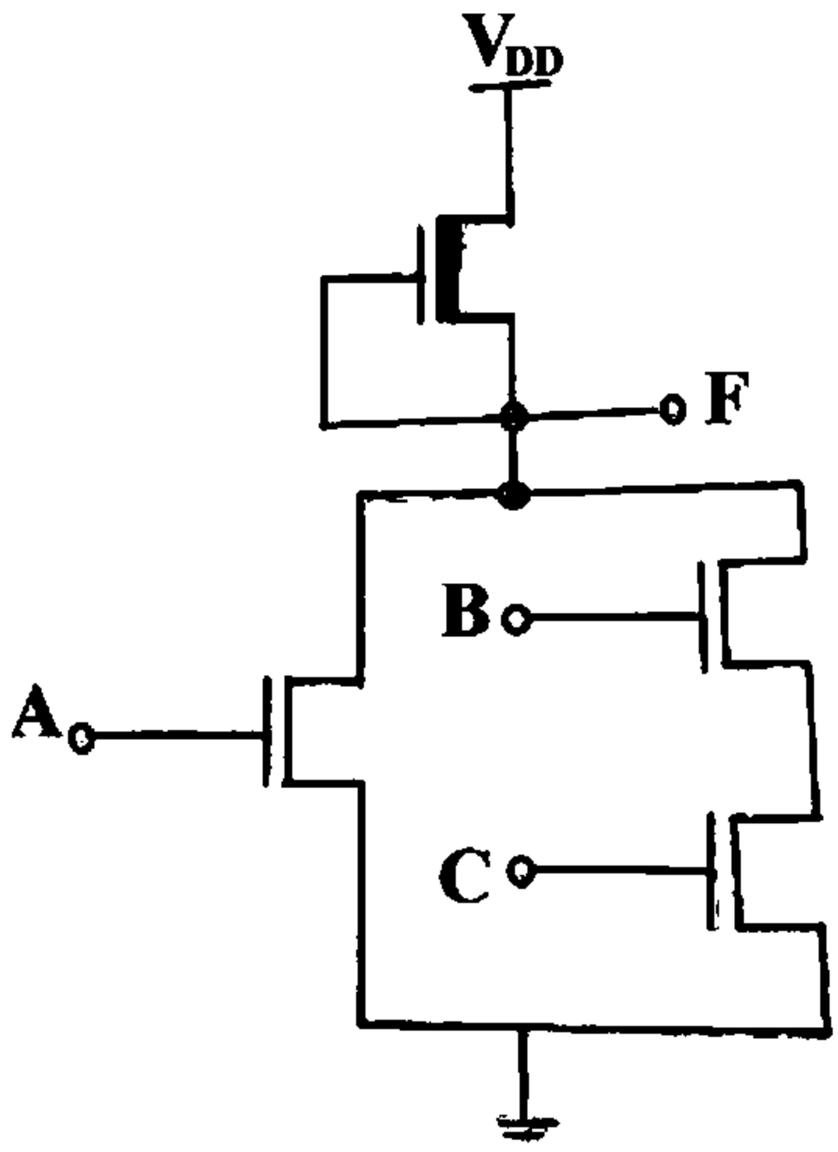
رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۱۳- مدار زیر چیست؟



۱. وارونگر NMOS با بار کاهشی
۲. وارونگر NMOS با بار افزایشی
۳. وارونگر PMOS با بار کاهشی
۴. وارونگر PMOS با بار افزایشی

۱۴- خروجی مدار زیر چیست؟



۱. $F = \overline{(A + BC)}$
۲. $F = (A + \overline{BC})$
۳. $F = (\overline{A} + BC)$
۴. $F = A + BC$

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۱۵- یک تراشه CMOS که با فناوری 0.25 میکرون طراحی شده و با ولتاژ 2.5 V کار می کند دارای فرکانس کاری 500 مگاهرتز است با فرض اینکه تعداد یک میلیون گیت داخل این تراشه وجود داشته باشد و خازن خروجی هر گیت 15 فمتوفاراد باشد، مصرف توان پویای این تراشه کدام گزینه است؟

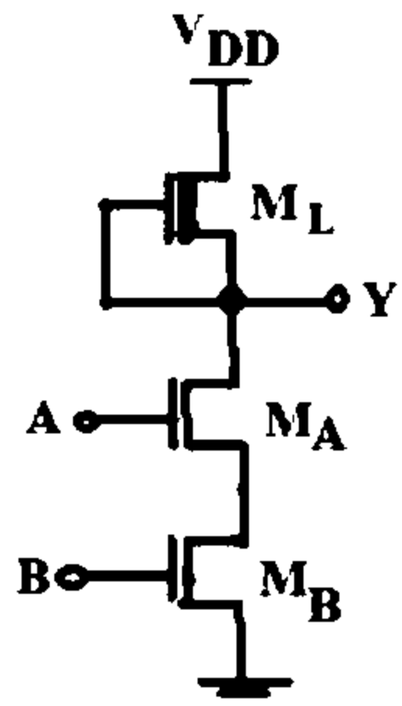
۱. تقریباً ۵۰ وات ۲. تقریباً ۳۰ وات ۳. تقریباً ۱۰ وات ۴. تقریباً ۱۰۰ وات

۱۶- تابع مربوط به جدول کارنوی زیر کدام است؟

F	AB=00	AB=01	AB=11	AB=10
CD=00	1	1	0	1
CD=01	0	0	0	1
CD=11	0	0	0	1
CD=10	1	1	0	1

۱. $F = A'D' + AB'$ ۲. $F = A'D' + AB'$ ۳. $F = AB + A'D$ ۴. گزینه 1 و2

۱۷- خروجی مدار زیر چیست؟



۱. $F = AB$ ۲. $F = \overline{AB}$ ۳. $F = A + B$ ۴. $F = \overline{A + B}$

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۱۸- کدامیک از جملات زیر در مورد منطق CMOS درست است ؟

۱. در این منطق از PMOS و NMOS همراه با هم در طراحی مدار استفاده میشود.

۲. در وازونگر CMOS وقتی ورودی یک منطقی باشد خروجی دقیقا صفر خواهد شد.

۳. در وازونگر CMOS وقتی ورودی صفر منطقی باشد خروجی دقیقا برابر ولتاژ تغذیه VDD خواهد شد.

۴. همه موارد

۱۹- کدامیک از جملات زیر در مورد وارونگر CMOS درست است ؟

۱. ابعاد ترانزیستور PMOS آن دو ۲.۵ برابر ابعاد ترانزیستور NMOS است.

۲. اگر ابعاد ترانزیستورها ۲ برابر شود سرعت وارونگر نصف خواهد شد.

۳. اگر خازن خزوجی وارونگر یک چهارم شود سرعت وارونگر چهار برابر خواهد شد.

۴. همه موارد

۲۰- عملکرد شبکه پائین بر با دو ترانزیستور سری و موازی به ترتیب کدام گزینه است؟

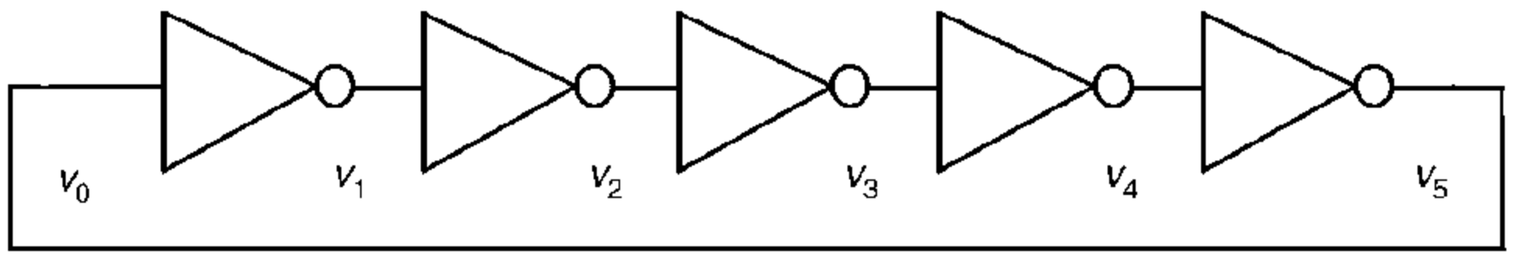
۱. به صورت OR و NOR

۲. به صورت NAND و NOR

۳. به صورت AND و NAND

۴. به صورت NOT و NOR

۲۱- مدار شکل مقابل چیست؟



۱. وارونگر

۲. نوسانساز

۳. تقویت کننده

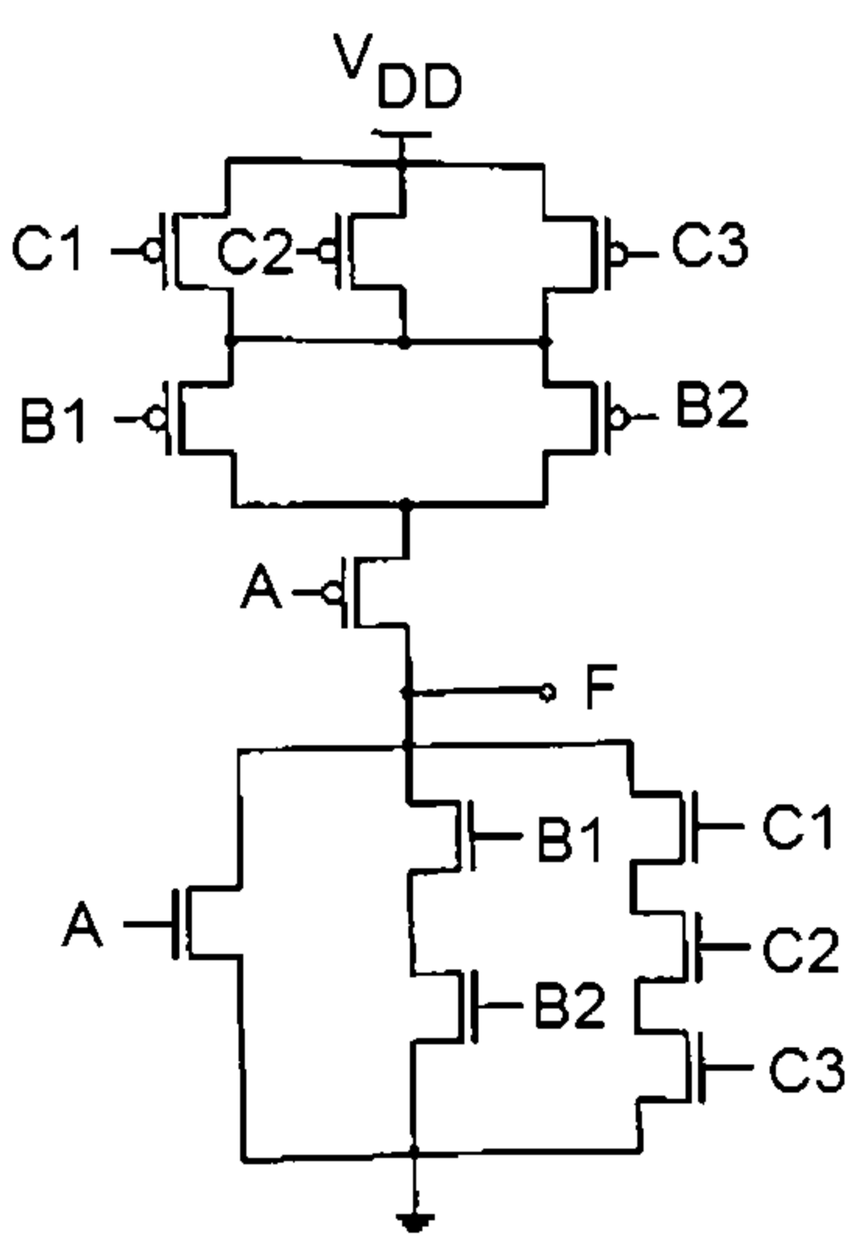
۴. تقویت کننده ی وارونگر

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۲۲- خروجی مدار زیر کدام است؟



۱. $F = A + B1B2 + C1C2C3$

۲. $F = \overline{A + B1B2 + C1C2C3}$

۳. $F = \overline{A + B1B2} + C1C2C3$

۴. $F = A + B1B2 + \overline{C1C2C3}$

۲۳- کدامیک از قوانین طراحی مدارات ترکیبی با استفاده از منطق CMOS استاندارد نمیباشد؟

۱. ترکیب سری دو ترانزیستور NMOS به شرطی هدایت خواهد کرد که هر دو ترانزیستور بصورت همزمان هدایت کنند.

۲. ترکیب سری دو ترانزیستور PMOS به شرطی هدایت خواهد کرد که هر دو ترانزیستور بصورت همزمان هدایت کنند.

۳. عملگرد شیکه بالابر با دو ترانزیستور سری بصورت NOR خواهد بود.

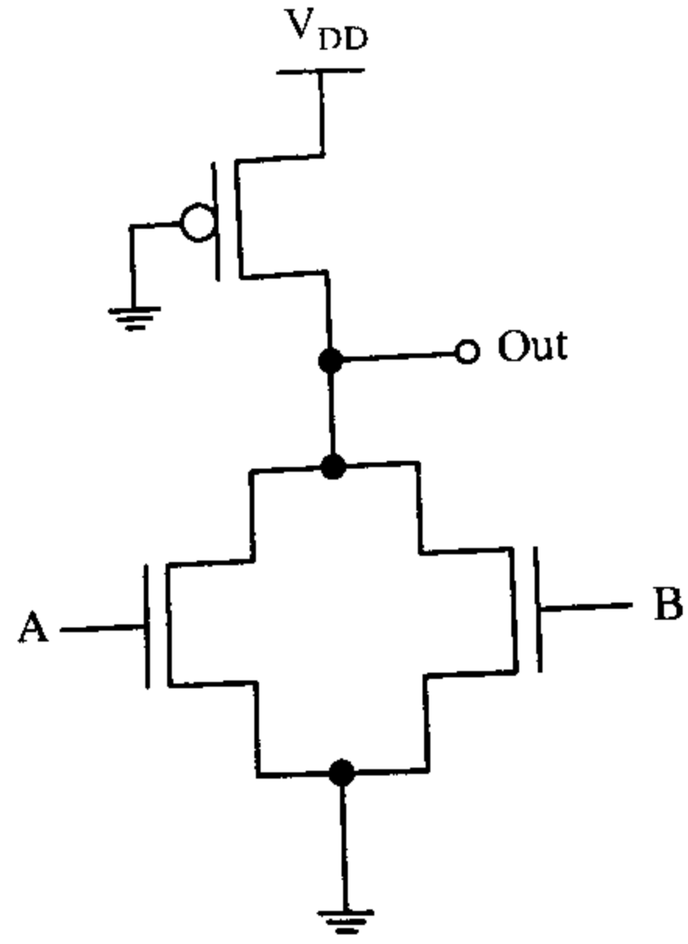
۴. عملگرد شیکه پایین بر با دو ترانزیستور سری بصورت AND خواهد بود.

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

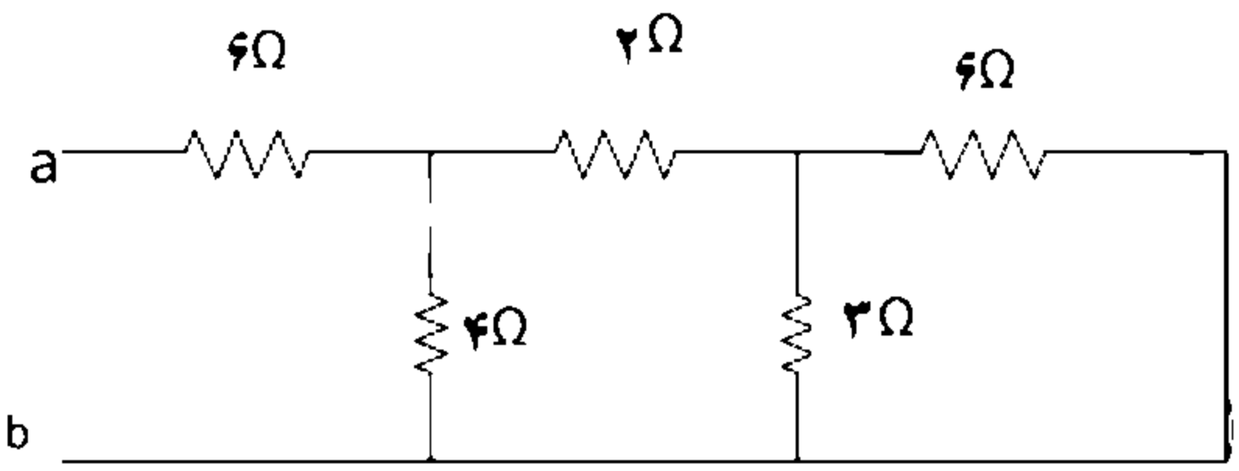
رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۲۴- مدار زیر چیست واز کدام منطق استفاده کرده است؟



۱. NANAD منطق نسبت
۲. NOR منطق نسبت
۳. NAND منطق شبه NMOS
۴. NOR منطق شبه NMOS

۲۵- مقاومت معادل مدارالکتریکی ارائه شده از محل a و b در شکل زیر بیابید.



۱. ۱۲
۲. ۸
۳. ۱۴
۴. ۲۱

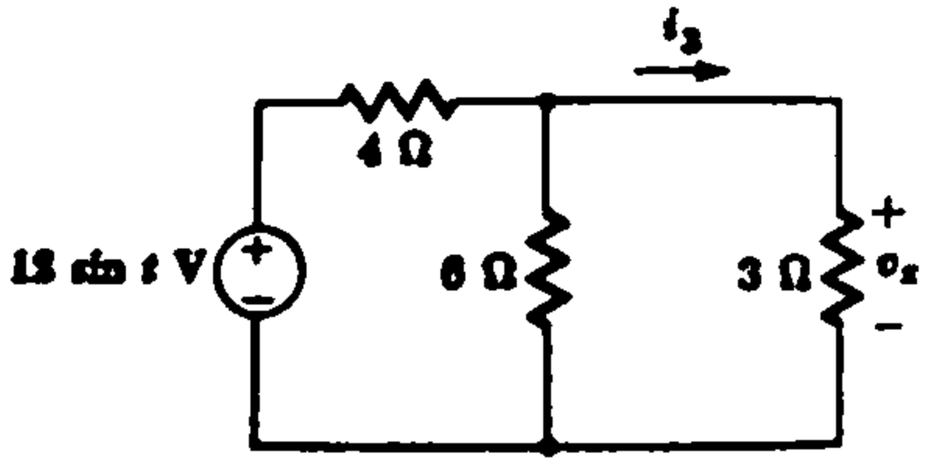
تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

سوالات تشریحی

۱- در مدار زیر i_3و V_x را حساب کنید. ۱،۲۰ نمره



۲- مقادیر جریانهای ورودی و خروجی را به صورت زیر در نظر گرفته و ظرفیت خروجی گیت راه انداز را محاسبه کنید. ۱،۲۰ نمره

$$I_{OUT}(LOW) = 5.5mA \quad , L_{OUT}(High) = 8.4mA$$
$$I_{IN}(LOW) = 0.42mA \quad , L_{IN}(High) = 0.38mA$$

۳- برای یک ترانزیستور **NMOS** ، اگر مقادیر ولتاژها به صورت $V_{DS} = 0.4V$ ، $V_{GS} = 2.5V$باشند مقدار جریان درین به سورس را تعیین کنید. ۱،۲۰ نمره

فرض کنید: $K = 115 \times 10^{-6} \frac{A}{V^2}$ ،

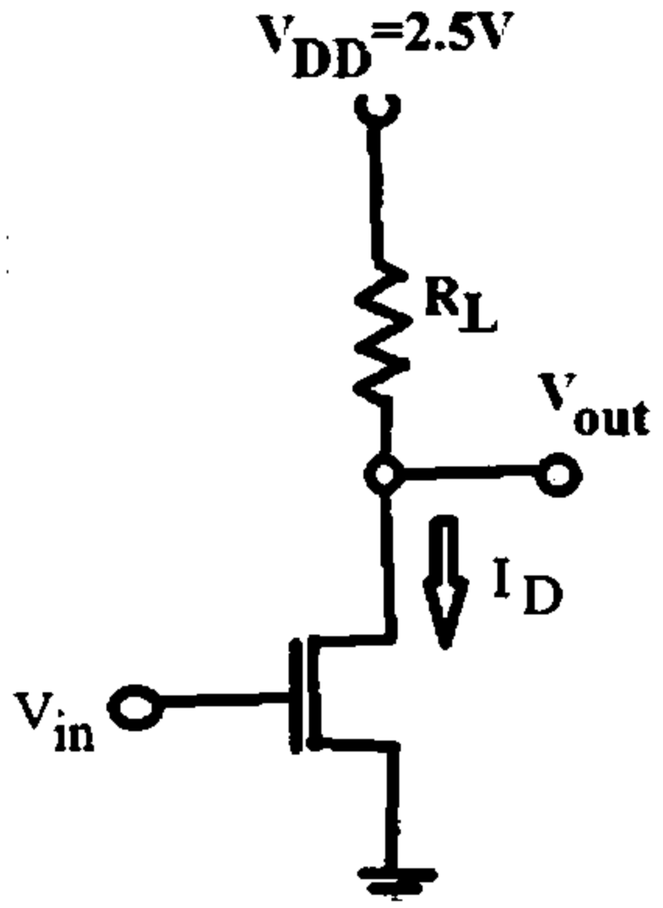
$$V_t = 0.5V \ , W = 0.5\mu m \ , l = 0.25\mu m$$

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۴- در مدار وارونگر NMOS زیر داریم $V_{OL} = 0.12$ با فرض اینکه مصرف توان ایستا برای گیت وقتی ولتاژ خروجی در V_{OL} قرار دارد حد اکثر برابر 125 میکرو وات باشد ، مقدار مقاومت بار و نسبت W / L ترانزیستور را تعیین نموده و حاشیه های نویز را محاسبه کنید. پارامتر ها را به صورت زیر در نظر بگیرید: $V_{TH} = 0.5V \ , K_n' = 100\mu A/V^2, V_{DD} = 2.5V$ ۱،۲۰ نمره



۵- یک مدار CMOS استاندارد برای گیت XOR دو ورودی رسم نمایید. (برای رسم شبکه بالابر از روش گراف اویلری استفاده کنید) ۱،۲۰ نمره

1115202 - 00-01-3

وضعيت كليد	پاسخ صحيح	شماره سوال
عادي	ج	1
عادي	الف	2
عادي	الف	3
عادي	الف	4
عادي	ج	5
عادي	ج	6
عادي	ب	7
عادي	الف	8
عادي	ج	9
عادي	د	10
عادي	الف	11
عادي	ب	12
عادي	الف	13
عادي	الف	14
عادي	الف	15
عادي	د	16
عادي	د	17
عادي	د	18
عادي	د	19
عادي	ب	20
عادي	ب	21
عادي	ب	22
عادي	د	23
عادي	د	24
عادي	ب	25

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : - مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵،

استفاده از ماشین حساب مهندسی مجاز است

سوالات تشریحی

۱- منبع یک فصل 2 صفحه 43 — ۱،۲۰ نمره

۲- منبع دوم فصل 1 صفحه 21 — ۱،۲۰ نمره

۳- منبع دوم فصل 2 صفحه 62 — ۱،۲۰ نمره

۴- منبع دوم فصل 3 صفحه 106 — ۱،۲۰ نمره

۵- منبع دوم فصل ۵ صفحه ۲۳۰ — ۱،۲۰ نمره

00-01-2

تعداد سوالات : تستی : ۲۱ **تشریحی :** ۳ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : - مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵،

استفاده از ماشین حساب مهندسی مجاز است

۱- علت جایگزینی CMOS به جای NMOS چه بود؟

۱. سرعت پائین
۲. ایجاد نویز
۳. توان مصرفی بالا
۴. مدولاسیون عرض کانال

۲- برای بالابردن سرعت در فن آوری MOS از چه فناوری استفاده می شود؟

۱. استفاده از ترکیب فنآوری MOS و دو قطبی
۲. کوچک سازی ابعاد MOS
۳. ارتقاء فناوری BJT
۴. استفاده از فناوری CMOS

۳- کدام رابطه در باره حاشیه نویز درست است؟

۱. $NM_H = V_{OH} - V_{IH}\ ,\ NM_L = V_{IL} - V_{OL}$
۲. $NM_H = V_{OH} - V_{IH}\ ,\ NM_L = V_{OL} - V_{IL}$
۳. $NM_H = V_{IH} - V_{OH}\ ,\ NM_L = V_{IL} - V_{OL}$
۴. $NM_H = V_{OH} - V_{IH}\ ,\ NM_L = V_{OH} - V_{OL}$

۴- علت ایجاد جریان انتشاری یا نفوذی کدام گزینه است؟

۱. میدان الکتریکی خارجی
۲. اختلاف میدان مغناطیسی در محل پیوند
۳. توزیع غیر یکنواخت حامل در نزدیکی پیوند
۴. آلائیدگی و غلظت زیاد ناخالصی

۵- علت جریان اشباع معکوس در دیود چیست؟

۱. اِعمال میدان خارجی قوی
۲. شکسته شدن پیوندها بر اثر گرما و ترکیب مجدد حاملها
۳. غلظت زیاد ناخالصی
۴. وجود ناحیه تخلیه عریض

۶- برای ولتاژ خارجی دو سر یک دیود $V_D = 2.3V$ و $I_S = 10^{-14}\ A$ و $n = 1$ در دمای 27 درجه سانتیگراد جریان دیود چند آمپر است؟

۱. $I_D = 10^{-14}\ A$
۲. $I_D = 10^{24}\ A$
۳. $I_D = 9.02 \times 10^{25}\ A$
۴. $I_D = 10^{25}\ A$

۷- کدام گزینه در باره تفاوت BJT و FET درست است؟

۱. در BJT با جریان ورودی جریان خروجی کنترل می شود ولی در FET با ولتاژ ورودی جریان خروجی کنترل می شود.
۲. در BJT با ولتاژ ورودی جریان خروجی کنترل می شود ولی در FET با ولتاژ ورودی جریان خروجی کنترل می شود.
۳. در BJT با جریان ورودی جریان خروجی کنترل می شود ولی در FET با ولتاژ ورودی ولتاژ خروجی کنترل می شود.
۴. در BJT با ولتاژ ورودی ولتاژ خروجی کنترل می شود ولی در FET با ولتاژ ورودی جریان خروجی کنترل می شود.

تعداد سوالات : تستی : ۲۱ تشریحی : ۳ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

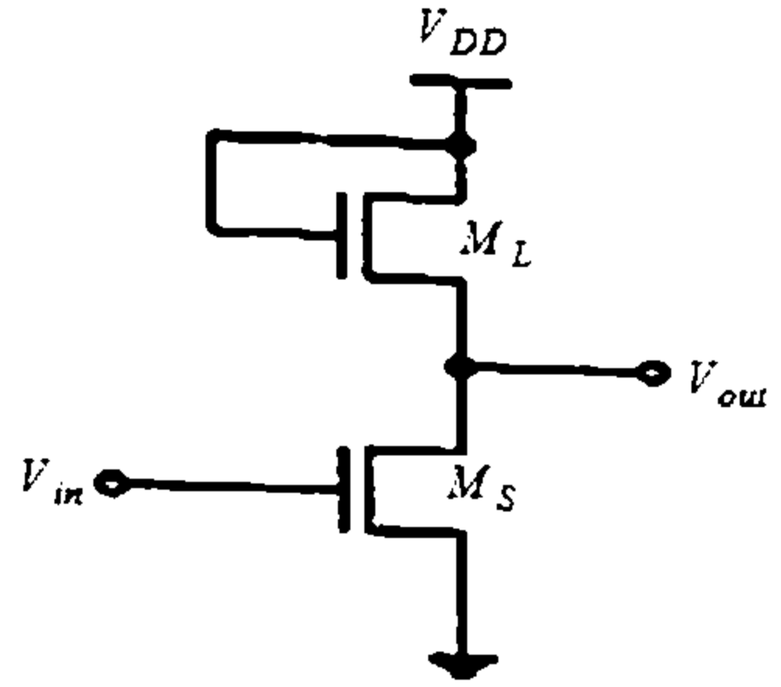
عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۸- در یک ترانزیستور PMOS پایه گیت به زمین ، پایه درین به ولتاژ 0.3 V ، پایه سورس به ولتاژ 2.5 V متصل شده اند ، اگر $\mu_p C_{ox} W/L = 115 \mu A/V^2$ ، $V_{TP} = -0.5V$ و $\lambda = -0.1V^{-1}$ جریان ترانزیستور کدام است؟

۱. 200 میکرو آمپر ۲. 240 میکرو ۳. 260 میکروآمپر ۴. 281 میکروآمپر

۹- در آرایش زیر $V_{DD} = 2.5V$ ، $V_{TNS} = V_{TNL} = 0.5V$ ، $K_n^{'} = 100\ \mu A/V^2$ ، $(\frac{W}{L})_s = 2$ ، $(\frac{W}{L})_S = 0.5$ با صرف نظر از اثر بدنه V_{OL} و V_{OH} به ترتیب کدامند؟



۱. $3V, 0.37V$ ۲. $2V, 0.17V$ ۳. $2V, 0.27V$ ۴. $4V, 0.27V$

۱۰- کدام گزینه در باره وارونگر های NMOS با بار کاهشی درست است؟

۱. در هنگام ساخت کانال در درون آنها ایجاد می شود و ولتاژ آستانه آنها منفی است.

۲. حتی با ولتاژ گیت سورس صفر هم روشن می شوند و کانال با ولتاژ مثبت ایجاد می شود.

۳. ولتاژ آستانه مثبت دارند و کانال هم با اِعمال ولتاژ گیت ایجاد می شود.

۴. کانال به صورت فیزیکی ایجاد می شود ولی ولتاژ آستانه صفر است.

۱۱- در منطق NMOS چگونه گیت های منطقی NOR و NAND ساخته می شود؟

۱. با اضافه کردن دو ترانزیستور به مدار وارونگر

۲. با اضافه کردن یک ترانزیستور به مدار وارونگر

۳. با اضافه کردن یک ترانزیستور به مدار CMOS

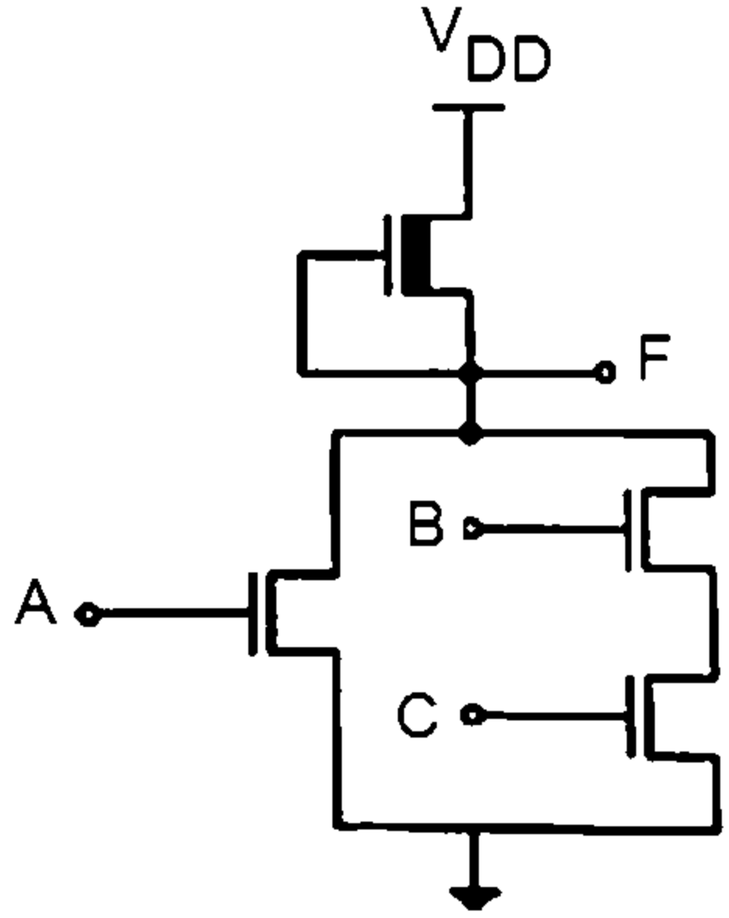
۴. با اضافه کردن یک وارونگر به مدار وارونگر دیگر

تعداد سوالات : تستی : ۲۱ تشریحی : ۳ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۱۲- مدار زیر پیاده شده کدام تابع است؟



۱. $F = \overline{(A + C)}$ ۲. $F = \overline{(A + BC)}$ ۳. $F = \overline{(BA + C)}$ ۴. $F = A + BC$

۱۳- اگر $V_{TN} = |V_{TP}| = 0.5V$ ، $V_{DD} = 2.5V$ ، $K_n^{'} = 100\,\mu A\,/V^2$ **مقدار** $R_{on,N}$ **کدام است؟**

۱. $5K\,\Omega$ ۲. $2.5K\,\Omega$ ۳. $2K\,\Omega$ ۴. $3K\,\Omega$

۱۴- یک تراشه CMOS که با فناوری 0.25 میکرون طراحی شده و با ولتاژ 2.5 V کار می کند دارای فرکانس کاری 500 مگاهرتز است با فرض اینکه تعداد یک میلیون گیت داخل این تراشه وجود داشته باشد و خازن خروجی هر گیت 15 فمتوفاراد باشد، مصرف توان پویای این تراشه کدام گزینه است؟

۱. تقریباً ۵۰ وات ۲. تقریباً ۳۰ وات ۳. تقریباً ۱۰ وات ۴. تقریباً ۱۰۰ وات

۱۵- کدامیک از جملات زیر در مورد وارونگر CMOS درست است؟

۱. اگر ابعاد ترانزیستورها ۳ برابر شود تاخیر وارونگر یک سوم خواهد شد.

۲. اگر ابعاد ترانزیستورها ۲ برابر شود سرعت وارونگر نصف خواهد شد.

۳. اگر خازن خزوجی وارونگر یک چهارم شود سرعت وارونگر چهار برابر خواهد شد.

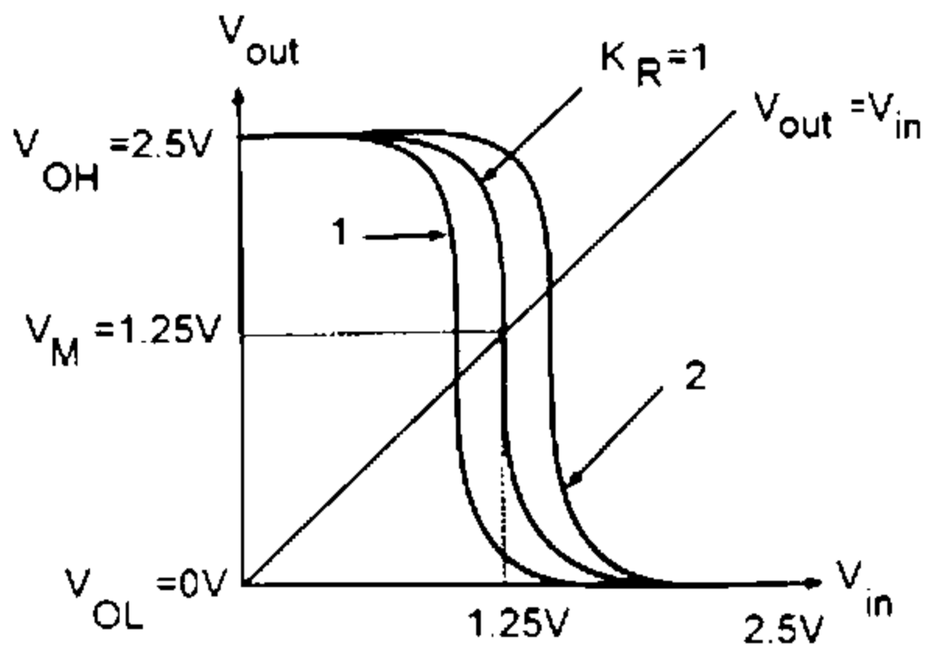
۴. اگر ابعاد ترانزیستورها و خازن خروجی وارونگر دو برابر شود سرعت وارونگر یک چهار خواهد شد.

تعداد سوالات : تستی : ۲۱ **تشریحی :** ۳ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

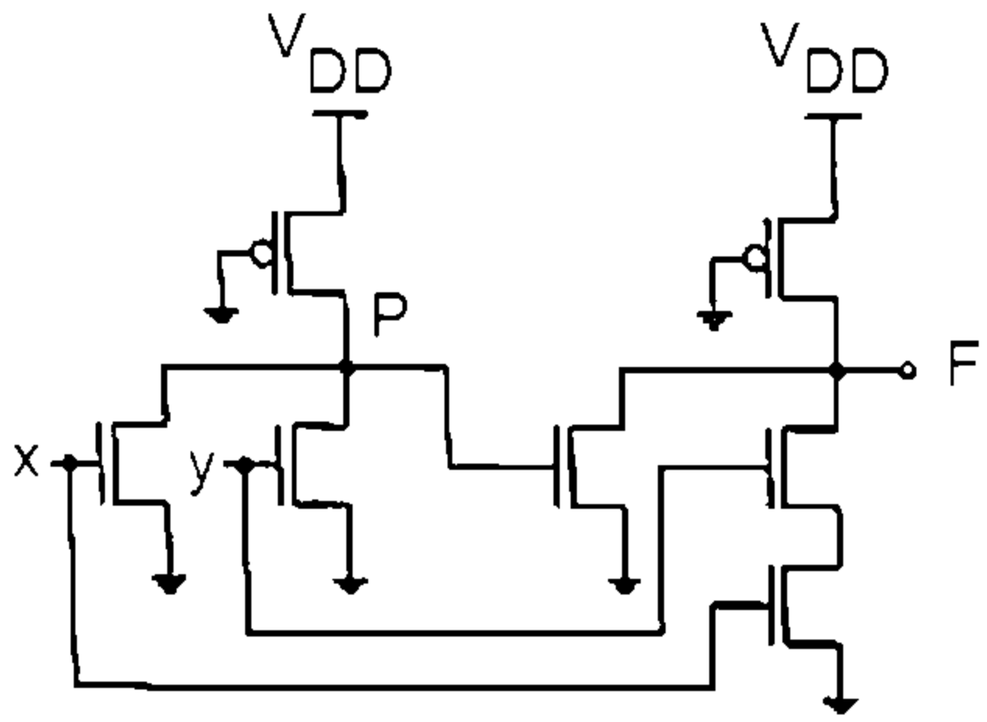
رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۱۶- شکل زیر منحنی مشخصه یک وارونگر CMOS است که در آن $K_R = \frac{K_N}{K_P}$ می باشد. کدام گزینه می تواند به K_R در ناحیه 2 تعلق داشته باشد؟



۱. $K_R = 1.5$ ۲. $K_R = -1.5$ ۳. $K_R = 0.5$ ۴. $K_R = -0.5$

۱۷- مدار زیر متشکل از دو طبقه NMOS است ، کدام گزینه را پیاده سازی می کند؟



۱. AND ۲. XOR ۳. OR ۴. XNOR

۱۸- عملکرد شبکه پائین بر با دو ترانزیستور سری و موازی به ترتیب کدام گزینه است؟

۱. به صورت OR و NOR ۲. به صورت NAND و NOR

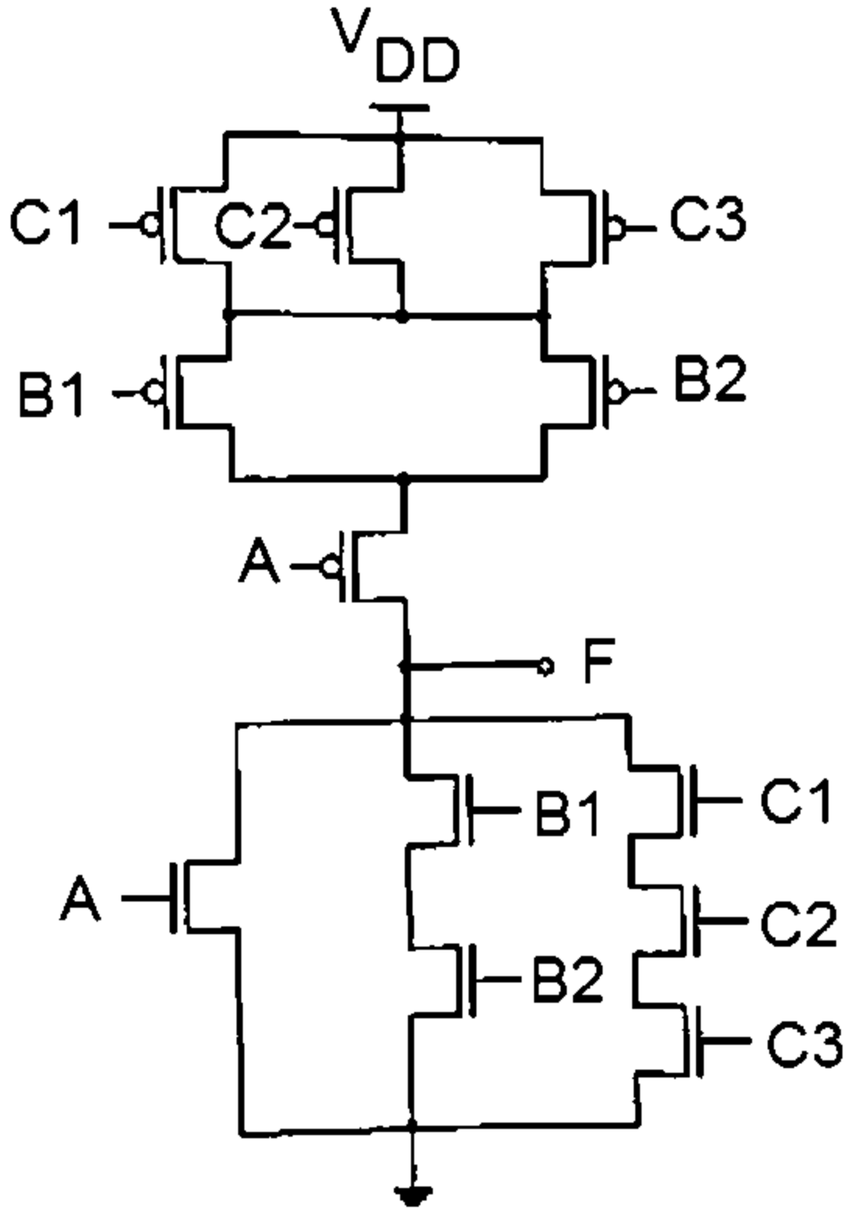
۳. به صورت AND و NAND ۴. به صورت NOT و NOR

تعداد سوالات : تستی : ۲۱ تشریحی : ۳ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۱۹- خروجی مدار زیر کدام است؟



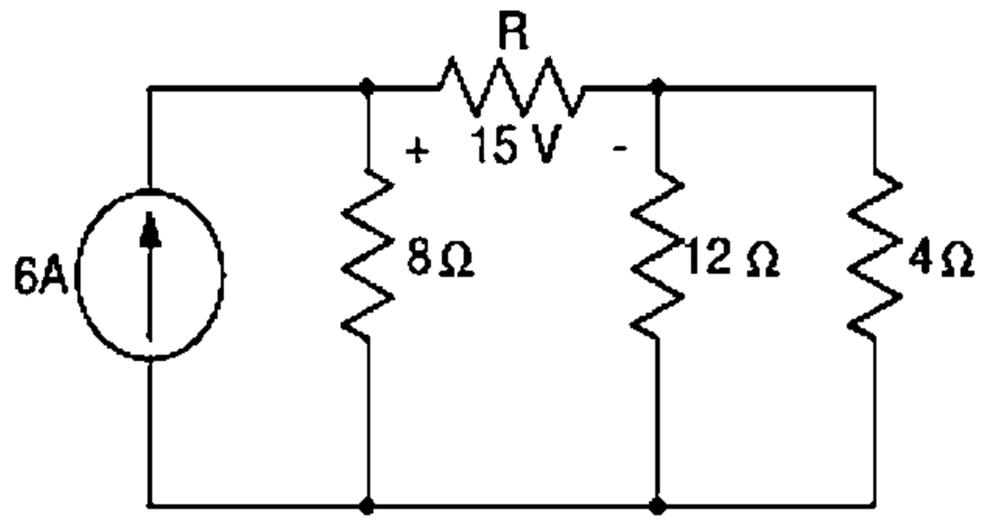
۱. $F = A + B1B2 + C1C2C3$

۲. $F = \overline{A + B1B2 + C1C2C3}$

۳. $F = \overline{A + B1B2} + C1C2C3$

۴. $F = A + B1B2 + \overline{C1C2C3}$

۲۰- مقدار R در مدار زیر چند است؟



۱. ۵ اهم

۲. ۸ اهم

۳. ۴۸ اهم

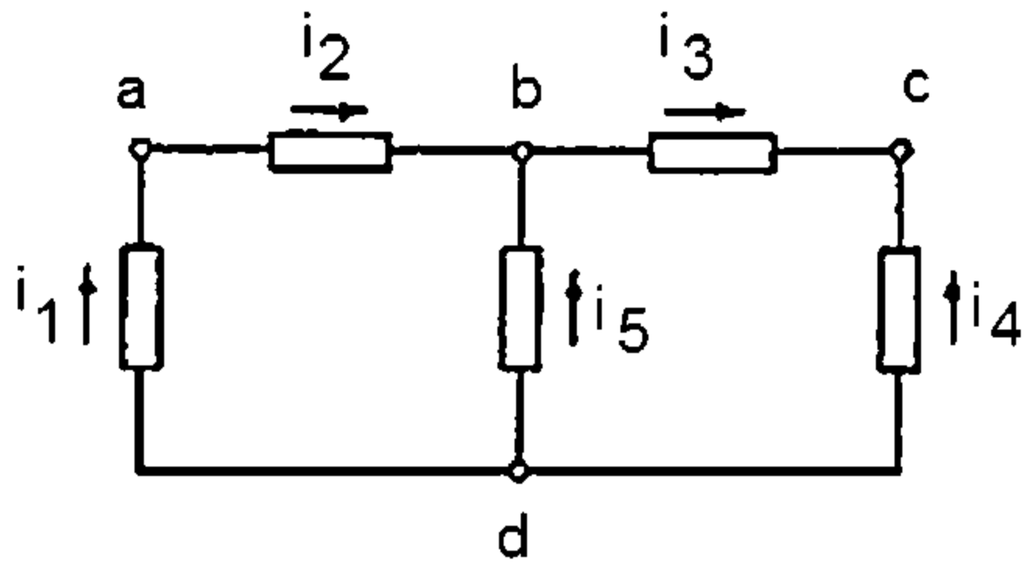
۴. ۳ اهم

تعداد سوالات : تستی : ۲۱ تشریحی : ۳ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۲۱- معادلات KVL برای مدار الکتریکی زیر کدام است؟



۱. $v_1+v_2+v_5-v_4=0\ ,v_5+v_3-v_1=0,v_1+v_2-v_5=0$

۲. $v_1+v_2+v_3-v_4=0\ ,v_5+v_2-v_4=0,v_1+v_2-v_4=0$

۳. $v_1+v_2+v_3-v_4=0\ ,v_5+v_3-v_4=0,v_1+v_2-v_5=0$

۴. $v_1+v_2+v_5-v_4=0\ ,v_2+v_3-v_4=0,v_1+v_2-v_4=0$

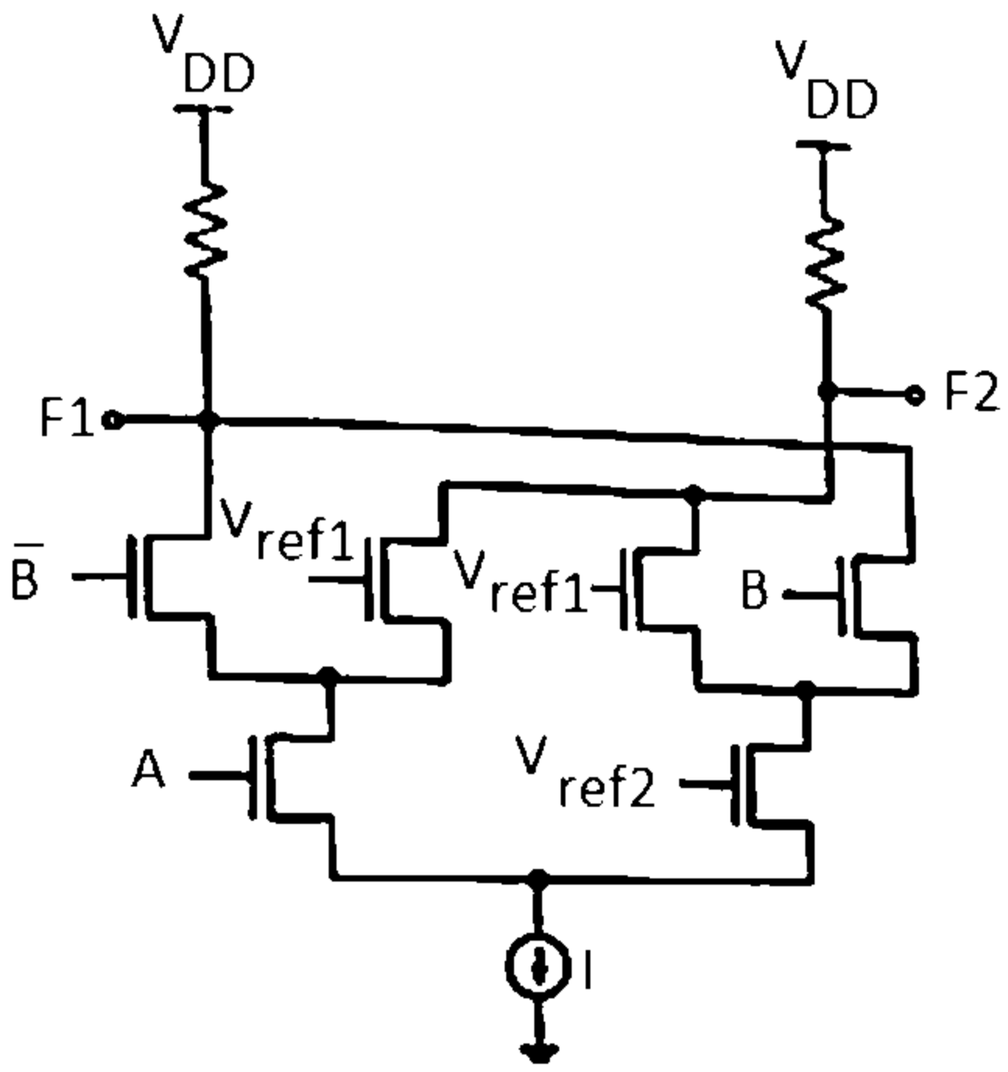
تعداد سوالات : تستی : ۲۱ تشریحی : ۳ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

سوالات تشریحی

۱- عملکرد مدار SCL در شکل زیر را مشخص کرده سپس معادل آن را در منطق DCVSL پیشرفته مشخص نمائید. ۲،۰۰ نمره



۲- در یک معکوس کننده CMOS ، فرض کنید که برای ترانزیستور NMos داریم. ۲،۰۰ نمره

$$Vgs = 303v \ , W \ / L = 6.2, \ Vth = 0.7v \ , \ Vds = 3v \ , \ \ K'n = \mu nCox \ = 73\mu A \ / v \ 2$$

مشخص کنید که ترانزیستور درکدام ناحیه است و جریان بر حسب میکرو آمپر چقدر است؟

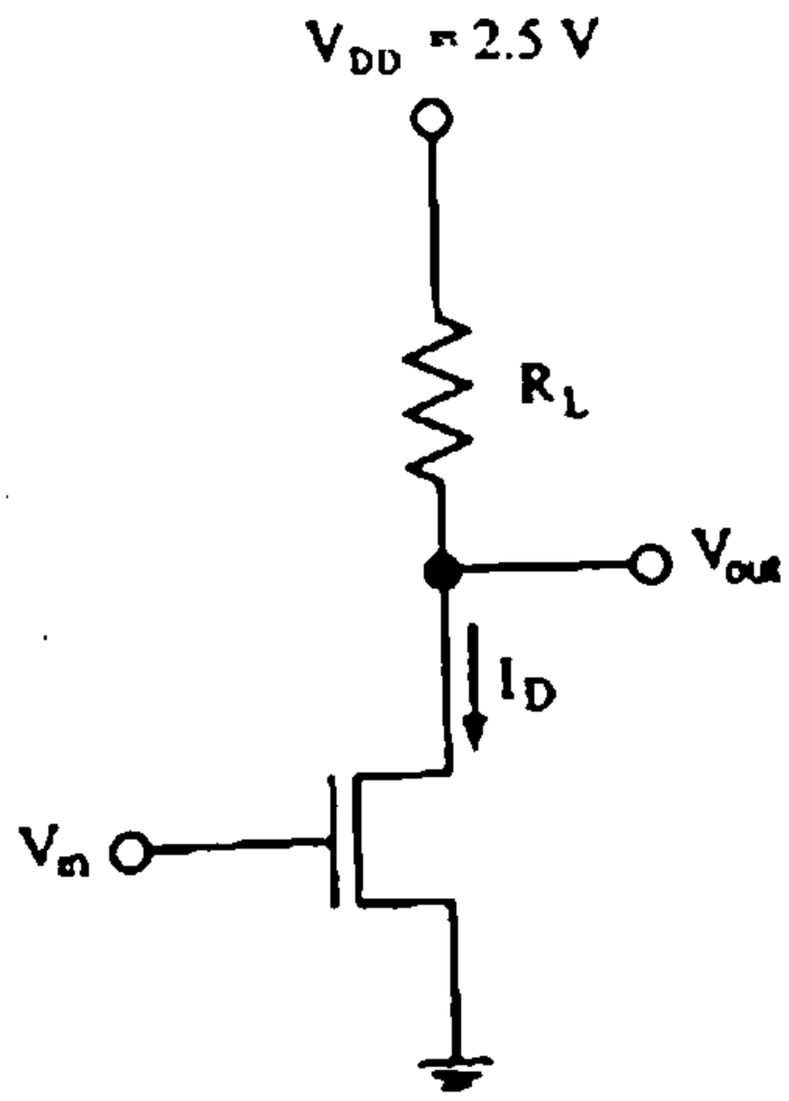
تعداد سوالات : تستی : ۲۱ **تشریحی :** ۳ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۳- در وارونگر زیر نقاط بحرانی مدار را تعیین نموده و بر اساس آن منحنی انتقال ولتاژ را رسم نمایید . پارامتر ها را به صورت زیر در نظر بگیرید: ۲،۰۰ نمره

$V_{TN} = 0.5V$, $K_n' = 100\frac{\mu A}{V^2}$, $V_{DD} = 2.5V$. $R_L = 50k\,\Omega$, $\left(\frac{W}{L}\right) = \frac{0.5\,\mu m}{0.25\mu m}$



1115202 - 00-01-2

شماره سوال	پاسخ صحیح	وضعیت کلید
1	ج	عادی
2	الف	عادی
3	الف	عادی
4	ج	عادی
5	ب	عادی
6	ج	عادی
7	الف	عادی
8	د	عادی
9	ج	عادی
10	الف	عادی
11	ب	عادی
12	ب	عادی
13	ب	عادی
14	الف	عادی
15	الف	عادی
16	ج	عادی
17	د	عادی
18	ب	عادی
19	ب	عادی
20	الف	عادی
21	ج	عادی

تعداد سوالات : تستی : ۲۱ **تشریحی :** ۳ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : - مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵،

استفاده از ماشین حساب مهندسی مجاز است

سوالات تشریحی

۱- حل : مثال ۵-۱۲ فصل ۵ صفحه ۲۵۷ و ۲۵۸ **۲،۰۰ نمره**

۲- در نا حیه اشباع - $۷۴۰\mu A$ منبع دو فصل ۲صفحه ۷۶ **۲،۰۰ نمره**

۳- منبع دوم فصل ۳ صفحه ۱۰۶ **۲،۰۰ نمره**

98-99-3

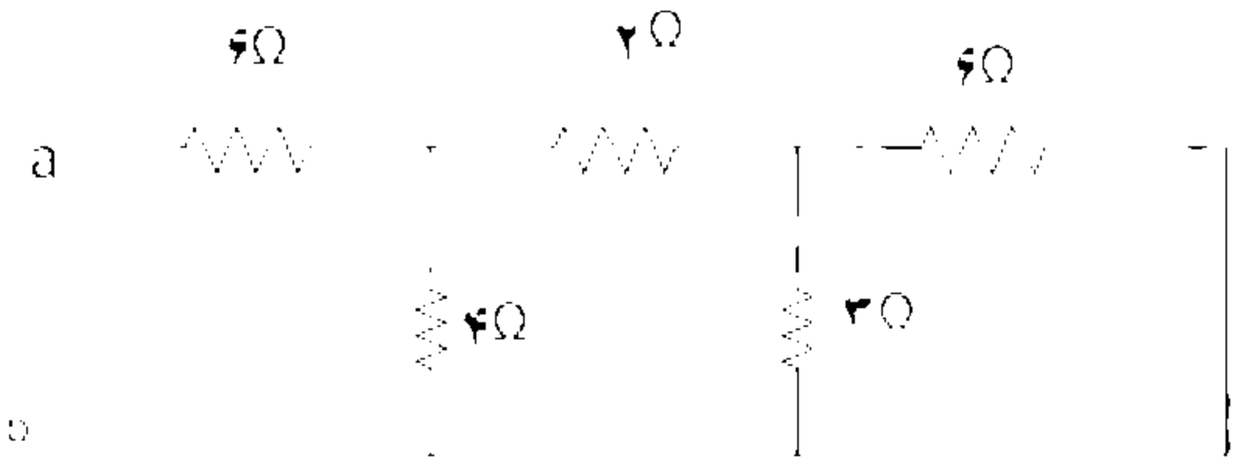
تعداد سوالات : تستی : ۲۰ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : - مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵،

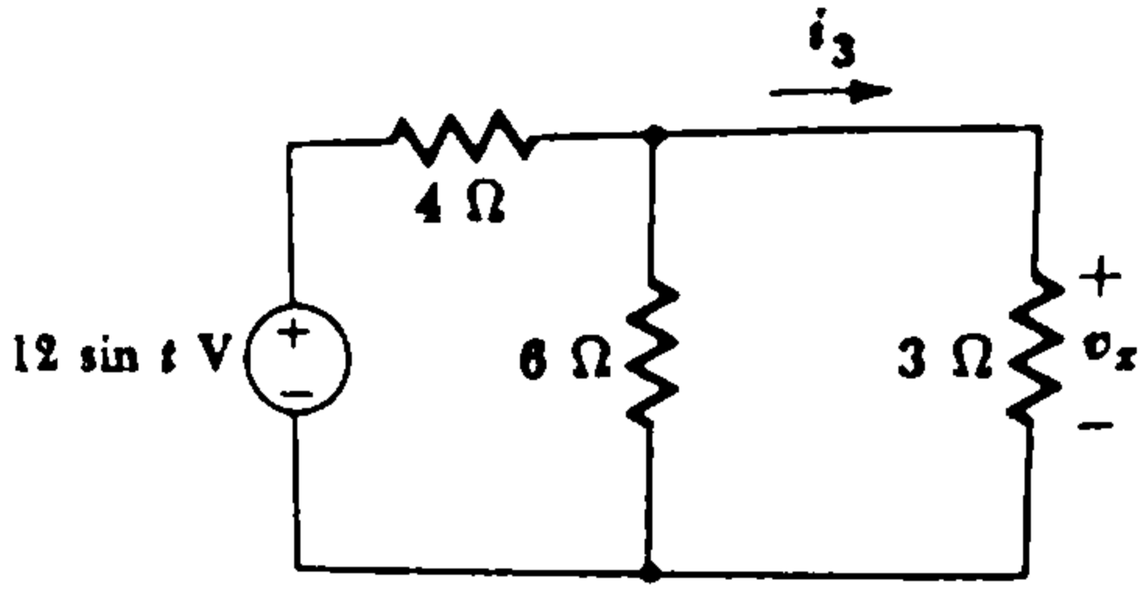
استفاده از ماشین حساب مهندسی مجاز است

۱- مقاومت معادل مدارالکتریکی زیر از محل a و b کدام است؟



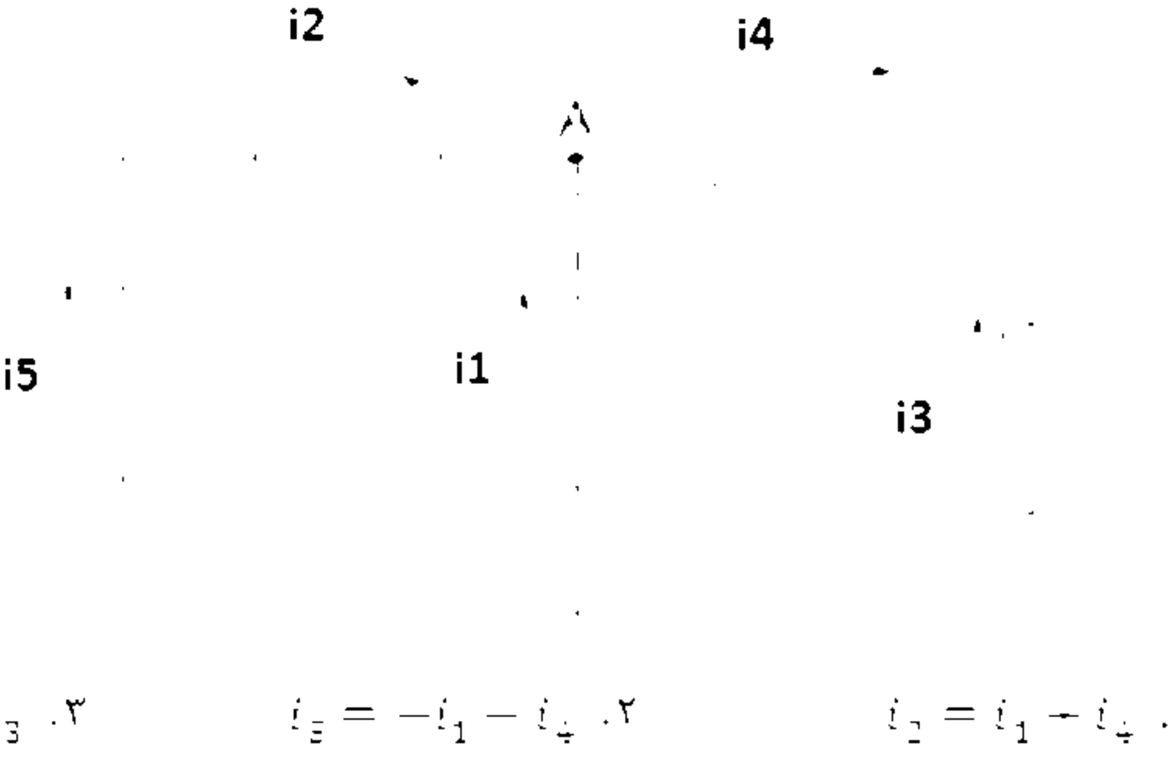
۱. ۱۲ ۲. ۸ ۳. ۱۴ ۴. ۲۱

۲- در مدار زیر جریان $i3$ کدام است؟



۱. ۰،۷۵sint ۲. ۰،۷۵ ۳. ۴sint ۴. ۲sint

۳- در مدار زیر کدام گزینه بیانگر KCL در گره A است



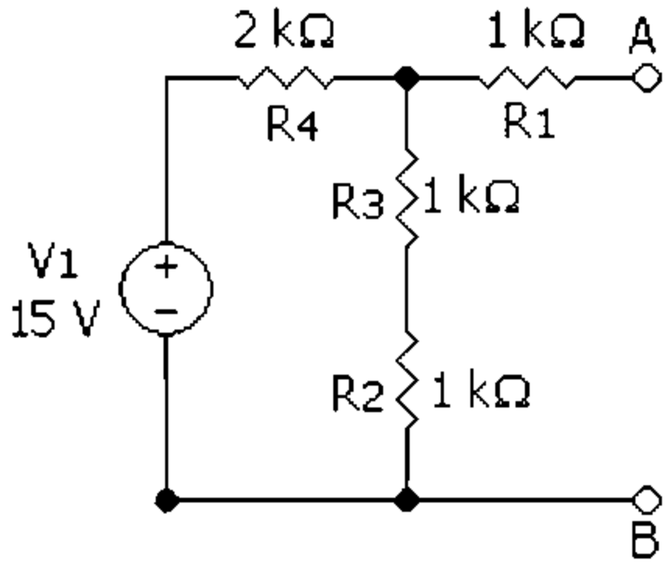
۱. $i_2 = i_1 + i_4$ ۲. $i_3 = -i_1 - i_4$ ۳. $i_1 = -i_3 - i_5$ ۴. $i_3 = i_1 + i_2$

تعداد سوالات : تستی : ۲۰ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

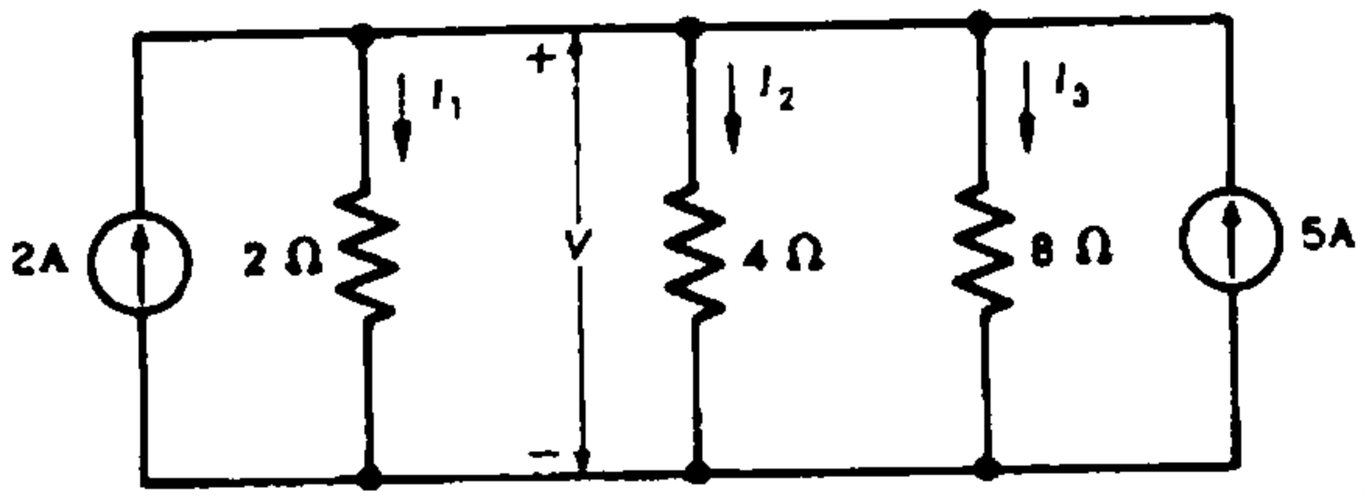
رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۴- ولتاژ تونن دیده شده از سرهای A و B چند ولت است؟



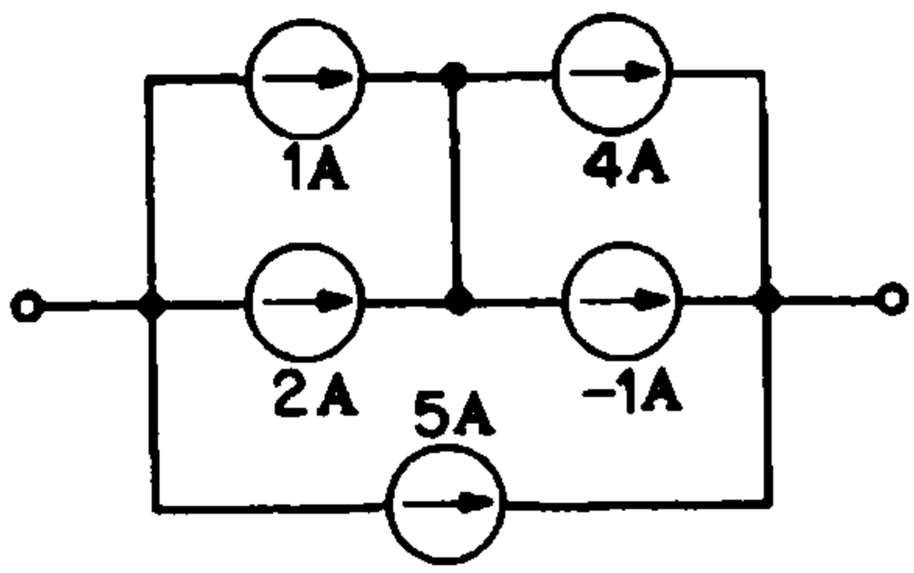
۱. ۹،۵ ۲. ۵ ۳. ۱۵ ۴. ۷،۵

۵- در مدار زیر جریان i۱ چقدر است؟



۱. ۱ آمپر ۲. ۴۰ آمپر ۳. ۴ آمپر ۴. ۱۴۰ آمپر

۶- منبع جریان معادل شکل زیر چند آمپر است؟



۱. ۸ ۲. ۷ ۳. ۱۰ ۴. ۹

تعداد سوالات : تستی : ۲۰ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۷- کدام جمله در مورد قیمت یک تراشه صحیح نمی باشد؟

۱. قیمت ثابت به مقدار زمان و نیروی انسانی که صرف طراحی شده است وابسته است.

۲. قیمت کل هر محصول را به دو بخش هزینه ی قابل برگشت و قیمت ثابت تقسیم بندی میکنند.

۳. قیمت متغییر متناسب با حجم فروش میباشد.

۴. قیمت هرتراشه به تعداد تراشههای سالم روی ویفر و درصد آنهایی که درست کار میکنند بستگی دارد.

۸- کدام جمله در مورد قیمت یک تراشه صحیح نمیباشد.

۱. قیمت ثابت به میزان فروش یا تعداد محصولات فروخته شده وابسته است.

۲. قیمت کل هر محصول را به دو بخش هزینه ی قابل برگشت و قیمت ثابت تقسیم بندی میکنند.

۳. قیمت متغییر متناسب با حجم تولید میباشد.

۴. قیمت هرتراشه به تعداد تراشههای سالم روی ویفر و درصد آنهایی که درست کار میکنند بستگی دارد.

۹- در مورد VTC یک وارونگر ایده آل کدام گزینه نادرست است؟

۱. خروجی نوسان منطقی کامل دارد.

۲. ولتاژ آستانه گیت دقیقا در وسط نوسان منطقی قرار دارد.

۳. حاشیه نویز بالا و پایین متفاوت است.

۴. در ناحیه گذار داری بهره بی نهایت است.

۱۰- کدام یک شرط ناحیه خطی در NMOS می باشد.

۱. $Vds \geqslant Vgs + Vt$ ۲. $Vds \leqslant Vgs + Vt$ ۳. $Vds \leqslant Vgs - Vt$ ۴. $Vds \geqslant Vgs - Vt$

۱۱- تاخیر انتشار به مدت زمانی می گویند که سیگنال به چند درصد مقدار نهایی برسد؟ و زمان افت به مدت زمانی می گویند که سیگنال از چند در صد مقدار نهایی به چند درصد مقدار نهایی برسد.

۱. ٪۱۰ - ٪۹۰ به ٪۵۰ ۲. ٪۹۰ - ٪۹۰ به ٪۰ ۳. ٪۵۰ - ۹۰ به ٪۱۰ ۴. ٪۵۰ - ٪۵۰ به ٪۰

۱۲- کدامیک از مدارات وارونگر از بقیه بهتر است؟

۱. وارونگر NMOS با بار کاهشی

۲. وارونگر NMOS با بار افزایشی

۳. وارونگر NMOS با بار مقاومتی

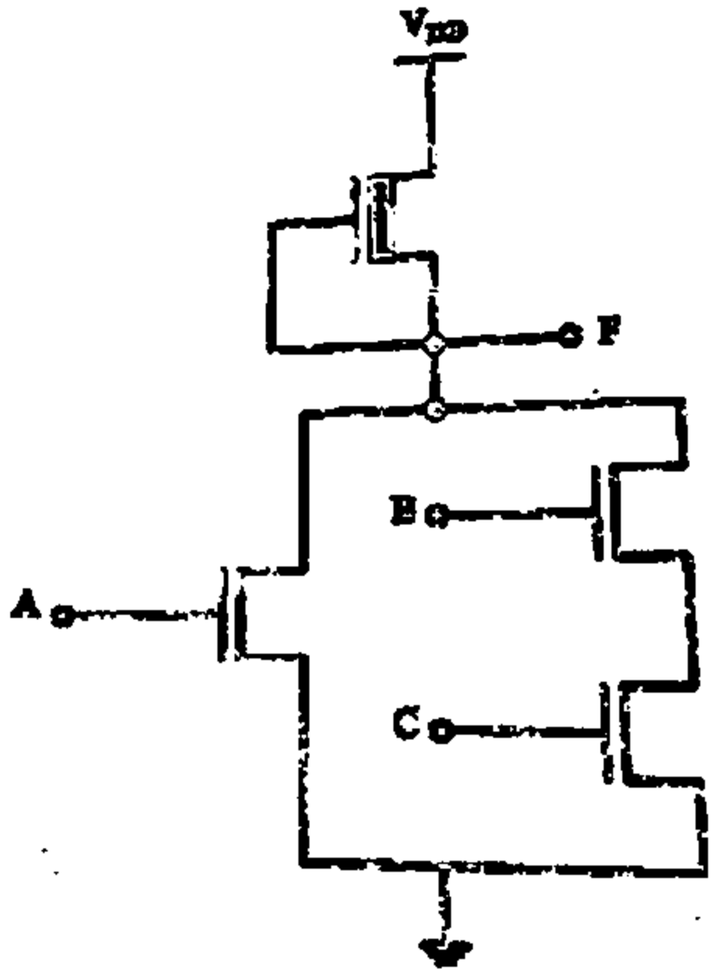
۴. وارونگر PMOS با بار افزایشی

تعداد سوالات : تستی : ۲۰ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

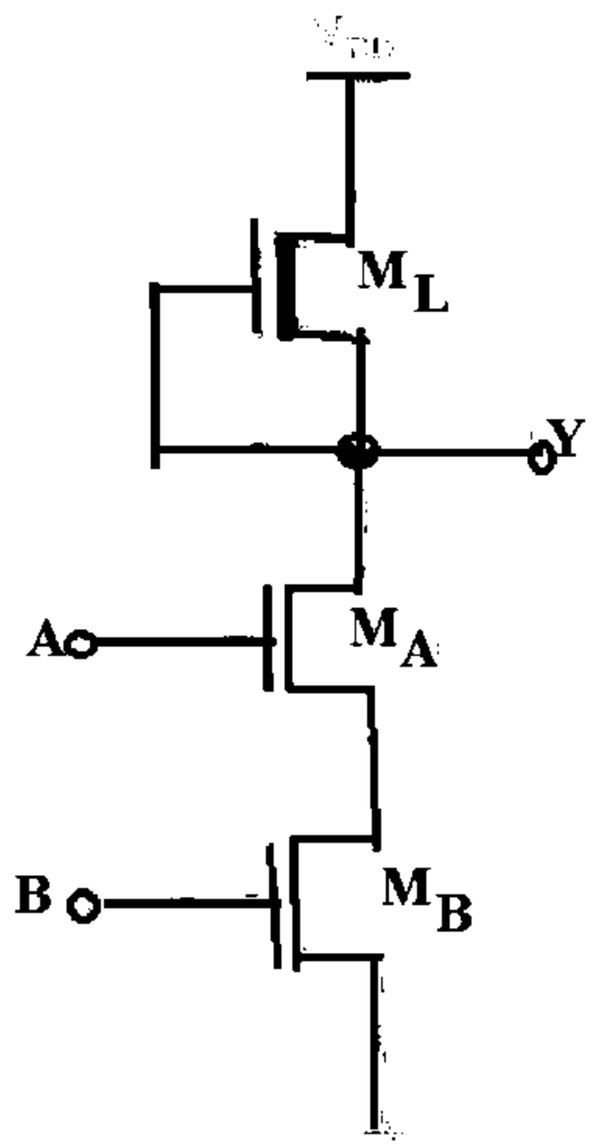
رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۱۳- خروجی مدار زیر چیست؟



۱. $F = \overline{(A + BC)}$
۲. $F = (A + \overline{BC})$
۳. $F = \overline{(A} + BC)$
۴. $F = A + BC$

۱۴- خروجی مدار زیر چیست؟



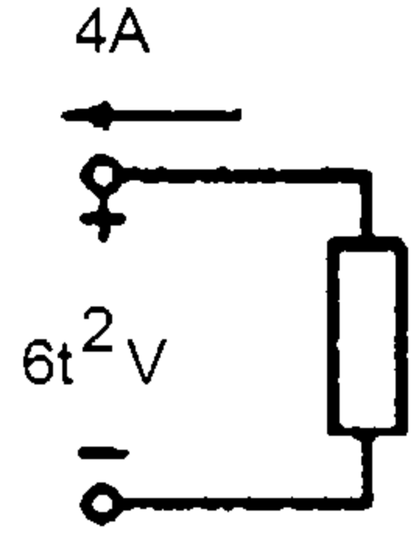
۱. $F = AB$
۲. $F = \overline{AB}$
۳. $F = A + B$
۴. $F = \overline{A + B}$

تعداد سوالات : تستی : ۲۰ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۱۵- برای آرایش زیر توان جذب شده و انرژی منتقل شده در بازه زمانی 10 ثانیه به ترتیب کدامند؟



۱. $-2.22W\ .h\ ,-24t^2W$

۲. $-2.22W\ .h\ ,-20t^2W$

۳. $-1.22W\ .h\ ,-24t^2W$

۴. $-1.22W\ .h\ ,-20t^2W$

۱۶- کدامیک از جملات زیر در مورد وارونگر CMOS درست است ؟

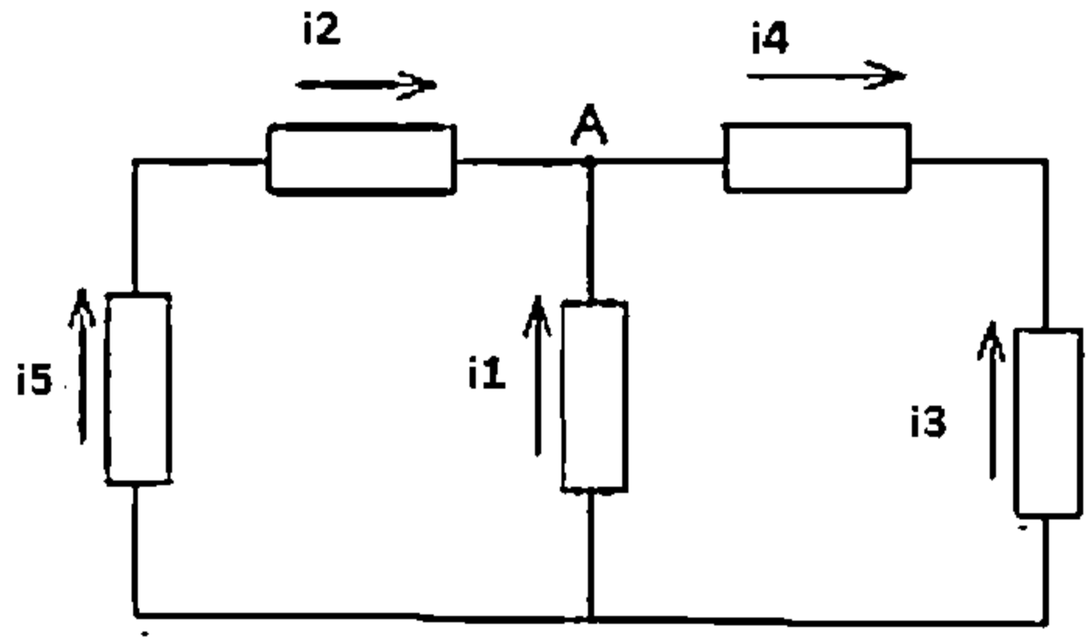
۱. ابعاد ترانزیستور PMOS آن ۲،۵ برابر ابعاد ترانزیستور NMOS است.

۲. اگر ابعاد ترانزیستورها ۲ برابر شود سرعت وارونگر نصف خواهد شد.

۳. اگر خازن خزوجی وارونگر یک چهارم شود سرعت وارونگر چهار برابر خواهد شد.

۴. اگر ابعاد ترانزیستورها و خازن خروجی وارونگر دو برابرشود سرعت وارونگر چهار برابر خواهد شد.

۱۷- در مدار زیر کدام گزینه بیانگر KCL در گره A است؟



۱. $i_2 = i_1 + i_4$

۲. $i_5 = i_1 - i_4$

۳. $i_1 = -i_5 - i_3$

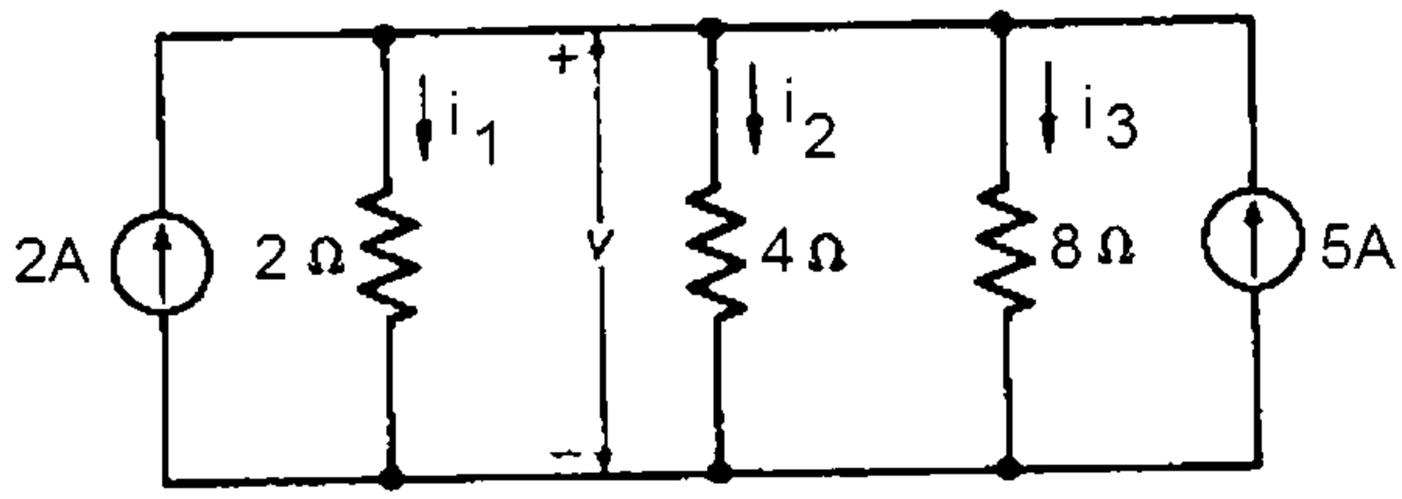
۴. $i_3 = i_1 + i_2$

تعداد سوالات : تستی : ۲۰ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

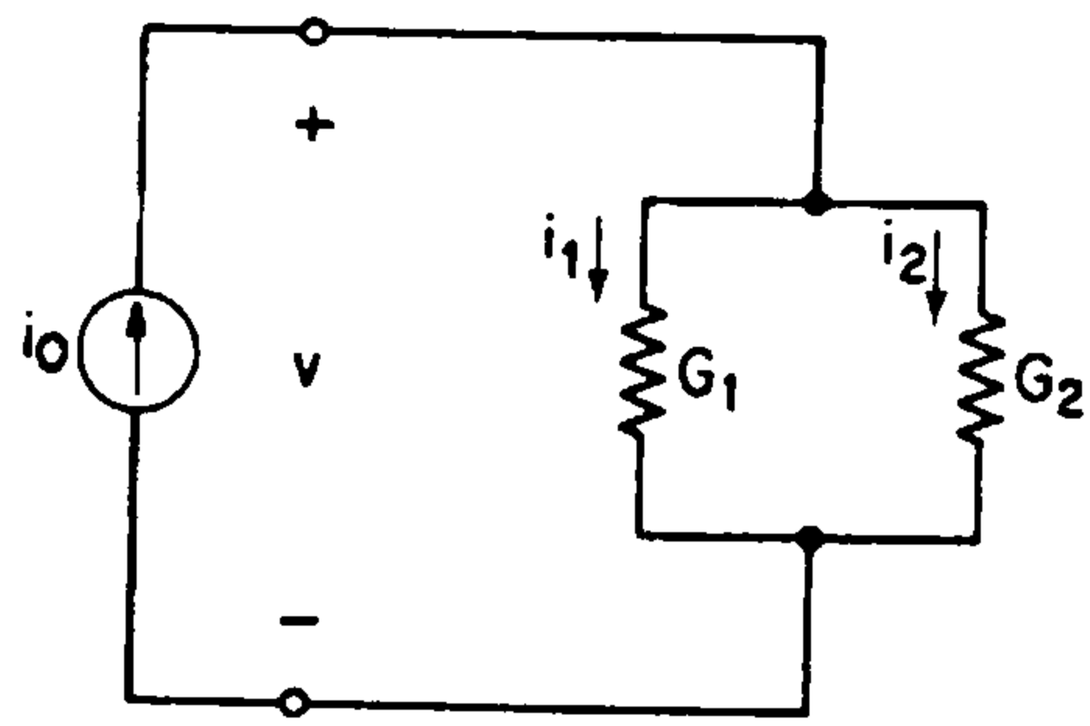
رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۱۸- در مدار زیر جریان i_1 چقدر است؟



۱. ۵ آمپر ۲. ۴۰ آمپر ۳. ۴ آمپر ۴. ۶ آمپر

۱۹- در مدار تقسیم جریان زیر جریان i1 کدام است؟



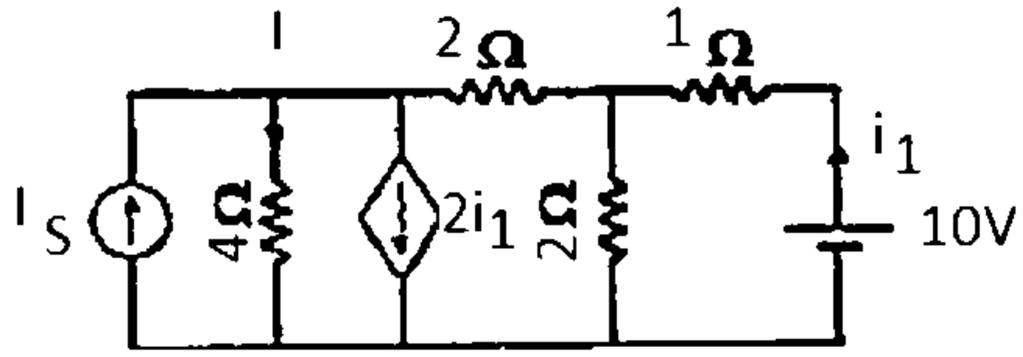
۱. $\frac{R_2}{R_1+R_2} i_o$ ۲. $\frac{R_1}{R_1+R_2} i_o$ ۳. $\frac{G_2}{G_1+G_2} i_o$ ۴. $\frac{G_2}{R_1+R_2} i_o$

تعداد سوالات : تستی : ۲۰ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

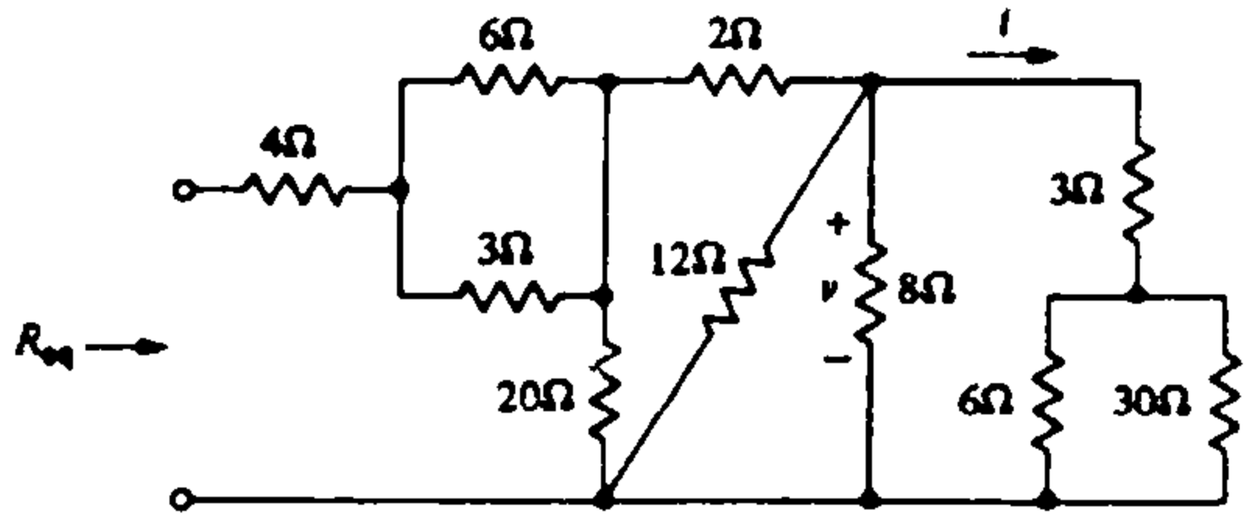
۲۰- اگر در مدار زیر $I = 0$ باشد مقدار جریان منبع I_S کدام گزینه است ؟



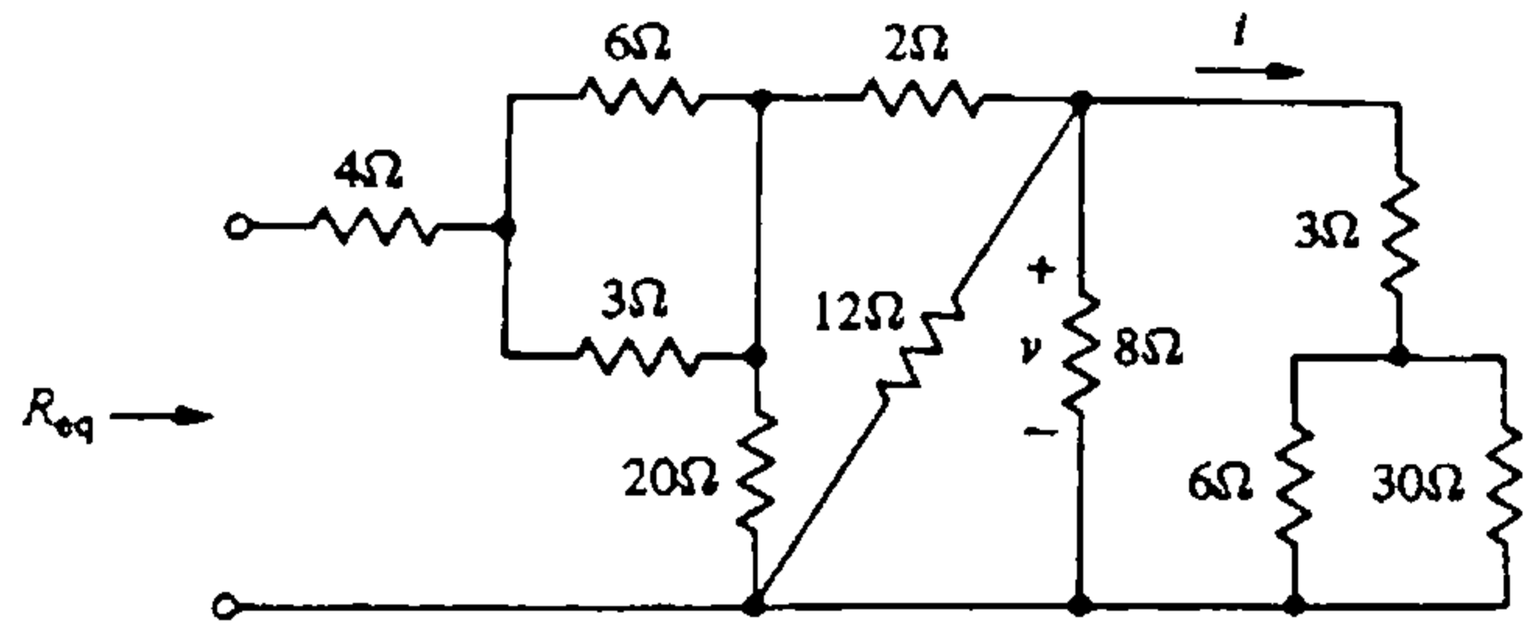
۱. ۲/۵ آمپر ۲. ۷/۵آمپر ۳. ۲۲/۵آمپر ۴. ۲۷/۵آمپر

سوالات تشریحی

۱- در مدار زیر مقدار R_{eq} را پیدا کنید. اگر یک منبع با ولتاژ ثابت 50 ولت به دو سر پایانه ورودی وصل کنیم ولتاژ v و جریان i را بیابید. ۱/۲۰ نمره



۲- در مدار شکل زیر R_{eq} را به دست آورید. ۱/۲۰ نمره



۳- توضیح دهید که مفهوم سلسله مراتبی در طراحی مدارهای دیجیتال به صورت خودکار و توسط کامپیوتر چیست؟ ۱/۲۰ نمره

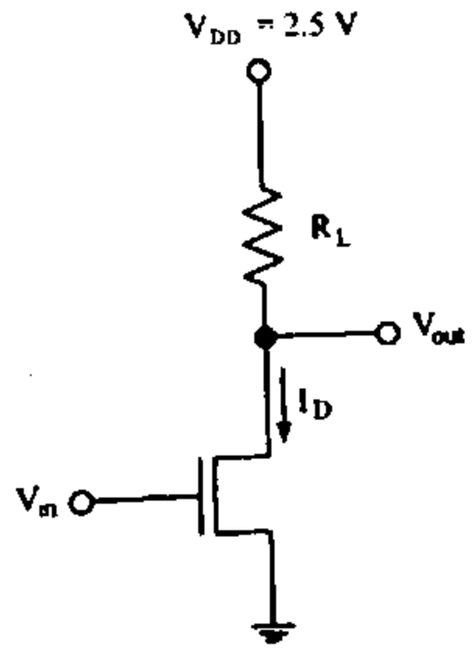
تعداد سوالات : تستی : ۲۰ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

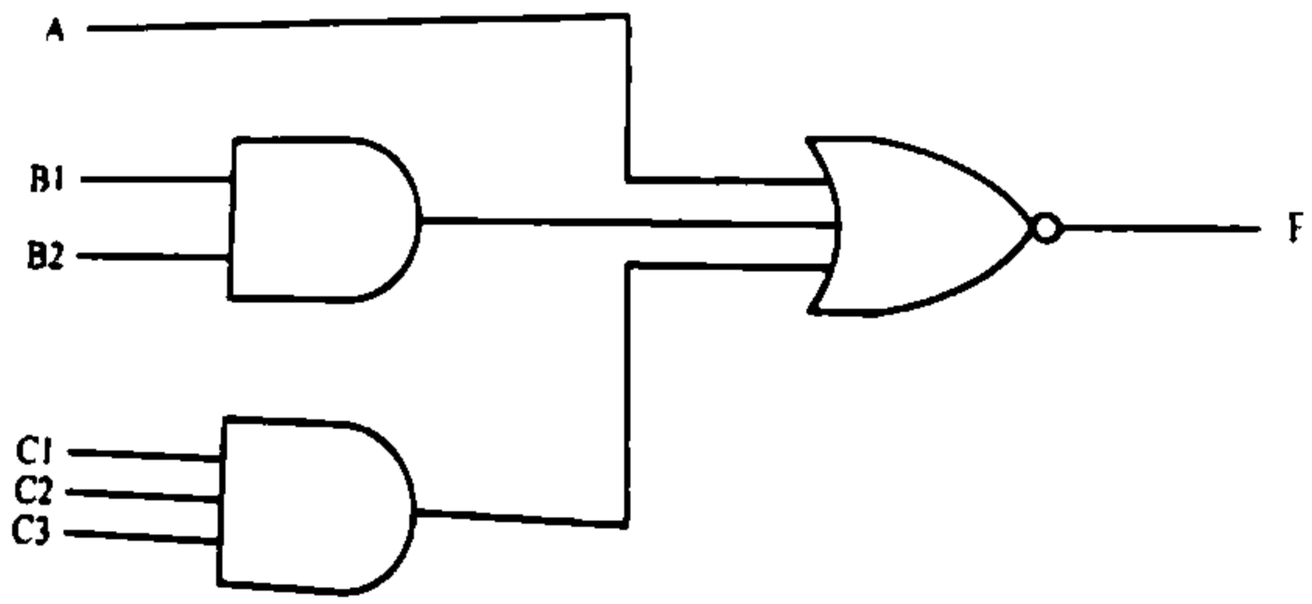
رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۴- در وارونگر زیر نقاط بحرانی مدار را تعیین نموده و بر اساس آن منحنی انتقال ولتاژ را رسم نمایید . پارامتر ها را به صورت زیر در نظر بگیرید: ۱/۲۰ نمره

$$V_{TN} = 0.5V, K'_n = 100\frac{\mu A}{V^2}, V_{DD} = 2.5V. R_L = 50k\Omega, \left(\frac{W}{L}\right) = \frac{0.5\mu m}{0.25\mu m}$$



۵- مدار زیر را با استفاده از CMOSرسم کنید . ۱/۲۰ نمره



1115202 - 98-99-3

وضعیت کلید	پاسخ صحیح	شماره سوال
عدد	2	1
عدد	1	2
عدد	3	3
عدد	4	4
عدد	3	5
عدد	1	6
عدد	3	7
عدد	1	8
عدد	3	9
عدد	2	10
عدد	3	11
عدد	1	12
عدد	1	13
عدد	4	14
عدد	1	15
عدد	4	16
عدد	3	17
عدد	3	18
عدد	1	19
عدد	2	20

تعداد سوالات : تستی : ۲۰ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** یک ۱

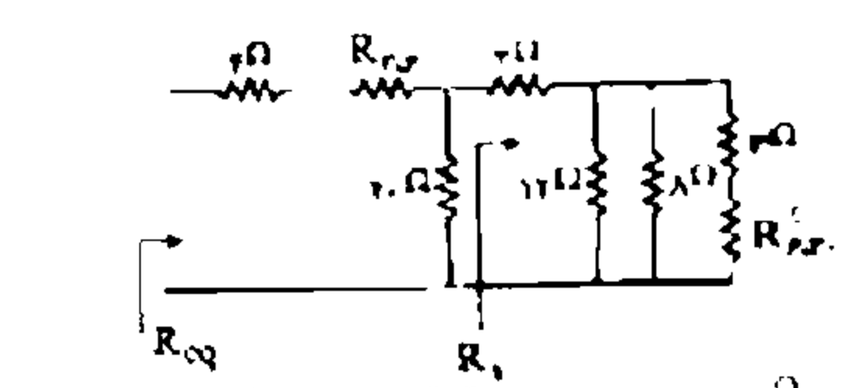
عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : - مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲
مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵،

استفاده از ماشین حساب مهندسی مجاز است

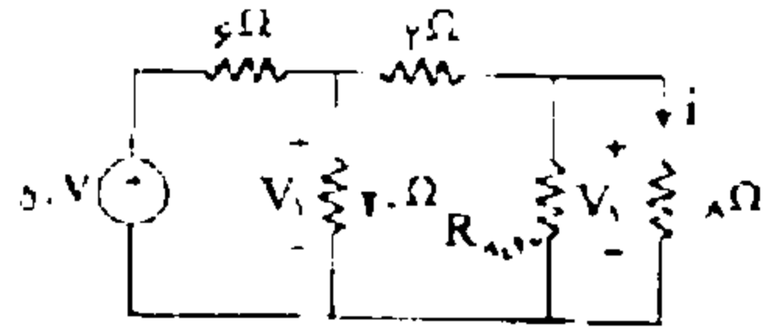
سوالات تشریحی

۱- مرین 6 کتاب مدار 1 فصل دوم صفحه 47 — ۱،۲۰ نمره



$R_{2,3} = \frac{2 \times 3}{2+3} = 1.2\Omega$

$R_{2,3} = \frac{3 \times 2}{3+2} = 1.2\Omega$



$R_{eq} = 4 + R_{2,3} + 2 = 4 + 1.2 + 2 = 7.2\Omega$

$R_{4,5} = \frac{8 \times 12}{8+12} = 4.8\Omega$

۲- فصل دوم-صفحه ۴۸ — ۱،۲۰ نمره

۳- فصل ۱ صفحه ۸ — ۱،۲۰ نمره

در روش جریان یک مدار به صورت سیستماتیکی ساخته می‌شود یک پارامتر مجموعه‌ای از سلول‌ها تشکیل مدار داده است که هر سلول ممکن است شامل سلول‌های دیگر نیز باشد سلول‌های واقع در پایین‌ترین سطح با استفاده از سلول‌های استاندارد ساخته می‌شوند لازم به ذکر است که سلول‌های استاندارد، گیت‌های از پیش طراحی شده‌ای هستند که مشخصات فیزیکی و الکتریکی آنها به صورت فایل‌هایی در قالب کتابخانه‌هایی نوشته شده‌اند در جریان طراحی قرار داده می‌شوند سلول‌های استاندارد، جهت کاهش هزینه طراحی و دستیابی به یک پیاده‌سازی که در کمال تلاش آن به درستی کار کند، به‌دفعات مورد استفاده قرار می‌گیرند

۴- منبع دوم فصل 3 صفحه 106 — ۱،۲۰ نمره

۵- منبع دوم فصل 5 صفحه 235 — ۱،۲۰ نمره

97-98-3

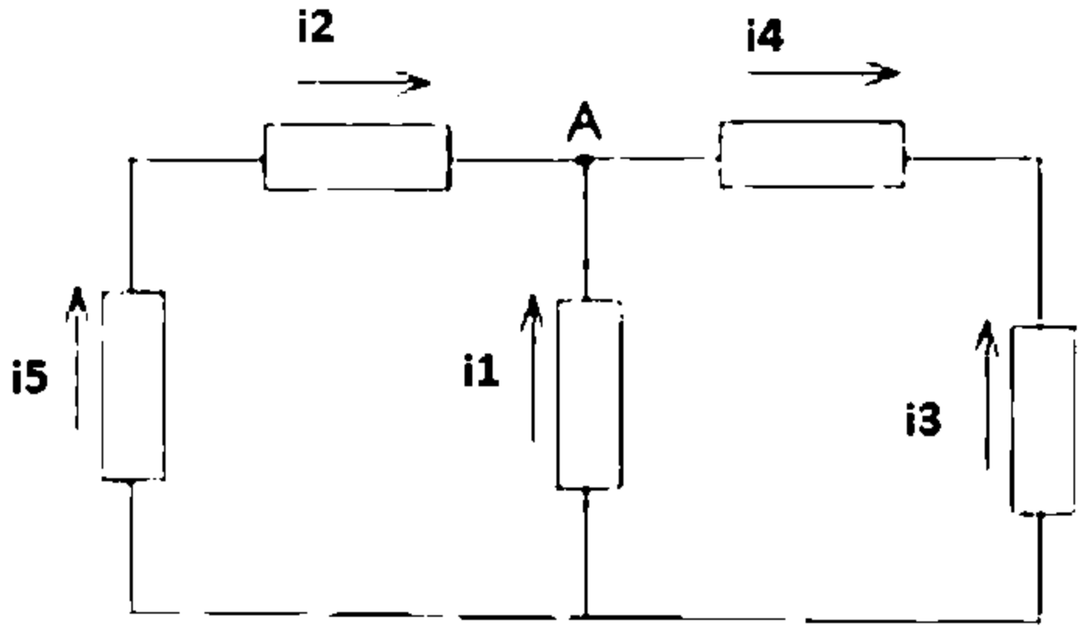
تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** یک ۱

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : - مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵،

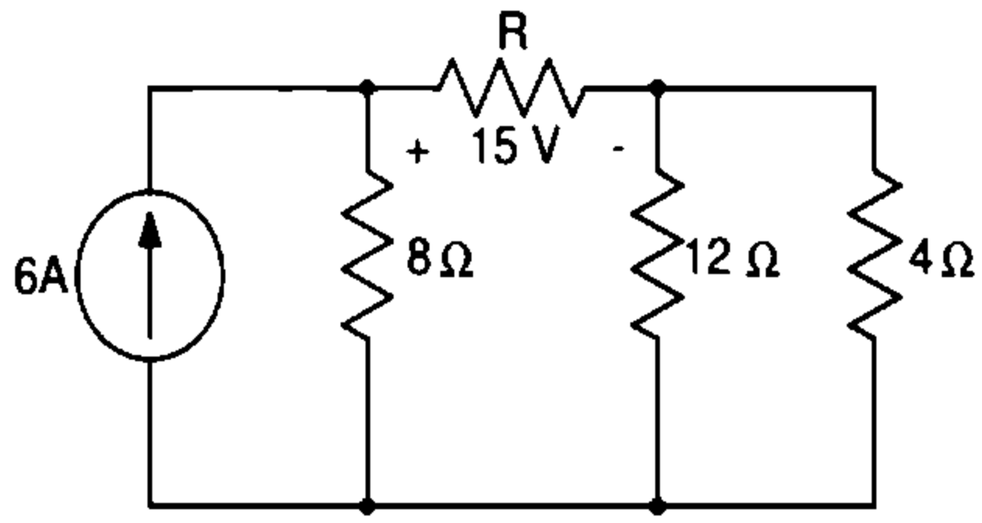
استفاده از ماشین حساب مهندسی مجاز است

۱- در مدار زیر کدام گزینه بیانگر KCL در گره A است



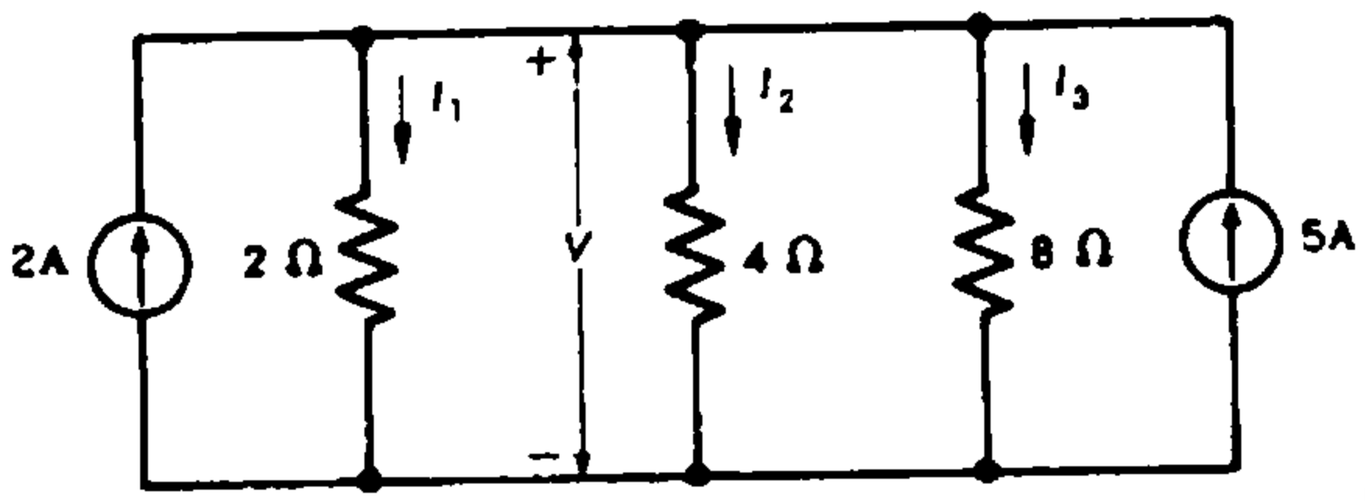
۱. $i_2 = i_1 + i_4$ ۲. $i_5 = -i_1 - i_4$ ۳. $i_1 = -i_5 - i_3$ ۴. $i_3 = i_1 + i_2$

۲- مقدار R در مدار زیر چند است؟



۱. ۵اهم ۲. ۸اهم ۳. ۴۸ اهم ۴. ۳ اهم

۳- در مدار زیر جریان i1 چقدر است؟



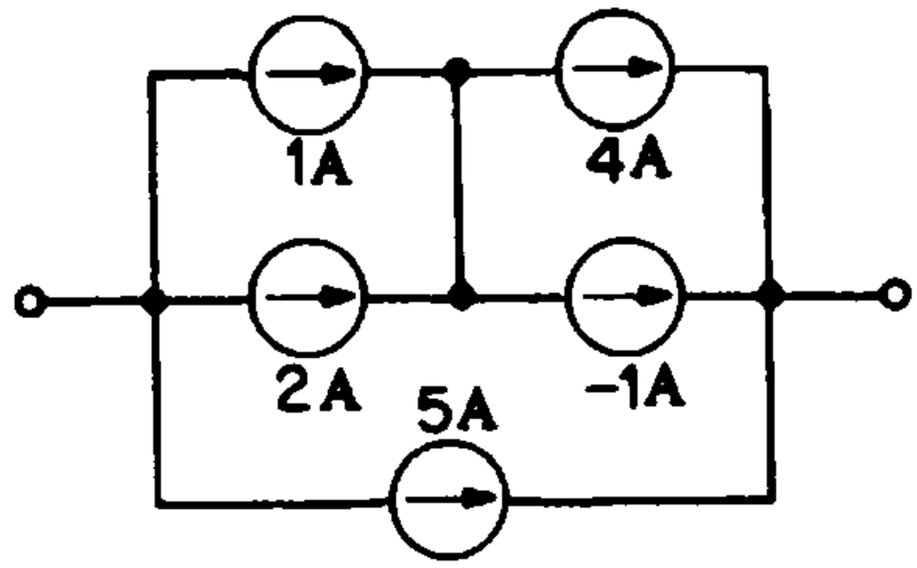
۱. ۱ آمپر ۲. ۴۰ آمپر ۳. ۴ آمپر ۴. ۱۴۰ آمپر

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

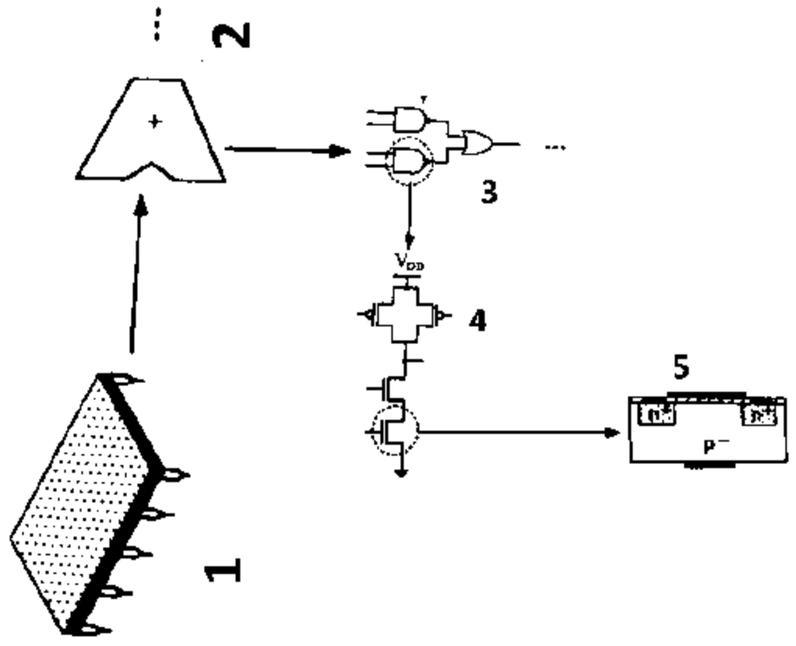
رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۴- منبع جریان معادل شکل زیر چند آمپر است؟



۱. ۱۰ ۲. ۷ ۳. ۸ ۴. ۹

۵- اگر سطوح سلسله مراتبی طراحی مدارات دیجیتال را با شکل زیر نمایش دهیم قسمت ۳ کدم سطح خواهد بود؟



۱. پیمانه ۲. سیستم ۳. مدار ۴. گیت

۶- کدام جمله در مورد قیمت یک تراشه صحیح نمیباشد.

۱. قیمت ثابت به میزان فروش یا تعداد محصولات فروخته شده وابسته است.

۲. قیمت کل هر محصول را به دو بخش هزینه ی قابل برگشت و قیمت ثابت تقسیم بندی میکنند.

۳. قیمت متغییر متناسب با حجم تولید میباشد.

۴. قیمت هرتراشه به تعداد تراشههای سالم روی ویفر و درصد آنهایی که درست کار میکنند بستگی دارد.

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۷- کدام جمله صحیح است؟

۱. مدارهایی مصونیت بهتری نسبت به نویز دارند که فقط کسری از یک منبع مخرب نویز به گروه های حساس وارد شود.

۲. مدارهایی که حاشیه نویز کمی دارند مصونیت خوبی در برابر نویز دارند.

۳. هرچه حاشیه نویز بزرگتر باشد دریچه نسبت به نویز مقاوم تر است.

۴. همه موارد.

۸- در مورد VTC یک وارونگر ایده آل کدام گزینه نادرست است؟

۱. خروجی نوسان منطقی کامل دارد.

۲. ولتاژ آستانه گیت دقیقا در وسط نوسان منطقی قرار دارد.

۳. حاشیه نویز بالا و پایین متفاوت است.

۴. در ناحیه گذار داری بهره بینهایت است.

۹- کدام یک شرط ناحیه خطی در NMOS می باشد.

۱. $Vds \geq Vgs + Vt$ ۲. $Vds \leq Vgs + Vt$ ۳. $Vds \leq Vgs - Vt$ ۴. $Vds \geq Vgs - Vt$

۱۰- تاخیر انتشار به مدت زمانی می گویند که سیگنال به چند درصد مقدار نهایی برسد؟ و زمان خیز به مدت زمانی می گویند که سیگنال از چند در صد مقدار نهایی به چند درصد مقدار نهایی برسد.

۱. ٪۱۰ - ٪۹۰ به ٪۵۰ ۲. ٪۹۰ - ٪۹۰ به ٪۱۰ ۳. ٪۵۰ - ٪۱۰ به ٪۹۰ ۴. ٪۵۰ - ٪۵۰ به ٪۰

۱۱- درناحیه اشباع مقدار خازن گیت به سورس یعنی C_{GCS} چقدراست؟

۱. ۰ ۲. $\frac{2}{3} C_{OX} WL$ ۳. $C_{OX} \frac{WL}{2}$ ۴. ۱

۱۲- کدام گزینه در مورد ترانزیستور NMOS درست نیست؟

۱. وقتی V_{DS} خیلی کم باشد ترانزیستور وارد ناحیه تریود عمیق میشود

۲. در ناحیه تریود عمیق ترانزیستور مانند یک مقاومت است که مقدار آن توسط V_{GS} کنترل میشود.

۳. در ناحیه تریود عمیق $r_{ds} = \frac{1}{K_n (V_{GS} - V_t)}$

۴. مقاومت ترانزیستور در ناحیه تریود عمیق با مقدار W/L نسبت مستقیم دارد

۱۳- کدامیک از مدارات وارونگر از بقیه بهتر است؟

۱. وارونگر NMOS با بار کاهشی

۲. وارونگر NMOS با بار افزایشی

۳. وارونگر NMOS با بار با بار مقاومتی

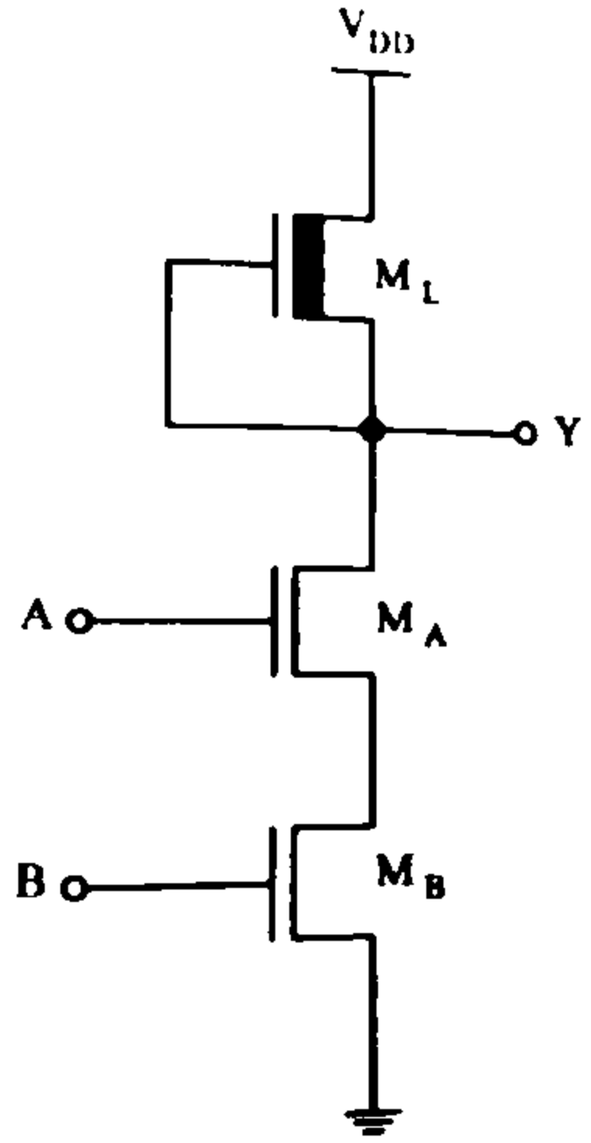
۴. وارونگر PMOS با بار افزایشی

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۱۴- خروجی مدار زیر چیست؟



۱. $F = \overline{(A + B)}$ ۲. $F = (A + \overline{B})$ ۳. $F = \overline{(A} + B)$ ۴. $F = A + B$

۱۵- تابع مربوط به جدول کارنوی زیر کدام است؟

F / CD \ AB	00	01	11	10
00	1	1	0	1
01	0	0	0	1
11	0	0	0	1
10	1	1	0	1

۱. $F = \overline{(AB + A'D)}$ ۲. $F = A'D' + AB'$

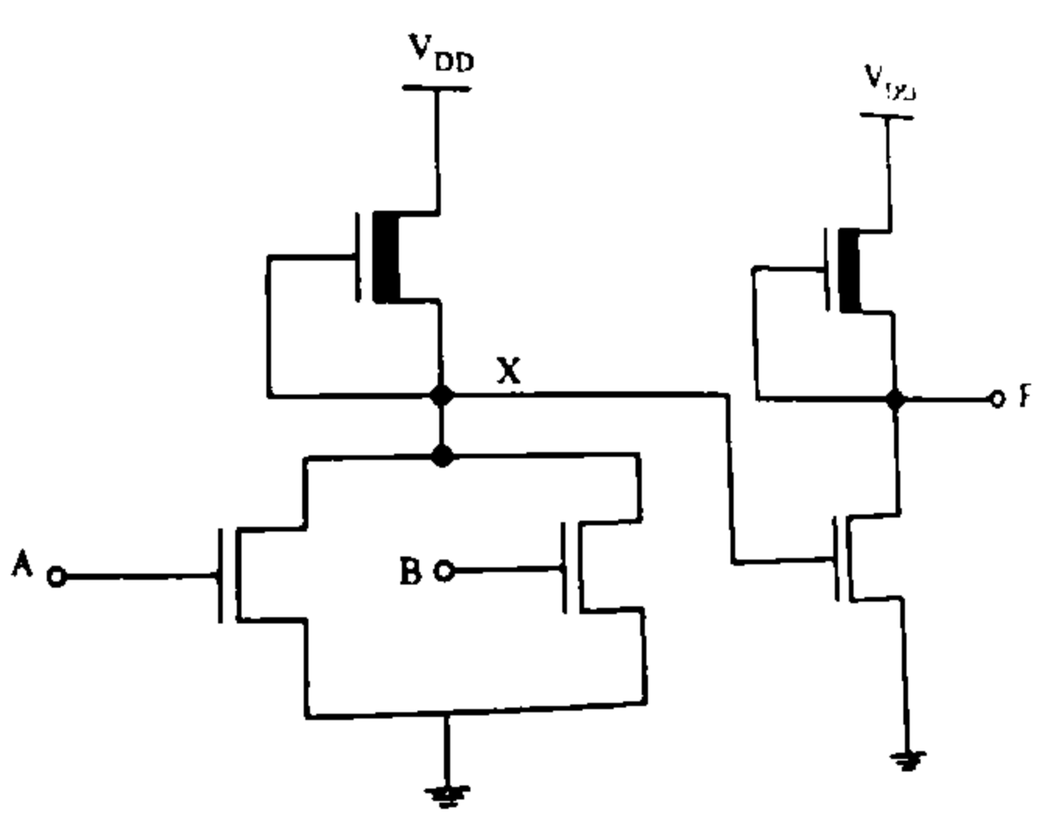
۳. $F = AB + A'D$ ۴. موارد ۱ , ۲

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۱۶- خروجی مدار زیر چیست؟



۱. $F = AB$ ۲. $F = \overline{AB}$ ۳. $F = A + B$ ۴. $F = \overline{A + B}$

۱۷- کدامیک از جملات زیر در مورد منطق CMOS درست نیست ؟

۱. در این منطق از PMOS و NMOS همراه با هم در طراحی مدار استفاده میشود.

۲. در وازونگر CMOS وقتی ورودی یک منطقی باشد خروجی دقیقا صفر خواهد شد.

۳. PMOS ها و NMOS های استفاده شده در CMOS دارای عرض یکسان نمیباشند.

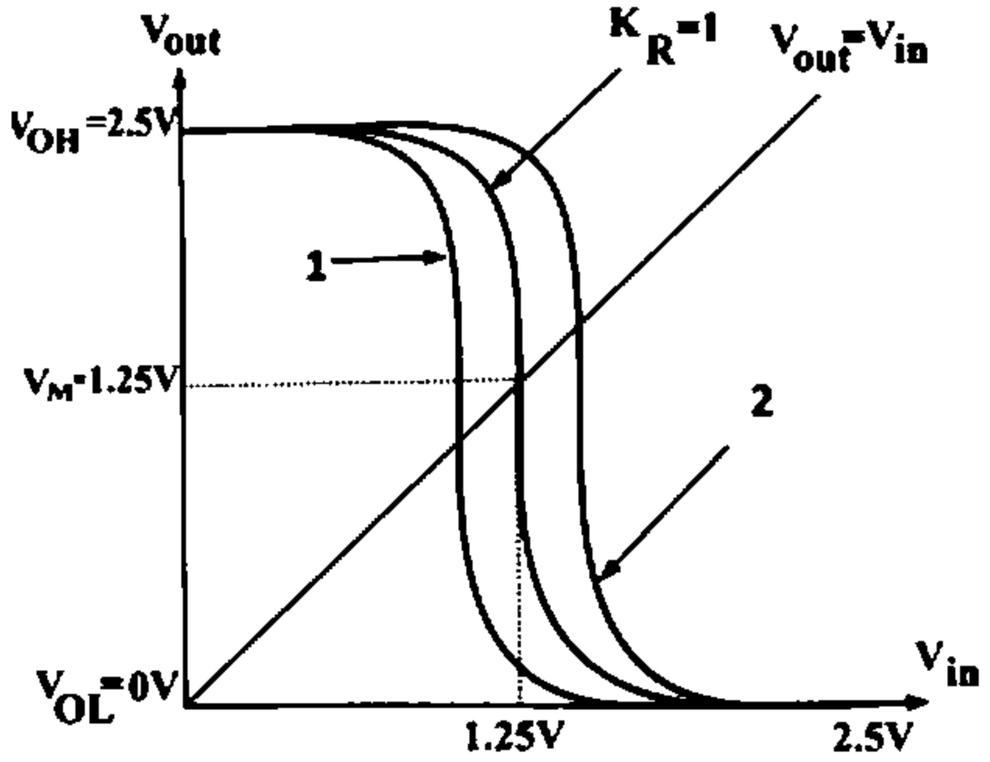
۴. در وازونگر CMOS وقتی ورودی صفر منطقی باشد خروجی کمتر از ولتاژ تغذیه VDD خواهد شد.

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۱۸- شکل زیر منحنی مشخصه یک وارونگر CMOS است که در آن $K_R = \frac{K_N}{K_P}$ میباشد. کدام گزینه میتواند به K_R در ناحیه ۲ تعلق داشته باشد؟



۱. $K_R = 1.5$ ۲. $K_R = -1.5$ ۳. $K_R = -0.5$ ۴. $K_R = 0.5$

۱۹- کدامیک از جملات زیر در مورد وارونگر CMOS درست است ؟

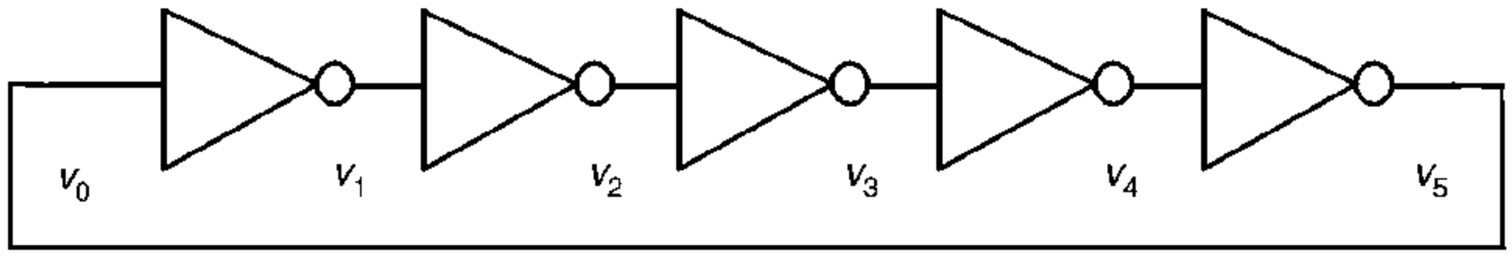
۱. اگر ابعاد ترانزیستورها ۳ برابر شود تاخیروارونگر یک سوم خواهد شد.

۲. اگر ابعاد ترانزیستورها ۲ برابر شود سرعت وارونگر نصف خواهد شد.

۳. اگر خازن خروجی وارونگر یک چهارم شود سرعت وارونگر چهار برابر خواهد شد.

۴. اگر ابعاد ترانزیستورها و خازن خروجی وارونگر دو برابرشود سرعت وارونگر یک چهار خواهد شد.

۲۰- مدار شکل مقابل چیست؟



۱. وارونگر ۲. نوسانساز

۳. تقویت کننده ۴. تقویت کننده ی وارونگر

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۲۱- کدامیک از قوانین طراحی مدارات ترکیبی با استفاده از منطق CMOS استاندارد نمیباشد؟

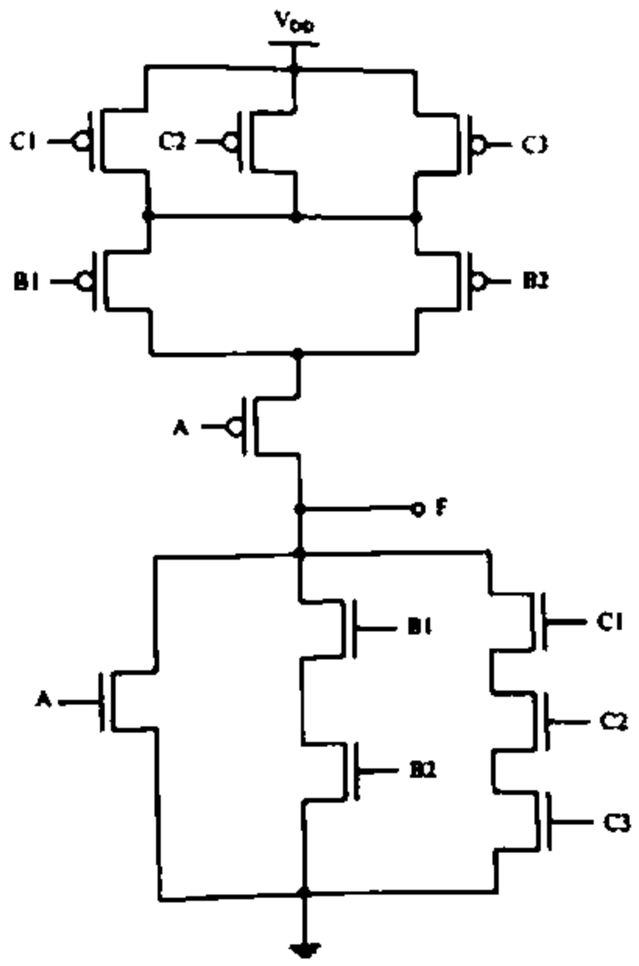
۱. ترکیب سری دو ترانزیستور NMOS به شرطی هدایت خواهد کرد که هر دو ترانزیستور بصورت همزمان هدایت کنند.

۲. عملگرد شیکه بالابر با دو ترانزیستور موازی بصورت NOR خواهد بود.

۳. ترکیب موازی دو ترانزیستور PMOS به شرطی هدایت خواهد کرد که حد اقل یک ترانزیستور هدایت کند.

۴. عملگرد شیکه پایین بر با دو ترانزیستور سری بصورت ANDN خواهد بود.

۲۲- خروجی مدار زیر کدام است؟



۱. $F = A + B1B2 + C1C2C3$

۲. $F = \overline{A + B1B2 + C1C2C3}$

۳. $F = \overline{A + B1B2} + C1C2C3$

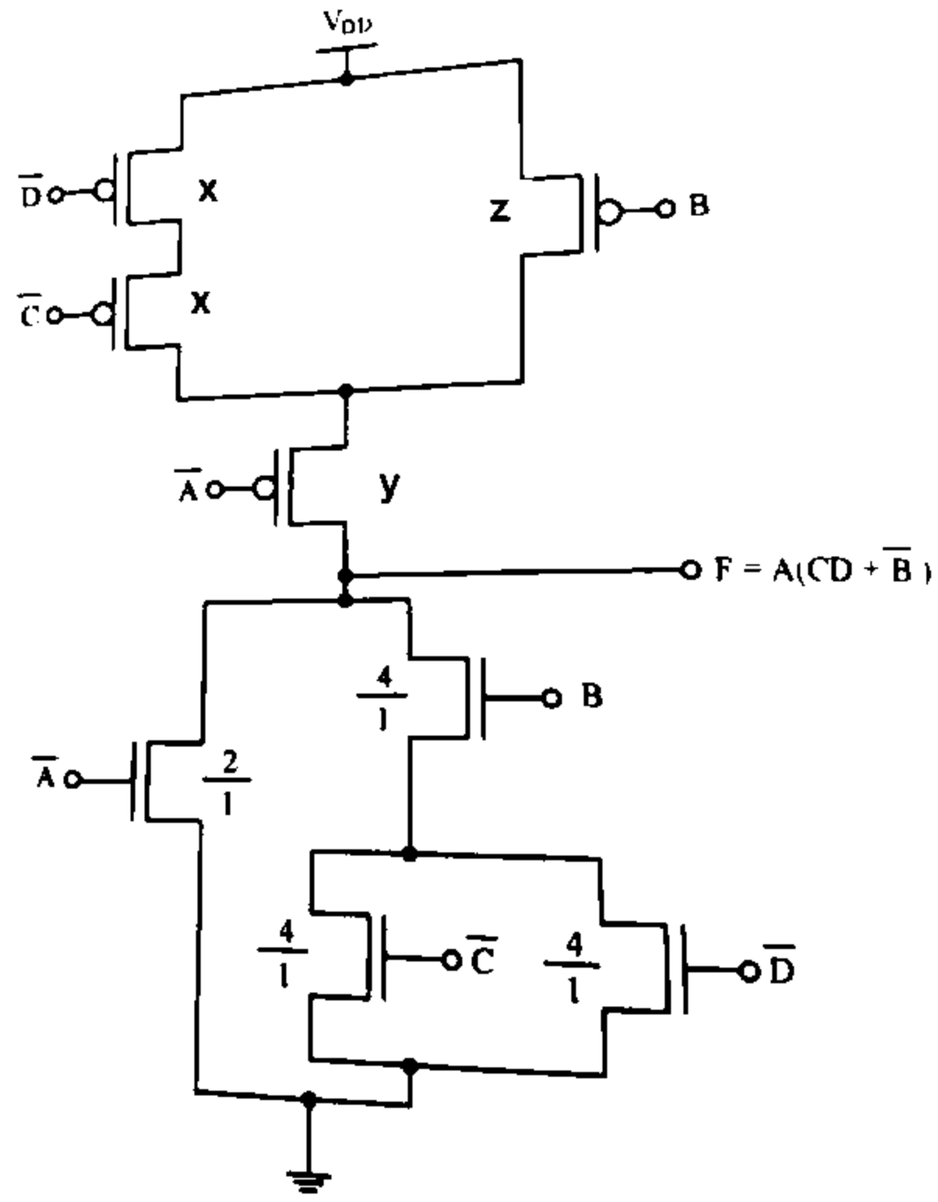
۴. $F = A + B1B2 + \overline{C1C2C3}$

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۲۳- در مورد ابعاد ترانزیستور در مدار زیر X و Y و Z کدام است؟



۱. $X=\frac{4}{2}, y=\frac{4}{2}, z=\frac{4}{1}$

۲. $X=\frac{15}{1}, y=\frac{15}{1}, z=\frac{15}{2}$

۳. $X=\frac{15}{2}, y=\frac{15}{2}, z=\frac{15}{1}$

۴. $X=\frac{4}{1}, y=\frac{4}{1}, z=\frac{4}{2}$

۲۴- کدامیک از توضیحات زیر مربوط به منطق نسبت میباشد؟

۱. در این منطق بجای شبکه بالا بر یک مقاومت(بار ساده) قرار میدهیم.

۲. در این منطق ورودی شبکه بالا بر به زمین وصل میشود.

۳. در این منطق ورودی ها به صورت زوج های تفاضلی مورد استفاده قرار می گیرند.

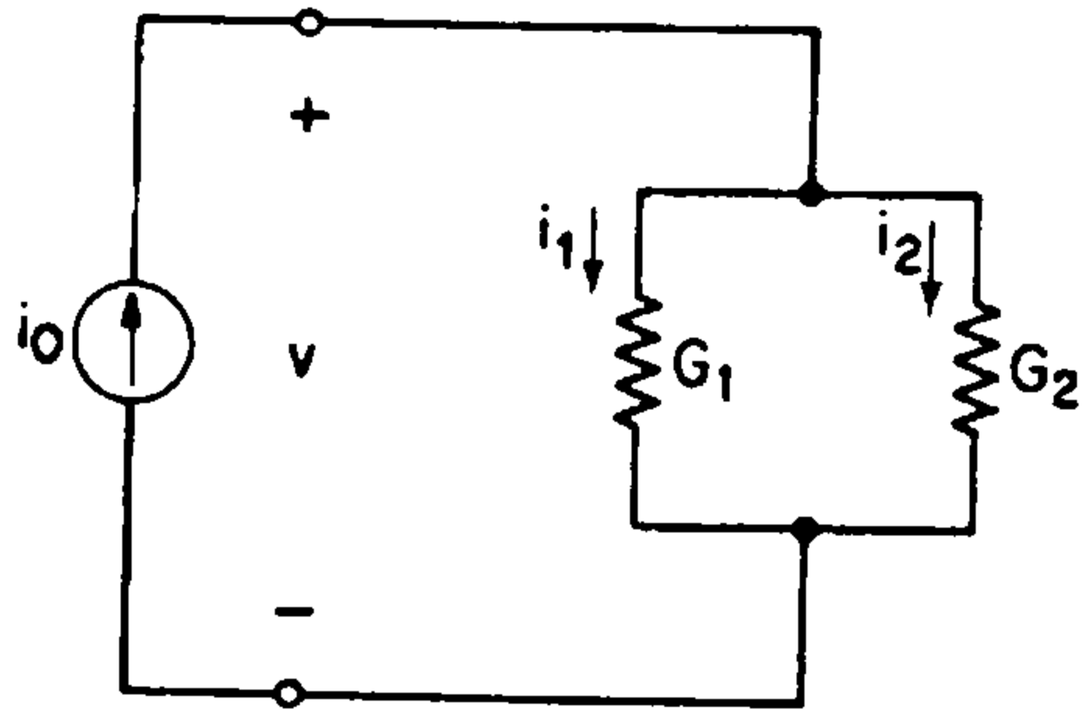
۴. در این منطق هم خود تابع و هم معکوس آن ساخته شده و با کمک درو ترانزیستور به منبع تغذیه متصل میشوند.

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۲۵- در مدار تقسیم جریان زیر جریان i1کدام است؟



۱. $\frac{R_2}{R_1+R_2} i_o$

۲. $\frac{R_1}{R_1+R_2} i_o$

۳. $\frac{G_2}{G_1+G_2} i_o$

۴. $\frac{G_2}{R_1+R_2} i_o$

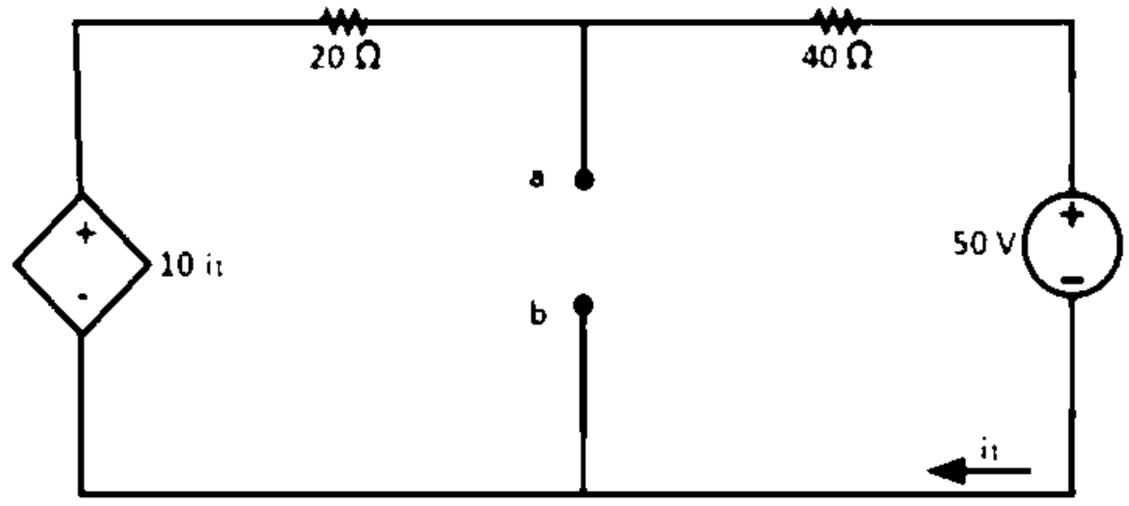
تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

سوالات تشریحی

۱- مدار معادل تونن مدار زیر را از سرهای A و B بنویسید. ۱،۲۰ نمره



فرمول های لازم در وارونگر CMOSاگر $V_{DD} = 2.5$ و $V_T = 0.5$ ودیگر پارمترها استاندارد است.

$$\frac{+5V_{TN}+3V_{TP}}{8},\ V_{IH} = \frac{5V_{DD}+3V_{TN}+5V_{TP}}{8},\ V_M = \frac{V_{DD}+\sqrt{KR}V_{TN}+V_{TP}}{\sqrt{Kf}+1}, t_{pHL} =$$

$$C\ ,\ t_f = 2.96R_{oNN}C\ ,\quad t_{pHL} = \frac{1.6C}{K_n V_{DD}},\ t_r = \frac{3.7c}{K_n V_{DD}}, U = (C_L/$$

$$N_{opt} = Ln\left(\frac{C_L}{C_O}\right), U_{opt} = e = 2.72\ ,\quad P_D = fcV_{DD}^2.\alpha$$

$$V_{IL} = \frac{3V_{DD} - 5V_{TN} - 3V_{TP}}{8}, \qquad V_{IH} = \frac{5V_{DD} - 3V_{TN} - 5V_{TP}}{8},$$

۲- با فرض ۱،۲۰ نمره

$$]_{out}(High) = 8.4mA\ , \qquad]_{out}(Low) = 5.5mA$$
$$]_{in}(Low) = 0.42mA, \quad]_{in}(High) = 0.38mA$$

مربوط به گیت باشد ظرفیت خروجی این گیت را حساب کنید؟

۳- در یک معکوس کننده CMOS ، فرض کنید که برای ترانزیستور NMos داریم ۱،۲۰ نمره

$$Vgs = 3.3v, \quad W/L = 6.2, \quad Vth = 0.7v, \quad Vds = 3v, K'n = \mu nCox = 73\mu A/v2$$

مشخص کنید که ترانزیستور درکدام ناحیه است و جریان بر حسب میکرو آمپر چقدر است؟

در نا حیه اشباع - $740\mu A$

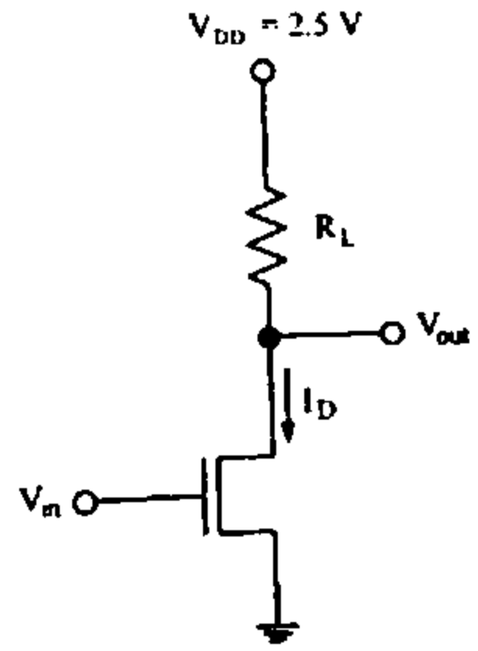
تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

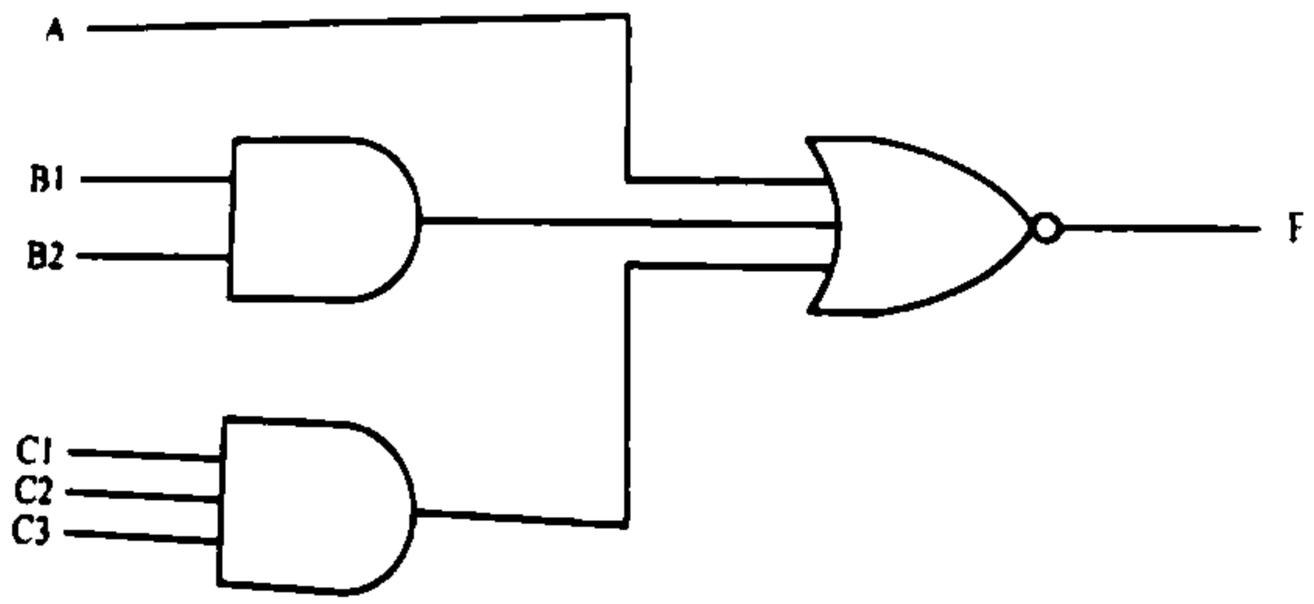
رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۴- در وارونگر زیر نقاط بحرانی مدار را تعیین نموده و بر اساس آن منحنی انتقال ولتاژ را رسم نمایید . پارامتر ها را به صورت زیر در نظر بگیرید: ۱،۲۰ نمره

$$V_{TN} = 0.5V, \mathrm{K}'_n = 100\frac{\mu A}{V^2}, V_{DD} = 2.5V. R_L = 50k\Omega, \left(\frac{W}{L}\right) = \frac{0.5\mu m}{0.25\mu m}$$



۵- مدار زیر را با استفاده از CMOSرسم کنید ۱،۲۰ نمره



1115202 - 97-98-3

	وضعیت تکلیف	پاسخ صحیح	شماره سوال
عادی		ج	1
عادی		الف	2
عادی		ج	3
عادی		ج	4
عادی		د	5
عادی		الف	6
عادی		د	7
عادی		ج	8
عادی		ب	9
عادی		ج	10
عادی		ب	11
عادی		د	12
عادی		الف	13
عادی		الف	14
عادی		د	15
عادی		ج	16
عادی		د	17
عادی		د	18
عادی		الف	19
عادی		ب	20
عادی		ب	21
عادی		ب	22
عادی		ب	23
عادی		الف	24
عادی		الف	25

97-98-2

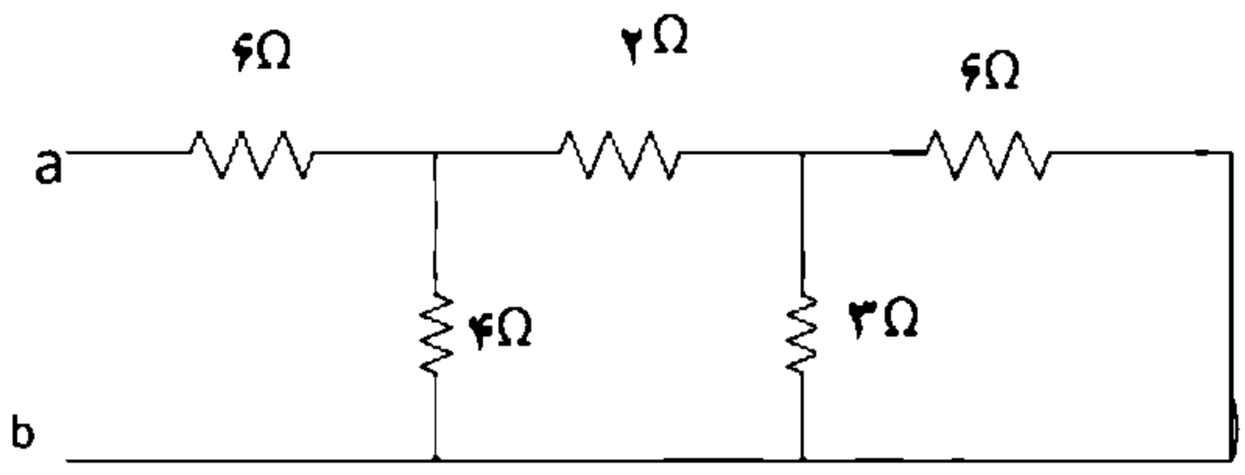
تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : - مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵،

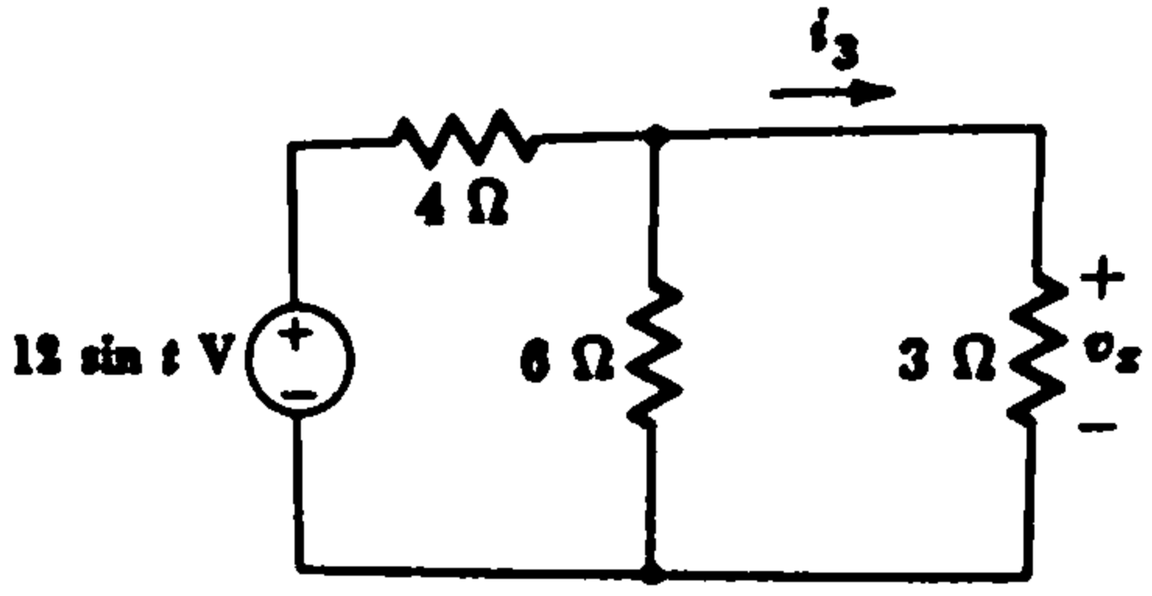
استفاده از ماشین حساب مهندسی مجاز است

۱- مقاومت معادل مدارالکتریکی زیر از محل a و b کدام است؟



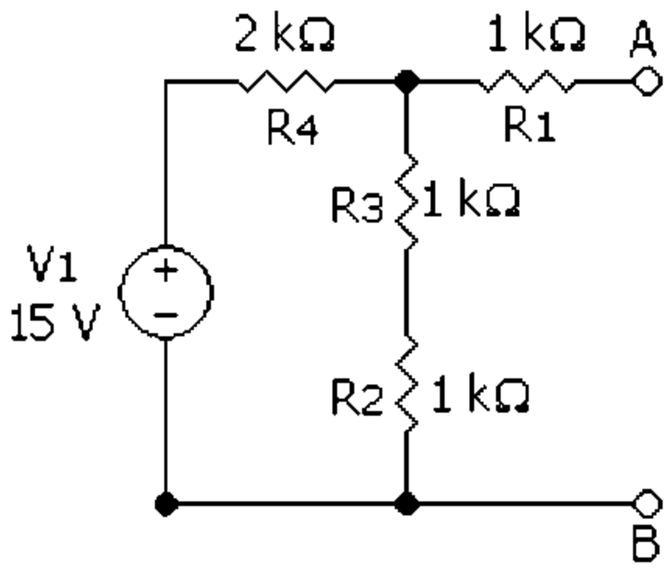
۱. ۱۲ ۲. ۸ ۳. ۱۴ ۴. ۲۱

۲- در مدار زیر جریان $i3$ کدام است؟



۱. $0.75\sin t$ ۲. 0.75 ۳. $4\sin t$ ۴. $2\sin t$

۳- ولتاژ تونن دیده شده از سرهای A و B چند ولت است؟



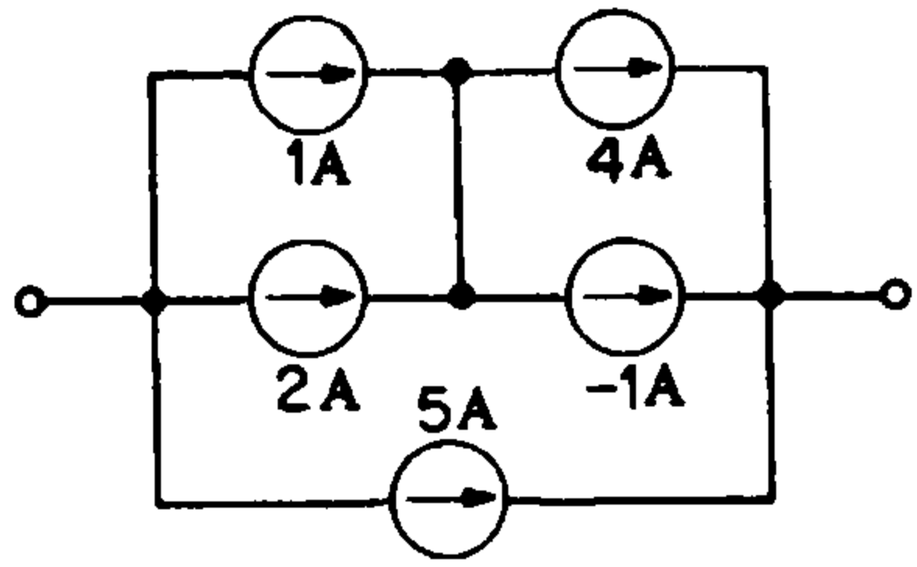
۱. ۹.۵ ۲. ۵ ۳. ۱۵ ۴. ۷.۵

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

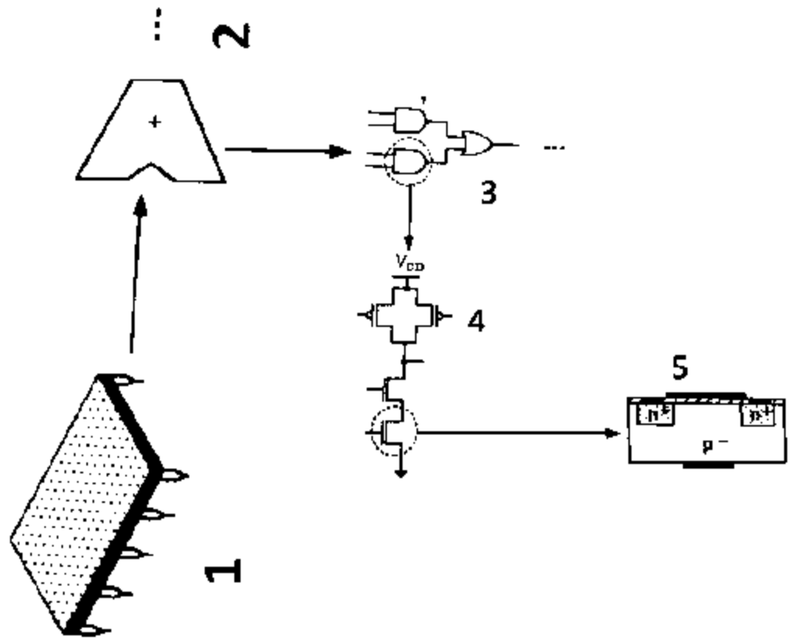
رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۴- منبع جریان معادل شکل زیر چند آمپر است؟



۱. 8 ۲. 7 ۳. 10 ۴. 9

۵- اگر سطوح سلسله مراتبی طراحی مدارات دیجیتال را با شکل زیر نمایش دهیم قسمت 1 کدام سطح خواهد بود؟



۱. پیمانه ۲. سیستم ۳. مدار ۴. گیت

۶- کدام جمله در مورد قیمت یک تراشه صحیح نمی باشد؟

۱. قیمت ثابت به مقدار زمان و نیروی انسانی که صرف طراحی شده است وابسته است.

۲. قیمت کل هر محصول را به دو بخش هزینه ی قابل برگشت و قیمت ثابت تقسیم بندی میکنند.

۳. قیمت متغییر متناسب با حجم فروش میباشد.

۴. قیمت هرتراشه به تعداد تراشههای سالم روی ویفر و درصد آنهایی که درست کار میکنند بستگی دارد.

۷- حاشیه نویز بالا و پایین با مقادیر $V_{01}=1, V_{OH}=7, V_{IL}=6, V_{IH}=11$ چقدر است؟

۱. $N_{ml}=4, N_{mh}=5$ ۲. $N_{ml}=5, N_{mh}=4$

۳. $N_{ml}=1, N_{mh}=10$ ۴. $N_{ml}=10, N_{mh}=1$

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۸- در مورد VTC یک وارونگر ایده آل کدام گزینه نادرست است؟

۱. خروجی نوسان منطقی کامل دارد.
۲. ولتاژ آستانه گیت دقیقا در وسط نوسان منطقی قرار دارد.
۳. حاشیه نویز بالا و پایین متفاوت است.
۴. در ناحیه گذار داری بهره بی نهایت است.

۹- کدام یک شرط روشن شدن NMOS می باشد.

۱. $Vds \geqslant Vgs + Vt$
۲. $Vgs \geqslant Vt$
۳. $Vgs \leqslant Vt$
۴. $Vds \geqslant Vgs - Vt$

۱۰- تاخیر انتشار به مدت زمانی می گویند که سیگنال به چند درصد مقدار نهایی برسد؟ و زمان افت به مدت زمانی می گویند که سیگنال از چند در صد مقدار نهایی به چند درصد مقدار نهایی برسد.

۱. ٪۵۰ به ٪۹۰ - ٪۱۰
۲. ٪۰ به ٪۹۰ - ٪۹۰
۳. ٪۱۰ به ۹۰ - ٪۵۰
۴. ٪۰ به ٪۵۰ - ٪۵۰

۱۱- کدامیک از خازن های زیر وجود ندارد؟

۱. C_{GS}
۲. C_{GD}
۳. C_{DS}
۴. C_{DB}

۱۲- کدام گزینه در مورد ترانزیستور NMOS درست نیست؟

۱. وقتی V_{DS} خیلی کم باشد ترانزیستور وارد ناحیه تریود عمیق میشود.
۲. در ناحیه تریود عمیق $r_{ds} = \frac{1}{K_n (V_{GS} - V_t)}$
۳. در ناحیه تریود عمیق ترانزیستور مانند یک مقاومت است که مقدار آن توسط V_{DS} کنترل میشود.
۴. مقاومت ترانزیستور در ناحیه تریود عمیق با مقدار W/L نسبت عکس دارد

۱۳- کدامیک از مدارات وارونگر از بقیه بهتر است؟

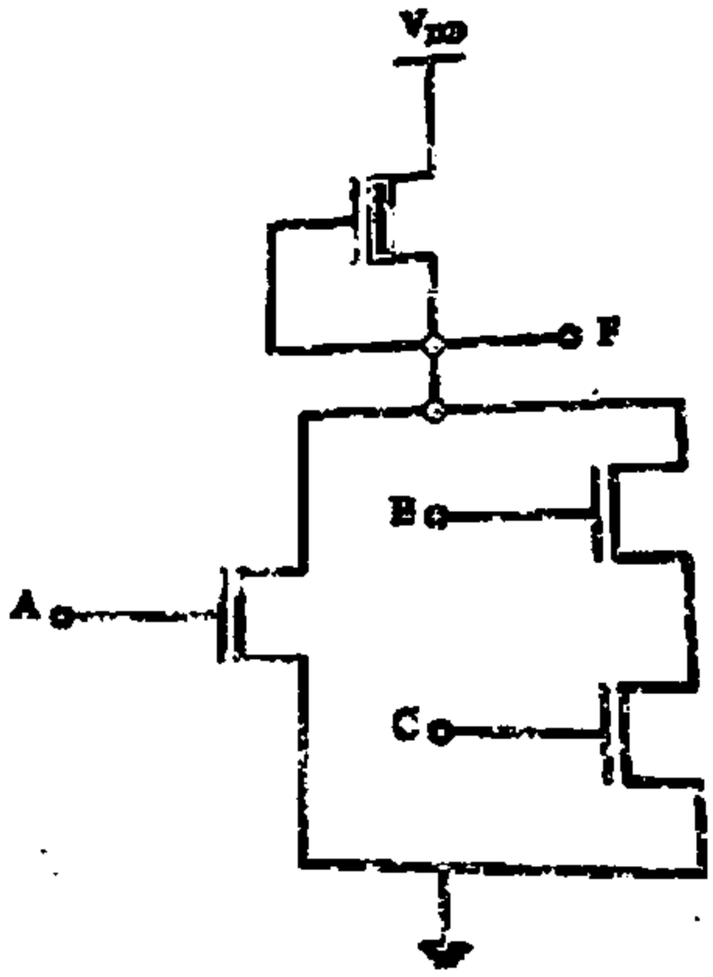
۱. وارونگر NMOS با بار کاهشی
۲. وارونگر NMOS با بار افزایشی
۳. وارونگر NMOS با بار مقاومتی
۴. وارونگر PMOS با بار افزایشی

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۱۴- خروجی مدار زیر چیست؟



۱. $F = \overline{(A + BC)}$ ۲. $F = (A + \overline{BC})$ ۳. $F = \overline{(A} + BC)$ ۴. $F = A + BC$

۱۵- تابع مربوط به جدول کارنوی زیر کدام است؟

F	AB 00	01	11	10
CD 00	1	1	0	1
01	0	0	0	1
11	0	0	0	1
10	1	1	0	1

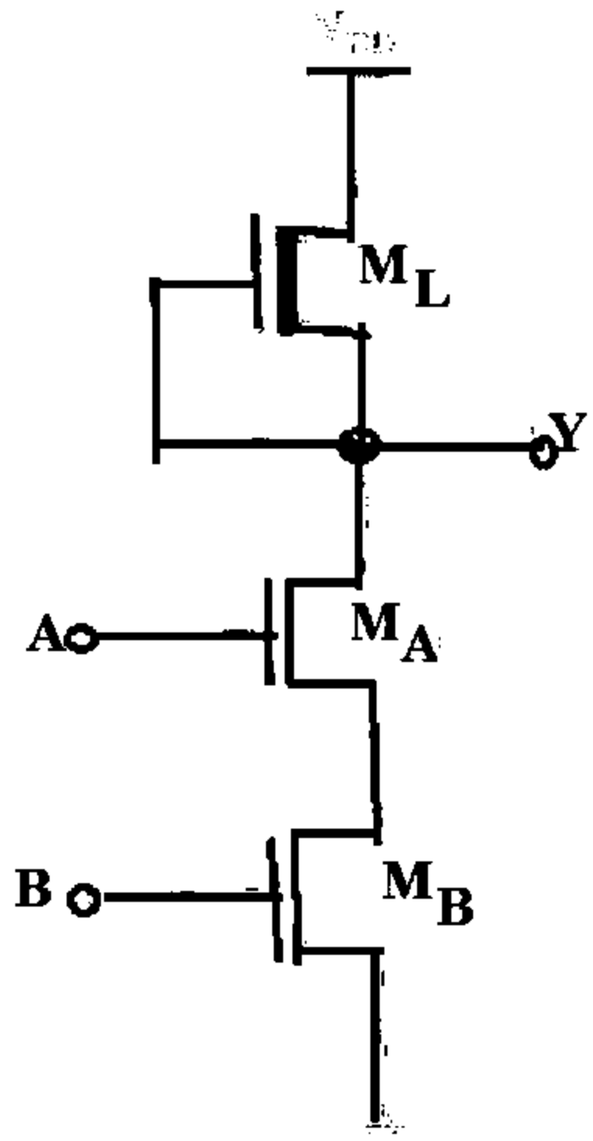
۱. $F = \overline{(AB + A'D)}$ ۲. $F = A'D' + AB'$ ۳. $F = AB + A'D$ ۴. موارد۱ , ۲

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۱۶- خروجی مدار زیر چیست؟



۱. $F = AB$ ۲. $F = \overline{AB}$ ۳. $F = A + B$ ۴. $F = \overline{A + B}$

۱۷- کدامیک از جملات زیر در مورد منطق CMOS درست نیست ؟

۱. در این منطق از PMOS و NMOS همراه با هم در طراحی مدار استفاده میشود.

۲. وارونگر CMOS وقتی ورودی یک منطقی باشد خروجی دقیقا صفر خواهد شد.

۳. وارونگر CMOS وقتی ورودی صفر منطقی باشد خروجی دقیقا برابر ولتاژ تغذیه VDD خواهد شد.

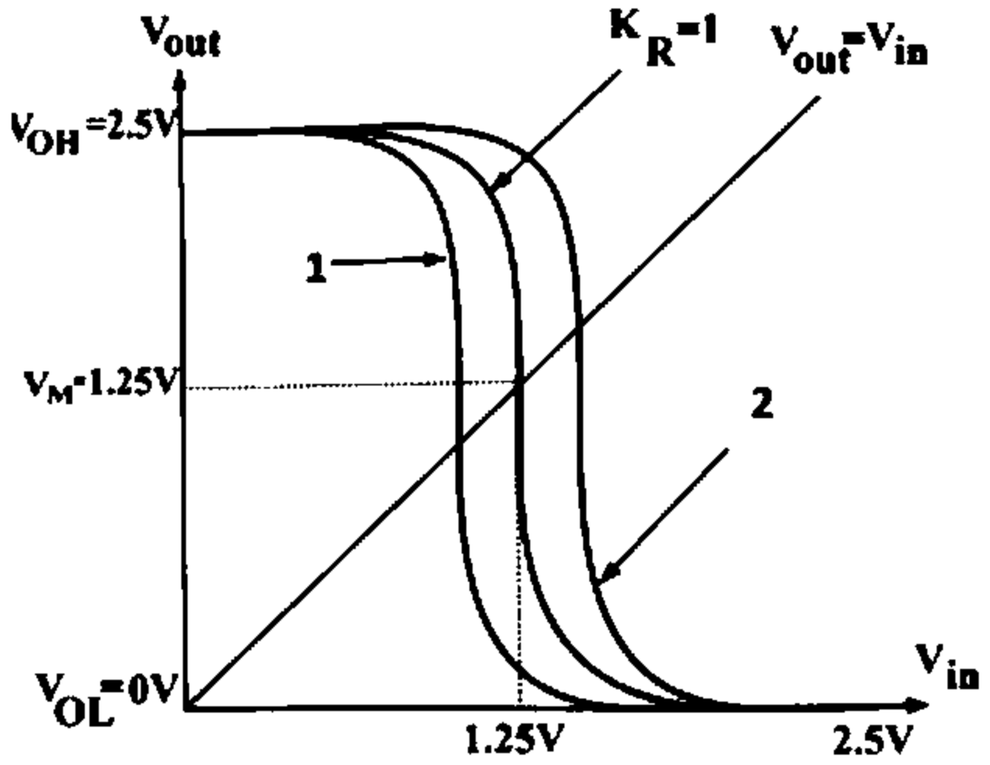
۴. PMOS ها و NMOS های استفاده شده در CMOS دارای عرض یکسان میباشند.

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۱۸- شکل زیر منحنی مشخصه یک وارونگر CMOS است که در آن $K_R = \frac{K_N}{K_P}$ میباشد. کدام گزینه میتواند به K_R در ناحیه ۲ تعلق داشته باشد؟



۱. $K_R = 1.5$ ۲. $K_R = -1.5$ ۳. $K_R = 0.5$ ۴. $K_R = -0.5$

۱۹- کدامیک از جملات زیر در مورد وارونگر CMOS درست است ؟

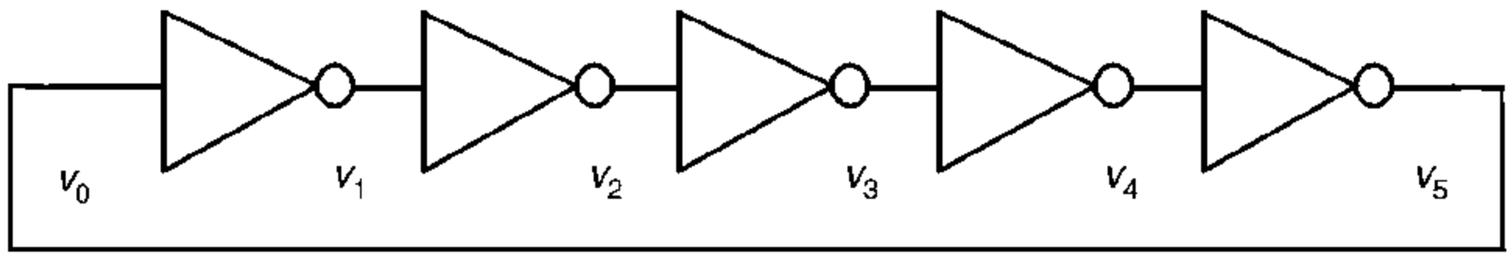
۱. ابعاد ترانزیستور PMOS آن ۲.۵ برابر ابعاد ترانزیستور NMOS است.

۲. اگر ابعاد ترانزیستورها ۲ برابر شود سرعت وارونگر نصف خواهد شد.

۳. اگر خازن خروجی وارونگر یک چهارم شود سرعت وارونگر چهار برابر خواهد شد.

۴. اگر ابعاد ترانزیستورها و خازن خروجی وارونگر دو برابرشود سرعت وارونگر چهار برابر خواهد شد.

۲۰- مدار شکل مقابل چیست؟



۱. وارونگر ۲. نوسانساز

۳. تقویت کننده ۴. تقویت کننده ی وارونگر

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۲۱- کدامیک از قوانین طراحی مدارات ترکیبی با استفاده از منطق CMOS استاندارد نمیباشد؟

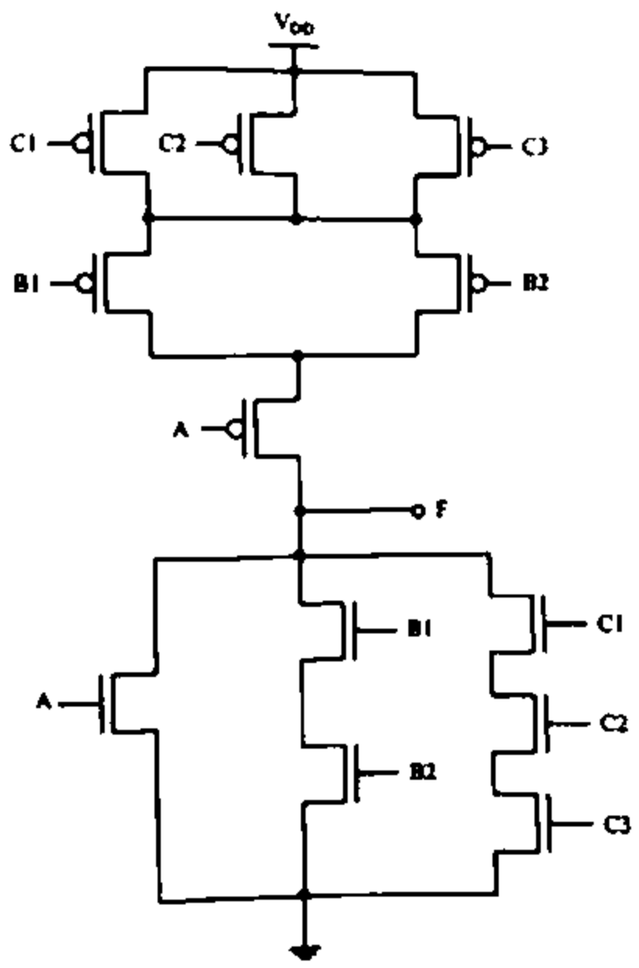
۱. ترکیب سری دو ترانزیستور NMOS به شرطی هدایت خواهد کرد که هر دو ترانزیستور بصورت همزمان هدایت کنند.

۲. ترکیب سری دو ترانزیستور PMOS به شرطی هدایت خواهد کرد که حد اقل یک ترانزیستور هدایت کند.

۳. عملگرد شیکه بالابر با دو ترانزیستور سری بصورت NOR خواهد بود.

۴. عملگرد شیکه پایین بر با دو ترانزیستور سری بصورت ANDN خواهد بود.

۲۲- خروجی مدار زیر کدام است؟



۱. $F = A + B'_1 B'_2 + C'_1 C'_2 C'_3$

۲. $F = \overline{A + B'_1 B'_2 + C'_1 C'_2 C'_3}$

۳. $F = \overline{A + B'_1 B'_2} + C'_1 C'_2 C'_3$

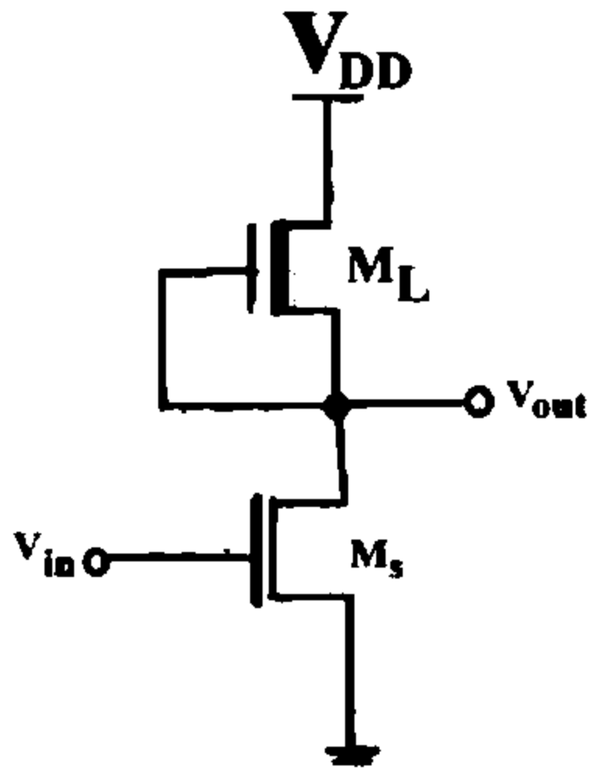
۴. $F = A + B'_1 B'_2 + \overline{C'_1 C'_2 C'_3}$

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۲۳- مدار زیر چیست؟

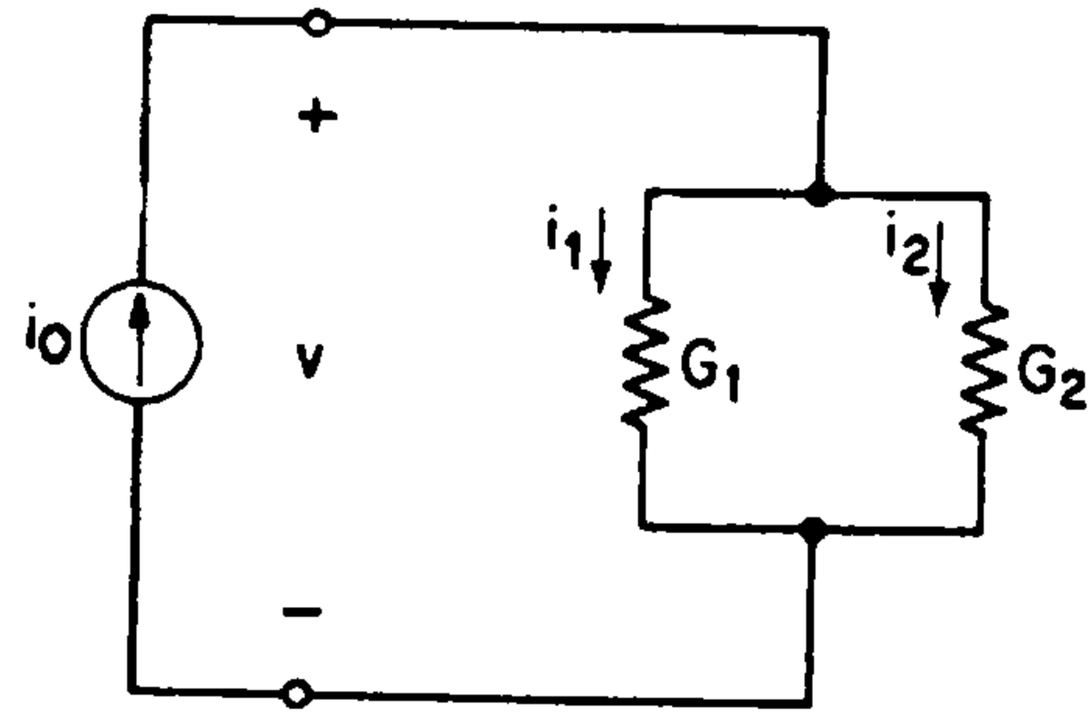


۱. وارونگر NMOS با بار کاهشی
۲. وارونگر NMOS با بار افزایشی
۳. وارونگر PMOS با بار کاهشی
۴. وارونگر PMOS با بار افزایشی

۲۴- کدامیک از توضیحات زیر مربوط به منطق نسبت میباشد؟

۱. در این منطق بجای شبکه بالا بر یک مقاومت(بار ساده) قرار میدهیم.
۲. در این منطق ورودی شبکه بالا بر به زمین وصل میشود.
۳. در این منطق ورودی ها به صورت زوج های تفاضلی مورد استفاده قرار می گیرند.
۴. در این منطق هم خود تابع و هم معکوس آن ساخته شده و با کمک درو ترانزیستور به منبع تغذیه متصل میشوند.

۲۵- در مدار تقسیم جریان زیر جریان i۱ کدام است؟



۱. $\frac{R_2}{R_1+R_2} i_o$
۲. $\frac{R_1}{R_1+R_2} i_o$
۳. $\frac{G_2}{G_1+G_2} i_o$
۴. $\frac{G_2}{R_1+R_2} i_o$

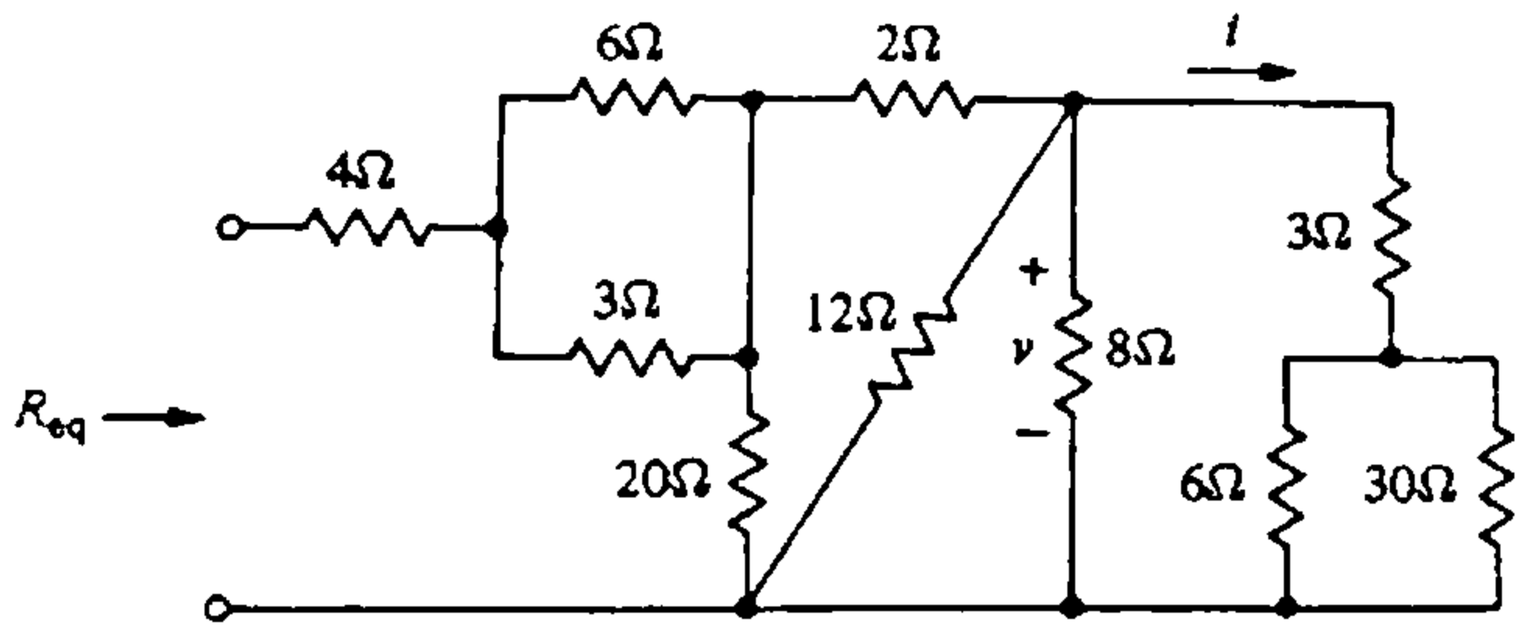
تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

سوالات تشریحی

۱- در مدار شکل زیر R_{eq} را به دست آورید. ۱،۲۰ نمره



۲- آنچه در مورد ظرفیت خروجی و ورودی یک گیت میدانید بنویسید؟ ۱،۲۰ نمره

۳- ولتاژ آستانه یک Pmos برابر -0.5 V است. در حالیکه ضریب اثر بدنه برابر 0.4 است، ولتاژ آستانه را برای $V_{SB} = -۲.۵V$ و $\Phi_F = -۰.۶V, \gamma = ۰.۴V^{۰.۵}$ حساب کنید؟ ۱،۲۰ نمره

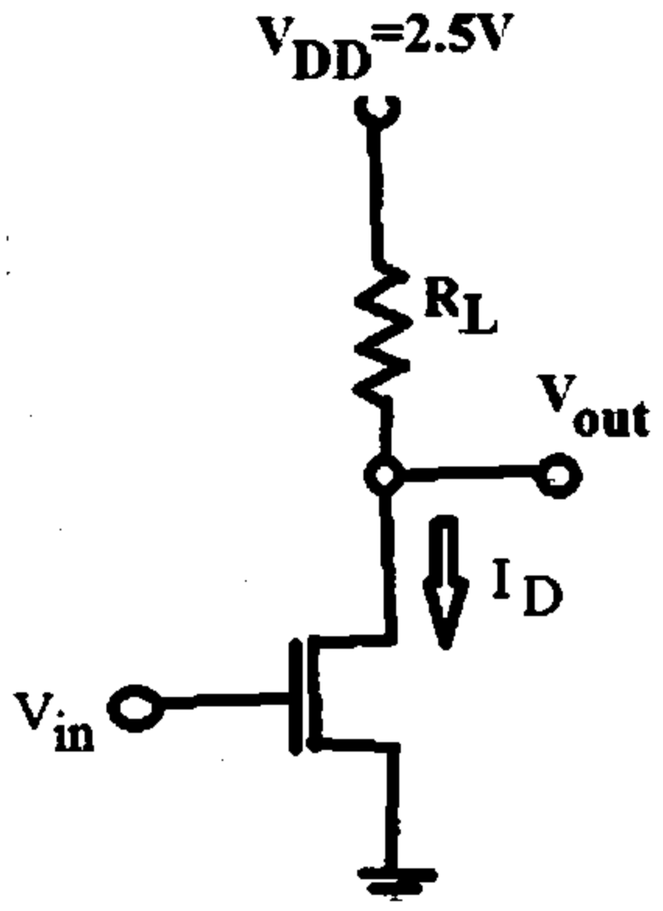
تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۴- در وارونگر زیر نقاط بحرانی مدار را تعیین نموده و بر اساس آن منحنی انتقال ولتاژ را رسم نمایید . پارامتر ها را به صورت زیر در نظر بگیرید: ۱،۲۰ نمره

$$V_{TN} = ۰.۵V, K'_n = ۱۰۰\frac{\mu A}{V^۲}, V_{DD} = ۲.۵V. R_L = ۵۰k\Omega, \left(\frac{W}{L}\right) = \frac{۰.۵\mu m}{۰.۲۵\mu m}$$



۵- یک مدار CMOS استاندارد برای $N_{ml}=10, N_{mh}=1$ $\overline{F} = \bar{A} + B\bar{D} + B\bar{C}$ رسم نمایید. ۱،۲۰ نمره

1115202 - 97-98-2

شماره سوال	پاسخ صحیح	وضعیت کلید	
1	ب		عادي
2	الف		عادي
3	د		عادي
4	الف		عادي
5	ب		عادي
6	ج		عادي
7	ب		عادي
8	ج		عادي
9	ب		عادي
10	ج		عادي
11	ج		عادي
12	ج		عادي
13	الف		عادي
14	الف		عادي
15	د		عادي
16	د		عادي
17	د		عادي
18	ج		عادي
19	د		عادي
20	ب		عادي
21	ب		عادي
22	ب		عادي
23	الف		عادي
24	الف		عادي
25	الف		عادي

97-98-1

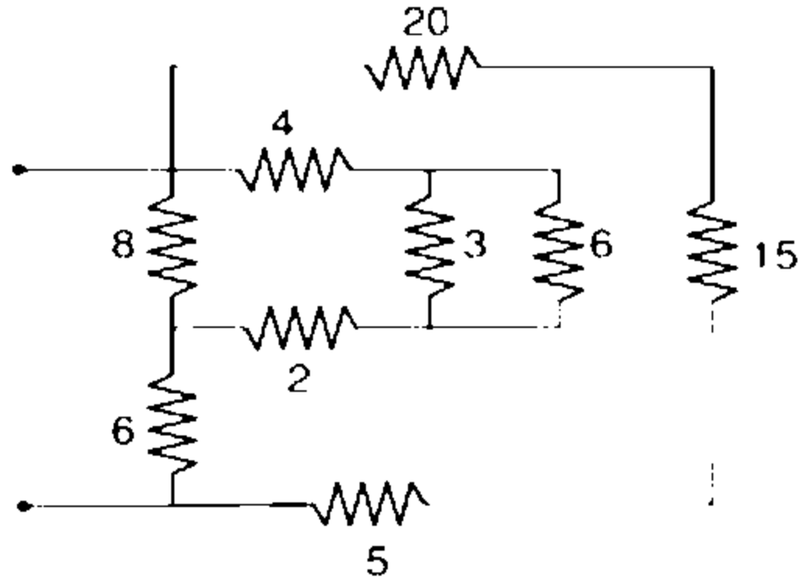
تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : - مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵،

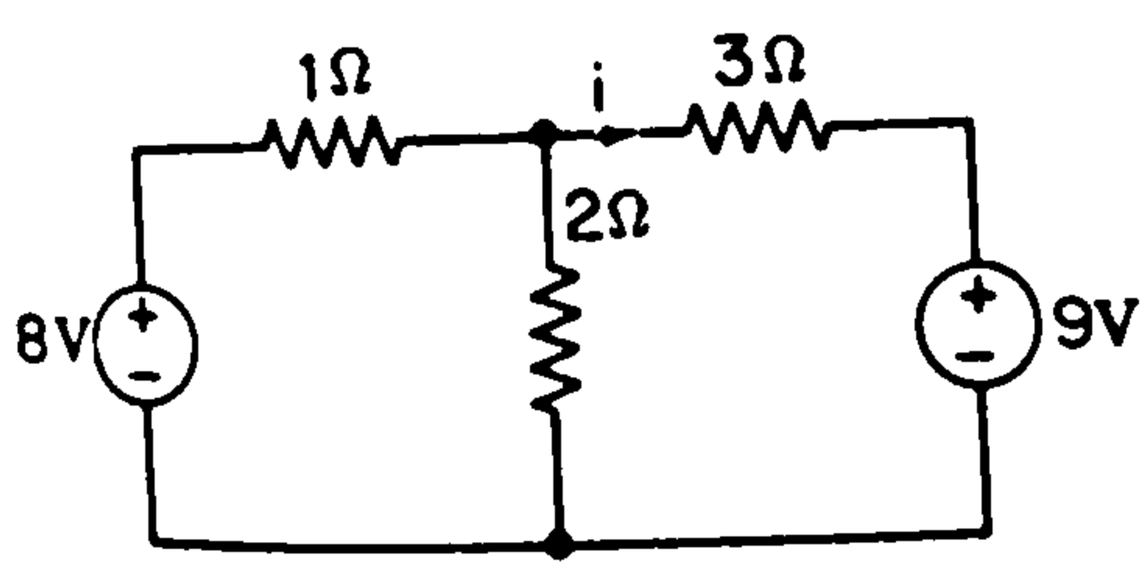
استفاده از ماشین حساب مهندسی مجاز است

۱- در مدار شکل زیر مقدار مقاومت معادل چند اهم است. (کلیه مقاومت ها برحسب اهم می باشند)



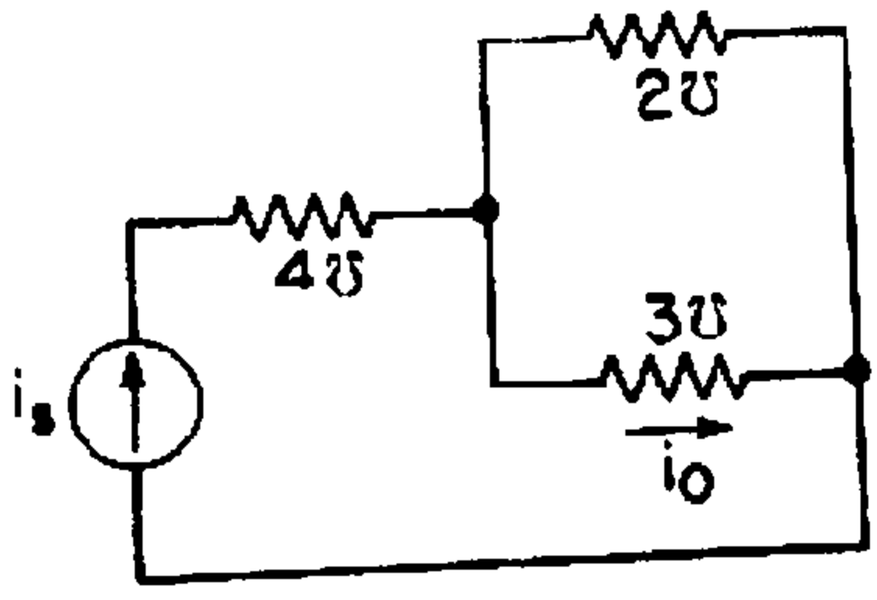
۱. ۴۰ ۲. ۵۰ ۳. ۸ ۴. ۱۰

۲- در مدار زیر جریان مقاومت ۳ اهمی چقدر است؟



۱. -1 ۲. 2 ۳. 3 ۴. -2

۳- در مدار زیر اگر $i=3v$ باشد مقدار i_0 چقدر است؟



۱. 9/5 ۲. 3 ۳. 2 ۴. 5/9

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۴- کدام گزینه بیانگر قانون kvl می باشد؟

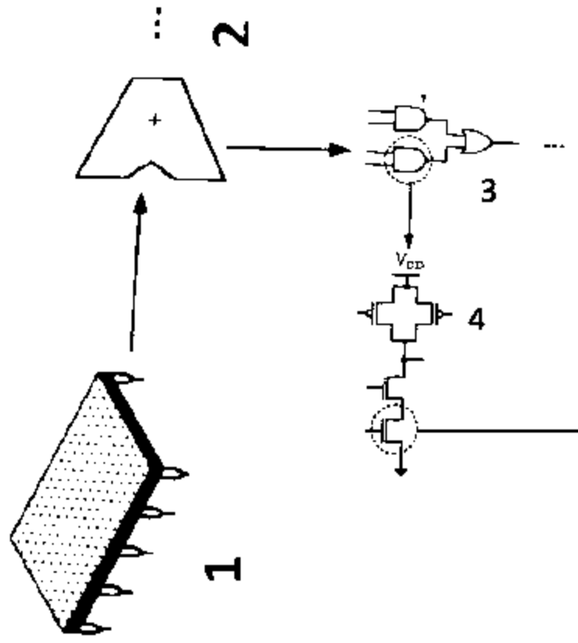
۱. جمع جبری جریان الکتریکی تمام شاخه های متصل شده به هر گره در هر لحظه از زمان برابر صفراست.

۲. مجموع جریان های وارد شده به یک گره با مجموع جریانهای خارج شونده از گره برابر است

۳. جمع جبری ولتاژهای تمام شاخه های هر حلقه در هر لحظه از زمان برابر صفر است .

۴. جمع جبری ولتاژتمام شاخه های مدار در هر لحظه از زمان برابر با صفراست.

۵- اگر سطوح سلسله مراتبی طراحی مدارات دیجیتال را با شکل زیر نمایش دهیم قسمت ۳ کدم سطح خواهد بود؟



۱. پیمانه ۲. سیستم ۳. گیت ۴. مدار

۶- کدام جمله صحیح نمیباشد.

۱. قیمت ثابت به میزان فروش یا تعداد محصولات فروخته شده وابسته است.

۲. قیمت کل هر محصول را به دو بخش هزینه ی متغییر و هزینه ثابت تقسیم بندی میکنند.

۳. قیمت متغییر متناسب با حجم تولید میباشد.

۴. هزینه هر تراشه برابر است با هزینه متغیر به ازای هر تراشه بعلاوه هزینه ثابت تقسیم بر تعداد تراشه ها

۷- حاشیه نویز بالا و پایین با مقادیر $V_{OL}=1, V_{OH}=7, V_{IL}=2, V_{IH}=4$ چقدر است؟

۱. $NM_L=3, NM_H=1$ ۲. $NM_L=1, NM_H=3$

۳. $NM_L=1, NM_H=5$ ۴. $NM_L=3, NM_H=2$

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۸- در مورد VTC یک وارونگر ایده آل کدام گزینه نادرست است؟

۱. خروجی نوسان منطقی کامل دارد.

۲. ولتاژ آستانه گیت دقیقا در وسط نوسان منطقی قرار دارد.

۳. در ناحیه گذار داری بهره یک است.

۴. حاشیه نویز بالا و پایین برابر بوده و مساوی نصف نویان منطقی است.

۹- کدام یک شرط ناحیه اشباع در NMOS می باشد؟

۱. $Vds > Vgs + Vt$ ۲. $Vgs > Vt$ ۳. $Vgs < Vt$ ۴. $Vds > Vgs - Vt$

۱۰- ولتاژ آستانه یک Pmos برابر $-0.5V$ است. در حالیکه ضریب اثر بدنه برابر 0.4 است، ولتاژ آستانه را برای $V_{SB} = -2.5V$ و $2\phi_F = -0.6V$, $\gamma = 0.4V^{0}$ حساب کنید؟

۱. 0.8V ۲. 0.88V ۳. 0.78V ۴. 0.81V

۱۱- درناحیه اشباع مقدار خازن گیت به بدنه یعنی C_{GCB} چقدراست؟

۱. 0 ۲. $\frac{2}{3}CO \times WL$ ۳. $\frac{WL}{2} \times CO$ ۴. 1

۱۲- کدام گزینه در مورد ترانزیستور NM0S درست نیست؟

۱. وقتی V_{DS} خیلی کم باشد ترانزیستور وارد ناحیه تریود عمیق میشود.

۲. مقاومت ترانزیستور در ناحیه تریود عمیق با مقدار W / L نسبت مستقیم دارد

۳. در ناحیه تریود عمیق ترانزیستور مانند یک مقاومت است که مقدار آن توسط V_{GS} کنترل میشود.

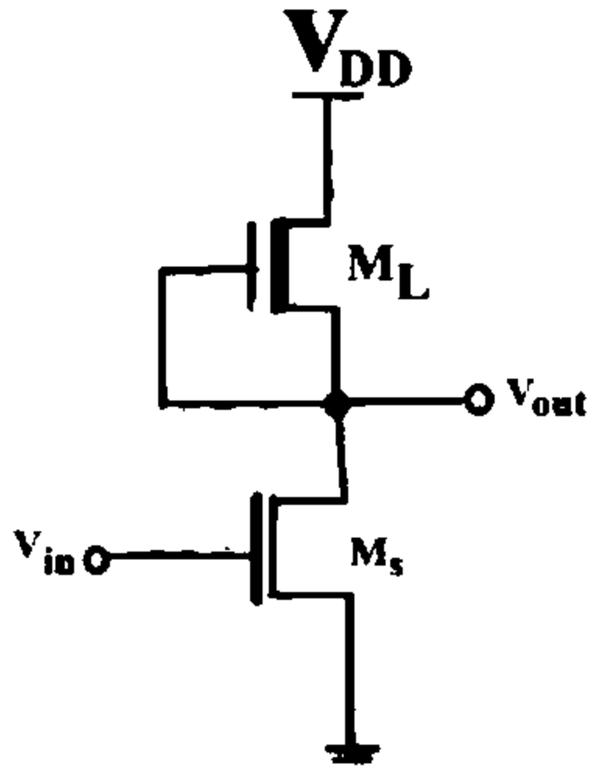
۴. در ناحیه تریود عمیق $\gamma_{ds} = \frac{1}{K_n (V_{GS} - V_t)}$

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

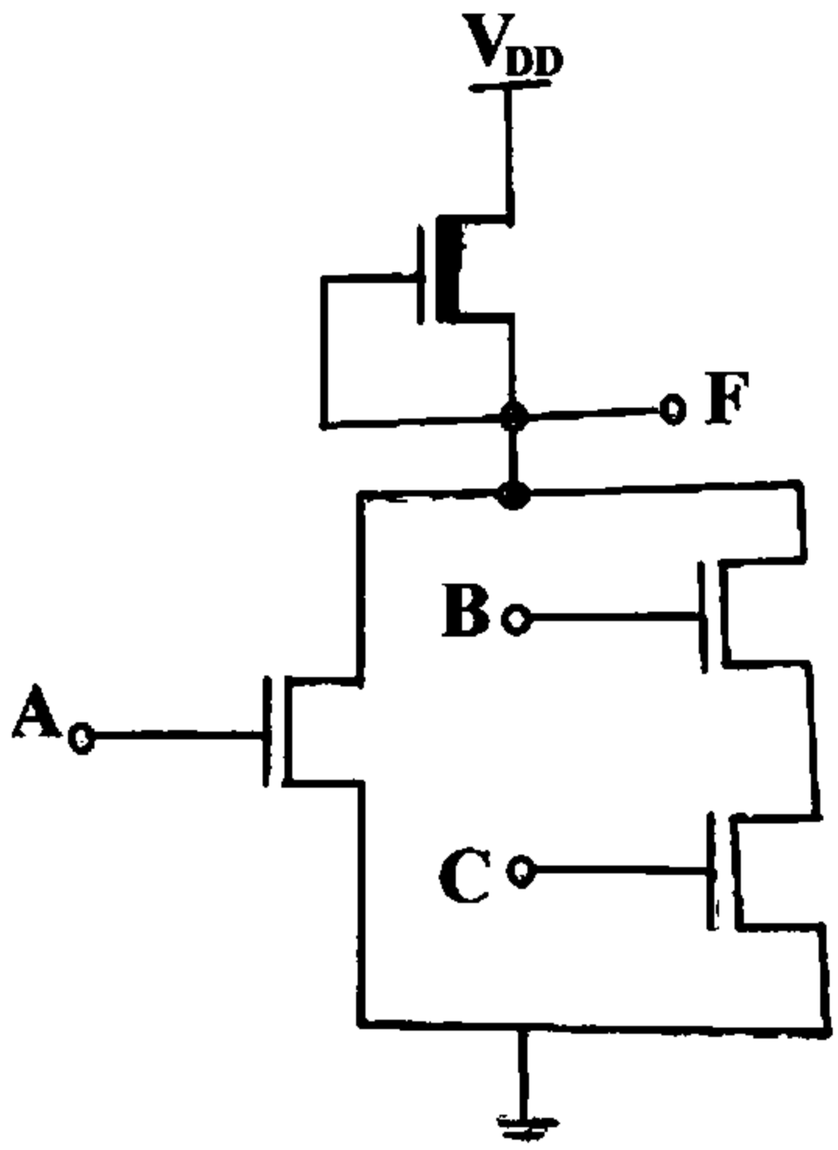
رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۱۳- مدار زیر چیست؟



۱. وارونگر NMOS با بار کاهشی
۲. وارونگر NMOS با بار افزایشی
۳. وارونگر PMOS با بار کاهشی
۴. وارونگر PMOS با بار افزایشی

۱۴- خروجی مدار زیر چیست؟



۱. $F = \overline{(A + BC)}$
۲. $F = (A + \overline{BC})$
۳. $F = (\overline{A} + BC)$
۴. $F = A + BC$

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

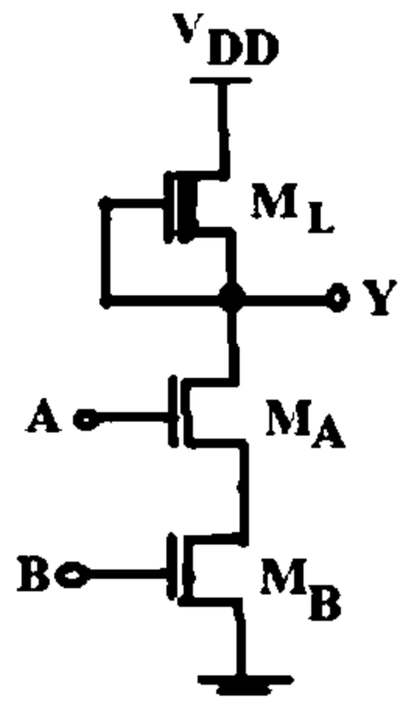
رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۱۵- تابع مربوط به جدول کارنوی زیر کدام است؟

F	AB			
CD	00	01	11	10
00	1	1	0	1
01	0	0	0	1
11	0	0	0	1
10	1	1	0	1

۱. $F = A'D' + AB'$ ۲. $F = A'D' + AB'$ ۳. $F = AB + A'D$ ۴. گزینه 1 و2

۱۶- خروجی مدار زیر چیست؟



۱. $F = AB$ ۲. $F = \overline{AB}$ ۳. $F = A + B$ ۴. $F = \overline{A + B}$

۱۷- کدامیک از جملات زیر در مورد منطق CMOS درست است ؟

۱. در این منطق از PMOS و NMOS همراه با هم در طراحی مدار استفاده میشود.

۲. در وازونگر CMOS وقتی ورودی یک منطقی باشد خروجی دقیقا صفر خواهد شد.

۳. در وازونگر CMOS وقتی ورودی صفر منطقی باشد خروجی دقیقا برابر ولتاژ تغذیه VDD خواهد شد.

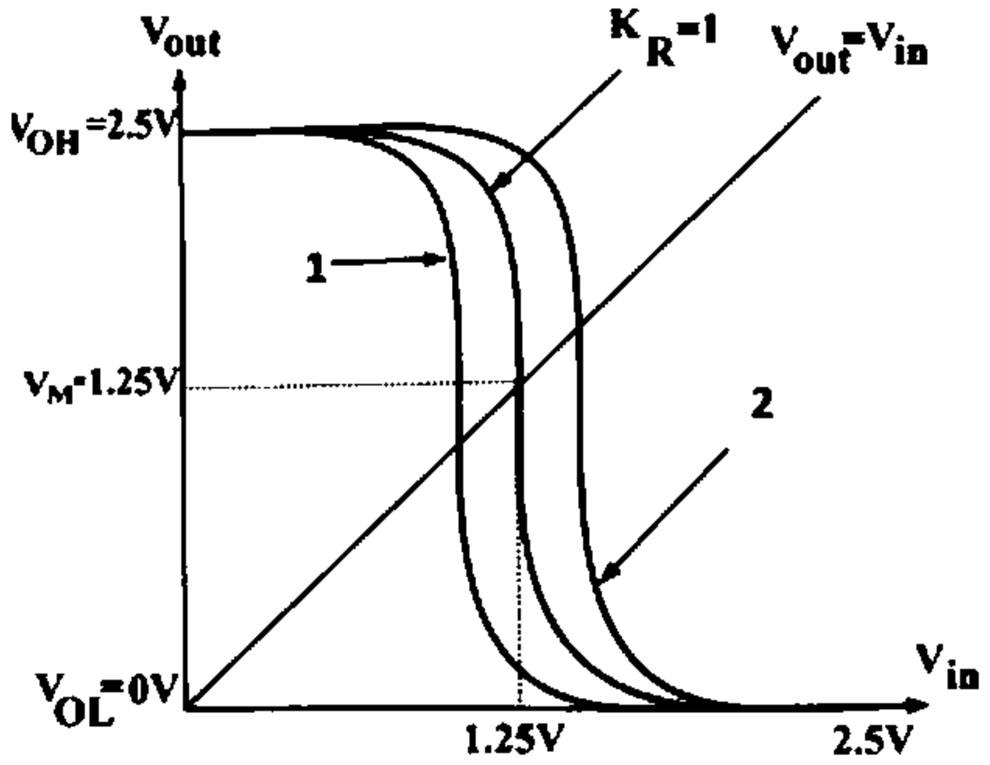
۴. همه موارد

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۱۸- شکل زیر منحنی مشخصه یک وارونگر CMOS است که در آن $K_R = \frac{K_N}{K_P}$ میباشد. کدام گزینه میتواند به K_R در ناحیه ۲ تعلق داشته باشد؟



۱. $K_R = 1.5$ ۲. $K_R = -1.5$ ۳. $K_R = 0.5$ ۴. $K_R = -0.5$

۱۹- کدامیک از جملات زیر در مورد وارونگر CMOS درست است ؟

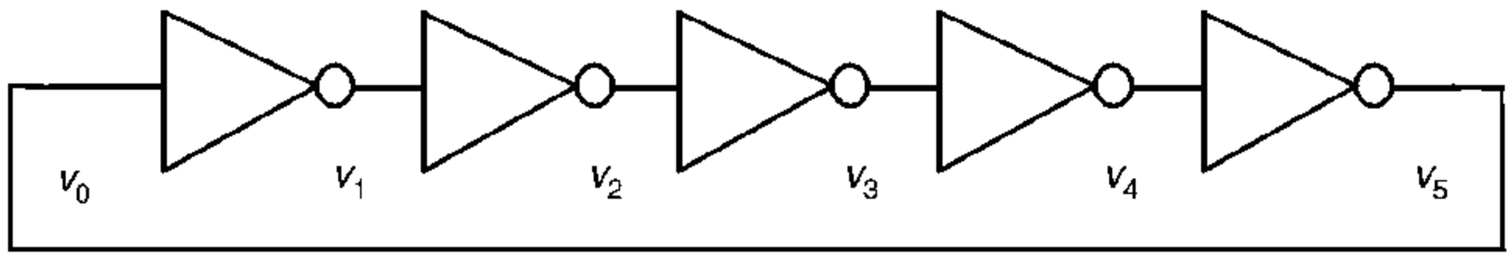
۱. ابعاد ترانزیستور PMOS آن دو ۲.۵ برابر ابعاد ترانزیستور NMOS است.

۲. اگر ابعاد ترانزیستورها ۲ برابر شود سرعت وارونگر نصف خواهد شد.

۳. اگر خازن خزوجی وارونگر یک چهارم شود سرعت وارونگر چهار برابر خواهد شد.

۴. همه موارد

۲۰- مدار شکل مقابل چیست؟



۱. وارونگر ۲. نوسانساز

۳. تقویت کننده ۴. تقویت کننده ی وارونگر

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۲۱- کدامیک از قوانین طراحی مدارات ترکیبی با استفاده از منطق CMOS استاندارد نمیباشد؟

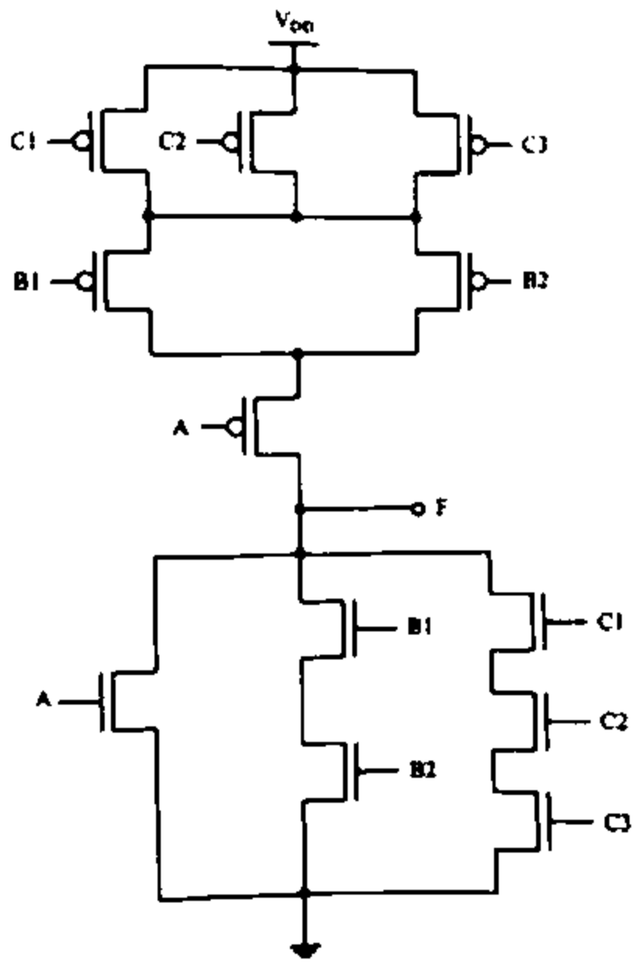
۱. ترکیب سری دو ترانزیستور NMOS به شرطی هدایت خواهد کرد که هر دو ترانزیستور بصورت همزمان هدایت کنند.

۲. ترکیب سری دو ترانزیستور PMOS به شرطی هدایت خواهد کرد که هر دو ترانزیستور بصورت همزمان هدایت کنند.

۳. عملگرد شیکه بالابر با دو ترانزیستور سری بصورت NOR خواهد بود.

۴. عملگرد شیکه پایین بر با دو ترانزیستور سری بصورت AND خواهد بود.

۲۲- خروجی مدار زیر کدام است؟



۱. $F = A + B1B2 + C1C2C3$

۲. $F = \overline{A + B1B2 + C1C2C3}$

۳. $F = \overline{A + B1B2} + C1C2C3$

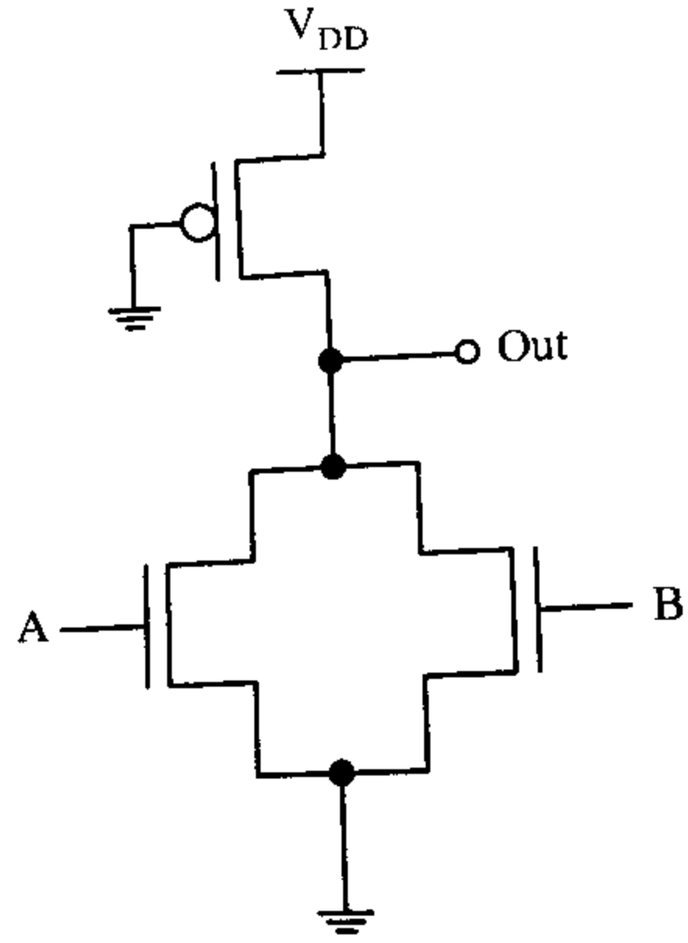
۴. $F = A + B1B2 + \overline{C1C2C3}$

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۲۳- مدار زیر چیست واز کدام منطق استفاده کرده است؟

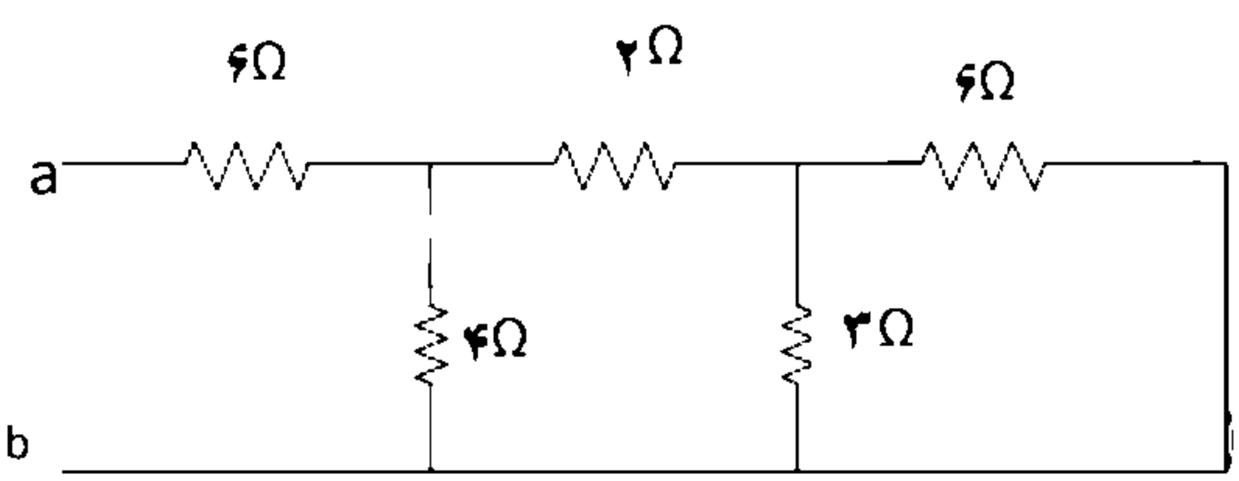


۱. NANAD منطق نسبت
۲. NOR منطق نسبت
۳. NAND منطق شبه NMOS
۴. NOR منطق شبه NMOS

۲۴- کدامیک از توضیحات زیر مربوط به منطق SCL میباشد؟

۱. در این منطق بجای شبکه بالا بر یک مقاومت قرار میدهیم.
۲. در این منطق ورودی شبکه بالا بر به زمین وصل میشود.
۳. در این منطق ورودی ها به صورت زوج های تفاضلی مورد استفاده قرار می گیرند.
۴. در این منطق هم خود تابع و هم معکوس آن ساخته شده و با کمک درو ترانزیستور به منبع تغذیه متصل میشوند.

۲۵- مقاومت معادل مدارالکتریکی ارائه شده از محل aو bدر شکل زیر بیابید.



۱. ۱۲
۲. ۸
۳. ۱۴
۴. ۲۱

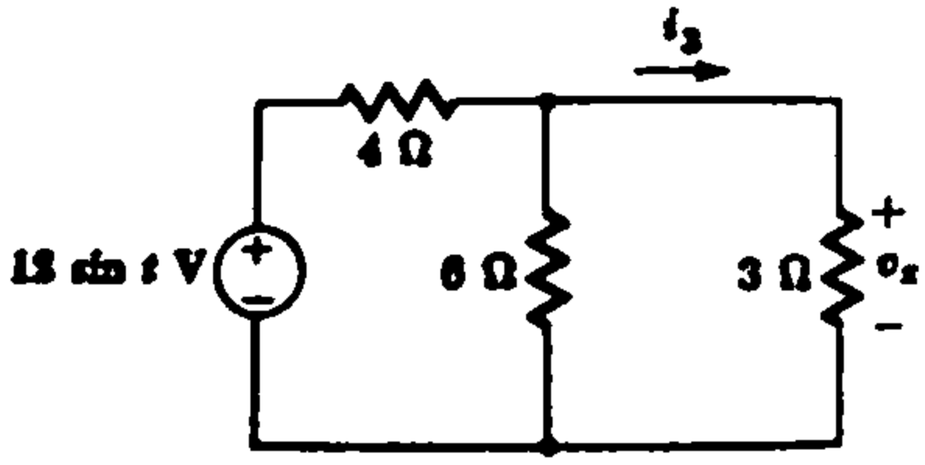
تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

سوالات تشریحی

۱- در مدار زیر i3و Vx را حساب کنید. ۱،۲۰ نمره



۲- مقادیر جریانهای ورودی و خروجی را به صورت زیر در نظر گرفته و ظرفیت خروجی گیت راه انداز را محاسبه کنید. ۱،۲۰ نمره

$$I_{OUT}(LOW) = 5.5mA \quad , L_{OUT}(High) = 8.4mA$$

$$I_{IN}(LOW) = 0.42mA \quad , L_{IN}(High) = 0.38mA$$

۳- برای یک ترانزیستور NMOS ، اگر مقادیر ولتاژها به صورت $V_{GS} = 2.5V \quad , V_{DS} = 0.4V$ باشند مقدار جریان درین به سورس را تعیین کنید. ۱،۲۰ نمره

فرض کنید: $K = 115 \times 10^{-6} \frac{A}{V^2}$ ،

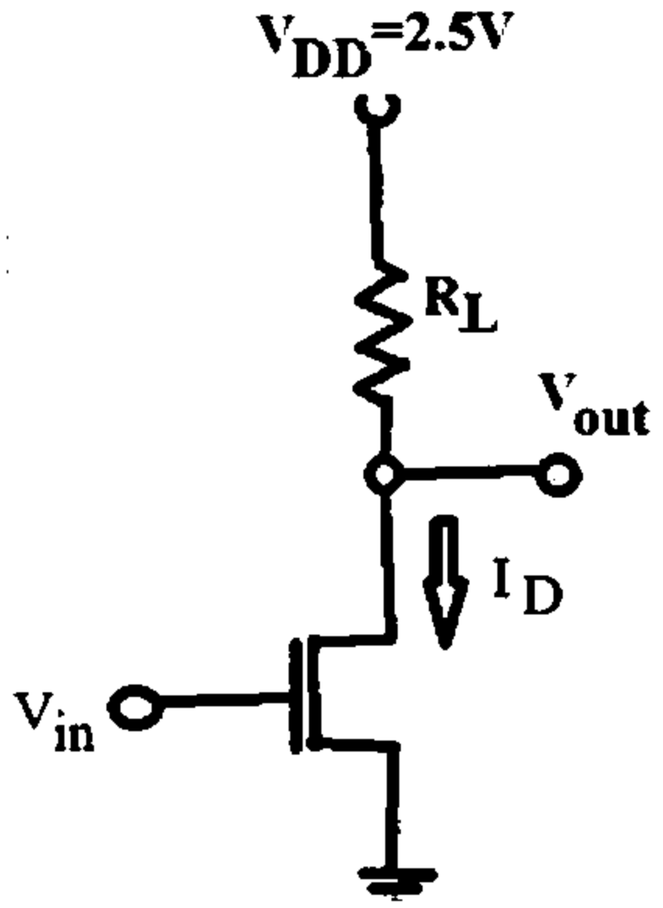
$$V_t = 0.5V \ , W = 0.5\mu m \ , l = 0.25\mu m$$

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ - ،مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات۱۵۱۱۰۰۵

۴- در مدار وارونگر NMOS زیر داریم $V_{OL} = 0.12$ با فرض اینکه مصرف توان ایستا برای گیت وقتی ولتاژ خروجی در V_{OL} قرار دارد حد اکثر برابر 125 میکرو وات باشد ، مقدار مقاومت بار و نسبت W / L ترانزیستور را تعیین نموده و حاشیه های نویز را محاسبه کنید. پارامتر ها را به صورت زیر در نظر بگیرید: $V_{TH} = 0.5V \ , K_n' = 100\mu A/V^2, V_{DD} = 2.5V$ ۱،۲۰ نمره



۵- یک مدار CMOS استاندارد برای گیت XOR دو ورودی رسم نمایید. (برای رسم شبکه بالابر از روش گراف اویلری استفاده کنید) ۱،۲۰ نمره

1115202 - 97-98-1

رقم السؤال	الجواب الصحيح	وضعيت كتلبد	
1	ج		عادي
2	الف		عادي
3	الف		عادي
4	ج		عادي
5	ج		عادي
6	الف		عادي
7	ب		عادي
8	ج		عادي
9	د		عادي
10	ب		عادي
11	الف		عادي
12	ب		عادي
13	الف		عادي
14	الف		عادي
15	د		عادي
16	د		عادي
17	د		عادي
18	ج		عادي
19	د		عادي
20	ب		عادي
21	د		عادي
22	ب		عادي
23	د		عادي
24	ج		عادي
25	ب		عادي

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال،مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : - مهندسی کامپیوتر،مهندسی کامپیوتر(سخت افزار)،مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ۱۱۱۵۲۰۲ مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات ۱۵۱۱۰۰۵،

استفاده از ماشین حساب مهندسی مجاز است

سوالات تشریحی

۱- منبع یک فصل 2 صفحه 43 — ۱،۲۰ نمره

۲- منبع دوم فصل 1 صفحه 21 — ۱،۲۰ نمره

۳- منبع دوم فصل 2 صفحه 62 — ۱،۲۰ نمره

۴- منبع دوم فصل 3 صفحه 106 — ۱،۲۰ نمره

۵- منبع دوم فصل ۵ صفحه ۲۳۰ — ۱،۲۰ نمره

96-97-3

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : یک ۱

عنوان درس : الکترونیک دیجیتال

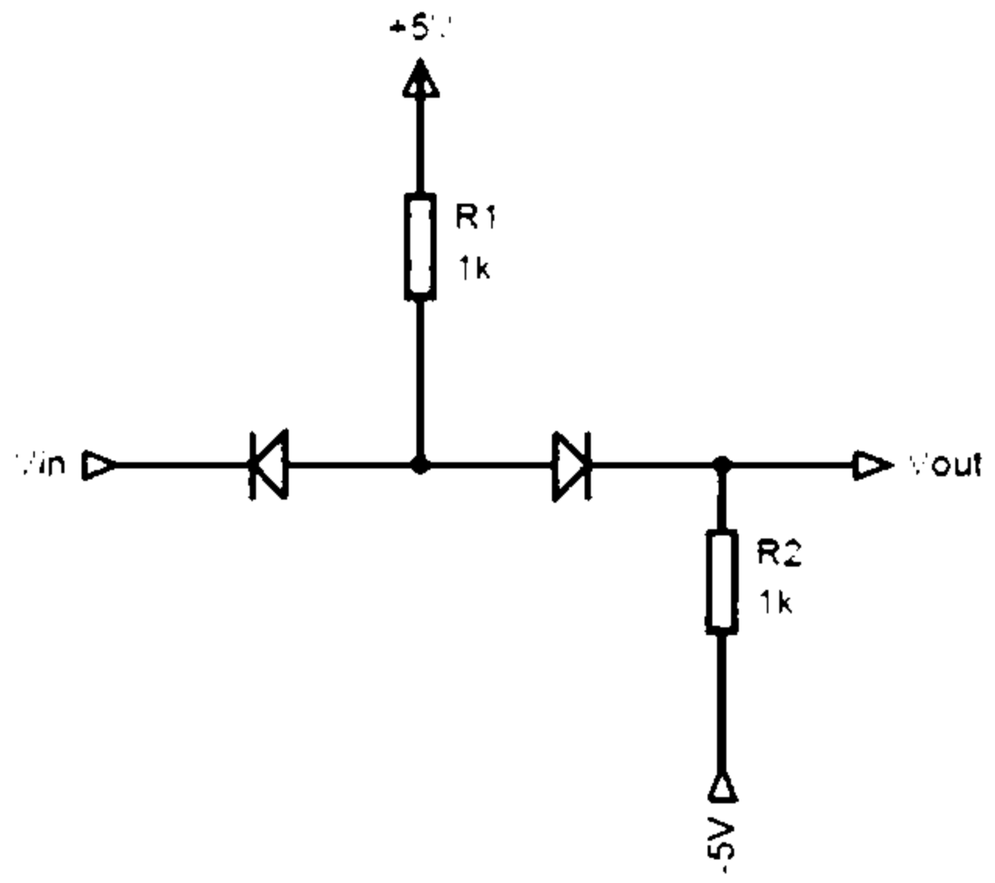
رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری،مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

استفاده از ماشین حساب مهندسی مجاز است

۱- حداکثر ولتاژ خروجی یک گیت که به عنوان منطق یک در نظر گرفته میشود؟

۱. $V(OL)$ ۲. $V(OH)$ ۳. $V(IH)$ ۴. $V(IL)$

۲- در مدار شکل زیر V-OL و V-OH را بدست آورید.



۱. $V(OH) = -0.35$, $V(OL) = -5$
۲. $V(OH) = +5$, $V(OL) = -5$
۳. $V(OH) = +5$, $V(OL) = +0.35$
۴. $V(OH) = -5$, $V(OL) = +0.35$

۳- اولین خانواده گیت های منطقی که به طرز کاملا موفقیت آمیزی وارد بازار شد، چه بود؟

۱. TTL ۲. CMOS ۳. NMOS ۴. DTL

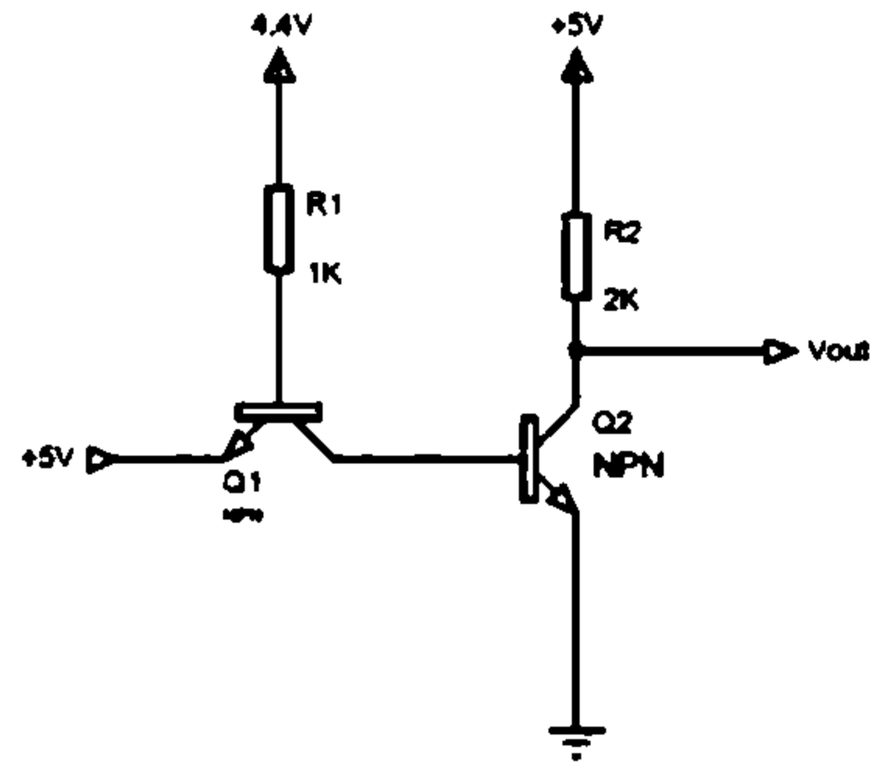
تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری،مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۴- در مدار شکل زیر جریان بیس ترانزیستور Q۲ را کدامیک از موارد زیر است ؟

$\beta_R = 0.02 \ \beta_F = 50 \quad V_{CE}(sat) = 0.2 \quad V_{IN} = +5$



۱. ۳ میلی آمپر ۲. ۰/۶ میلی آمپر ۳. ۱ میلی آمپر ۴. ۳/۶ میلی آمپر

۵- کدامیک از موارد زیر از انواع مقیاس مجتمع سازی نمی باشد؟

۱. مقیاس کوچک ۲. مقیاس صنعتی ۳. مقیاس بزرگ ۴. مقیاس خیلی بزرگ

۶- در سطح VLSI به طور متوسط چند گیت در مدار روی تراشه قرار دارد ؟

۱. از ۱۰ تا ۱۰۰ ۲. از ۱۰۰ تا ۱۰۰۰ ۳. بیش از ۱۰۰۰ ۴. بیش از ۱۰۰۰۰

۷- ولتاژ نقطه میانی چیست ؟

۱. ولتاژی که گیت در آن به ۵۰ درصد بازدهی دارد.

۲. ولتاژی که در آن خروجی نداریم.

۳. نقطه ای از منحنی که ولتاژ ورودی و خروجی درآن با هم برابر میشوند.

۴. نقطه ای که در آن سطح نویز به نصف سطح سیگنال ورودی می رسد.

۸- کدام گزینه در مورد ترانزیستورهای BJT صحیح است؟

۱. عرض بیس را معمولا بزرگتر می سازند تا جریان رسیده از امیتر را براحتی جذب کند.

۲. عرض امیتر را کوچکتر می سازند تا جریان دهی در مسیر مستقیم بیشتر باشد.

۳. عرض کلکتور را بزرگتر می سازند تا بارهای رسیده از امیتر را براحتی جذب کند.

۴. فقط الکترون ها جریان را هدایت می کنند و حفره ها جذب الکترون را انجام می دهند.

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری،مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۹- ظرفیت ورودی یک گیت NAND برابر ۵ گیت است. اگر ولتاژ بیس-امیتر ۱/۲۵ ولت باشد، حداکثر مقدار ولتاژ کلکتور – امیتر در حالت اشباع برای این گیت کدام گزینه (برحسب ولت) خواهد بود؟

۱. ۰/۲ ۲. ۰/۲۵ ۳. ۰/۲۴ ۴. ۰/۱

۱۰- کدام گزینه جز مولفه های توان اتلافی در یک مدار منطقی می باشد.

۱. مولفه ایستا ۲. مولفه پویا ۳. مولفه اتلاف ۴. مورد ۱ و ۲

۱۱- کدام گزینه در تعریف توان اتلافی صحیح است؟

۱. توان استاتیک توانی است که وقتی مدار تغییر حالت نمی دهد در مدار تلف می شود.

۲. توان استاتیک توانی است که مدار با منابع DC تلف میکند.

۳. در یک معکوس کننده ایده آل توان استاتیک با مقدار مقاومت مدار رابطه مستقیم دارد.

۴. در یک معکوس کننده ایده آل توان استاتیک با مقدار منبع DC رابطه عکس دارد.

۱۲- کدام مورد در خصوص ظرفیت گیتها صحیح میباشد؟

۱. ظرفیت ورودی گیت تعداد مدارات با عملکرد مشابه و ورودی های یکسان می باشد.

۲. ظرفیت خروجی یک گیت ماکزیمم تعداد گیتهای مشابهی است که یک گیت میتواند با حفظ مشخصههای خود آنها را تحریک کند.

۳. ظرفیت ورودی یک گیت ماکزیمم تعداد مدارات مشابه با تعداد گیته های یکسان می باشد.

۴. ظرفیت خروجی یک گیت ماکزیمم میزان جریان خروجی هر گیت در مدار می باشد.

۱۳- کدام گزینه در خصوص تاخیر انتشار صحیح می باشد؟

۱. تاخیر انتشار مجموع دو زمان تاخیر در مدارات دیجیتال است.

۲. تاخیر انتشار در تمامی مدارات آنالوگ و دیجیتال وجود دارد.

۳. تاخیر انتشار سبب می شود خروجی یک معکوس کننده به شکل موج پالس کاملا ایده آل باشد.

۴. تاخیر انتشار به واسطه تداخل منابع AC و DC رخ می دهد.

۱۴- در مورد زمانهای صعود یا نزول کدام مورد زیر صحیح است؟

۱. زمان صعود زمان رسیدن ورودی از ۵ درصد به ۹۵ درصد مقدار نهایی خود است.

۲. زمان صعود زمان رسیدن ورودی از ۱۰ درصد به ۹۰ درصد مقدار نهایی خود است

۳. زمان صعود زمان رسیدن خروجی از ۵ درصد به ۹۵ درصد مقدار نهایی خود است.

۴. زمان صعود زمان رسیدن خروجی از ۱۰ درصد به ۹۰ درصد مقدار نهایی خود است.

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری،مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۱۵- کدام گزینه در خصوص پارامتر تاخیر – توان در گیت ها و مدارات منطقی صحیح است؟

۱. این پارامتر جهت مقایسه گیت های منطقی به کار می رود.

۲. این پارامتر در موارد عملی معمولا به طرز دقیقی محاسبه نمی شود.

۳. این پارامتر حاصل جمع توان تلفاتی و زمان تاخیر است.

۴. این پارامتر در خصوص برخی گیت ها دقیق نیست و نمی تواند مرجع مناسبی باشد.

۱۶- در مورد خانواده های مدارات دیجیتال کدام گزینه صحیح می باشد؟

۱. در خانواده های TTL و CMOS نوع ترانزیستور BJT می باشد.

۲. در خانواده های TTL و ECL نوع ترانزیستور MOSFET می باشد.

۳. در خانواده های TTL و ECL نوع ترانزیستور BJT می باشد.

۴. در خانواده های NMOS و CMOS نوع ترانزیستور BJT می باشد.

۱۷- کدام گزینه جز مهمترین مشخصههای خانواده های مدارات دیجیتال نمی باشد؟

۱. سرعت

۲. اتلاف توان

۳. مشخصه های نویز ورودی

۴. ظرفیت ورودی و خروجی

۱۸- کدام مورد جز نواحی عملکردی MOSFET نمی باشد؟

۱. ناحیه اشباع

۲. ناحیه تریودی

۳. ناحیه قطع

۴. ناحیه فوق فعال

۱۹- کدام مورد جز خصوصیات منطق ECL است ؟

۱. حاشیه امنیت نویز پایین

۲. توانایی تولید منطق AND مرکب

۳. عدم وابستگی ظرفیت خروجی به ولتاژهای تراز منطقی

۴. سرعت پایین

۲۰- مدار واسط برای اتصال منطق STTL به CMOS چیست؟

۱. اتصال یک مقاومت بالابر به مدار CMOS

۲. استفاده از مدار تزویج مداری

۳. استفاده از بافر سه حالته

۴. استفاده از منطق DTL

۲۱- برای آنکه ترانزیستور PMOS در حالت تریودی باشد، کدام روابط ولتاژی برای آن باید برقرار باشد؟

۱. $V_{DS} + V_T > V_{GS}$

۲. $V_{DS} + V_T \geq V_{GS}$

۳. $V_{DS} + V_T < V_{GS}$

۴. $V_{DS} + V_T \leq V_{GS}$

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری،مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

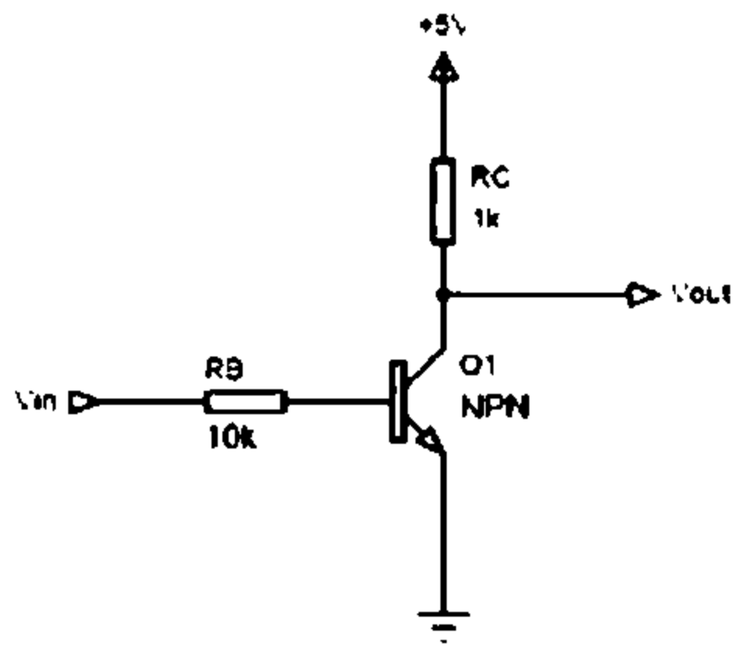
۲۲- با فرض اینکه ولتاژ منبع تغذیه ثابت بماند، تغییر پارامترهای L و W با ضریب $1/\alpha$ (α>۱) چه تاثیری بر روی جریان اشباع در گیت های با تکنولوژی MOSFET دارد؟

۱. تغییر W باعث کاهش جریان با ضریب $1/\alpha$ می شود
۲. تغییر L باعث کاهش جریان با ضریب $1/\alpha$ می شود
۳. تغییر W باعث افزایش جریان با ضریب α می شود
۴. تغییر L باعث افزایش جریان با ضریب α می شود

۲۳- اثر بدنه برای ترانزیستور MOSFET بر کدام مشخصه ولتاژی تاثیر میگذارد؟

۱. V_{DS}
۲. V_{GS}
۳. V_T
۴. V_{GD}

۲۴- ظرفیت خروجی گیت زیر چند است؟



$$\beta_F = 50 \quad V_{BE}(sat) = 0.7 \quad V_{BE}(FA) = 0.7$$

۱. 20
۲. 33
۳. 12
۴. 30

۲۵- کدام رابطه در مورد BJT همواره صحیح می باشد؟

۱. در حالت فعال : $I_C \geq \beta_F I_B$
۲. در حالت اشباع : $I_C \leq \beta_F I_B$
۳. در حالت فعال معکوس : $I_C > \beta_R I_B$
۴. در حالت فعال معکوس : $I_C \geq \beta_R I_B$

سوالات تشریحی

۱- منطق دودویی چیست؟ و با ذکر یک مثال آن را با حساب دودویی مقایسه کنید. ۱،۲۰ نمره

۲- گیت های AND دیودی و OR دیودی را رسم نموده و مقایسه نموده و روابط موجود را بنویسید. ۱،۲۰ نمره

۳- ساختار و عملکرد فیزیکی MOSFET افزایشی را به طور مختصر توضیح دهید. روابط جریان درین برحسب ولتاژ درین – سورس و ولتاژ گیت – سورس را در نواحی تریودی و اشباع بنویسید. ۱،۲۰ نمره

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری،مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۴- اثر بدنه و اثر دما را در MOSFET ها توضیح دهید. ۱،۲۰ نمره

۵- تابع $F = [A + (\overline{B + C})][D + EF]$ را با منطقهای NMOS و CMOS پیاده سازی کنید. در هر حالت تعداد ترانزیستورها را اعلام کنید. ۱،۲۰ نمره

1115202 - 96-97-3

رقم السؤال	الجواب الصحيح	وضعية الكلب	
1	ب		عادي
2	ب		عادي
3	الف		عادي
4	د		عادي
5	ب		عادي
6	ج		عادي
7	ج		عادي
8	ج		عادي
9	ج		عادي
10	د		عادي
11	الف		عادي
12	ب		عادي
13	الف		عادي
14	ب		عادي
15	الف		عادي
16	ج		عادي
17	ج		عادي
18	د		عادي
19	ج		عادي
20	الف		عادي
21	ب		عادي
22	الف		عادي
23	ج		عادي
24	ب		عادي
25	ب		عادي

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری،مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

استفاده از ماشین حساب مهندسی مجاز است

سوالات تشریحی

۱- فصل ۱ متن کتاب صفحه ۵ — **۱،۲۰ نمره**

۲- فصل ۱ متن کتاب صفحه ۹ — **۱،۲۰ نمره**

۳- فصل ۳ کتاب مرجع متن کتاب — **۱،۲۰ نمره**

۴- متن کتاب فصل ۳ — **۱،۲۰ نمره**

۵- تمرین آخر فصل کتاب مرجع — **۱،۲۰ نمره**

96-97-2

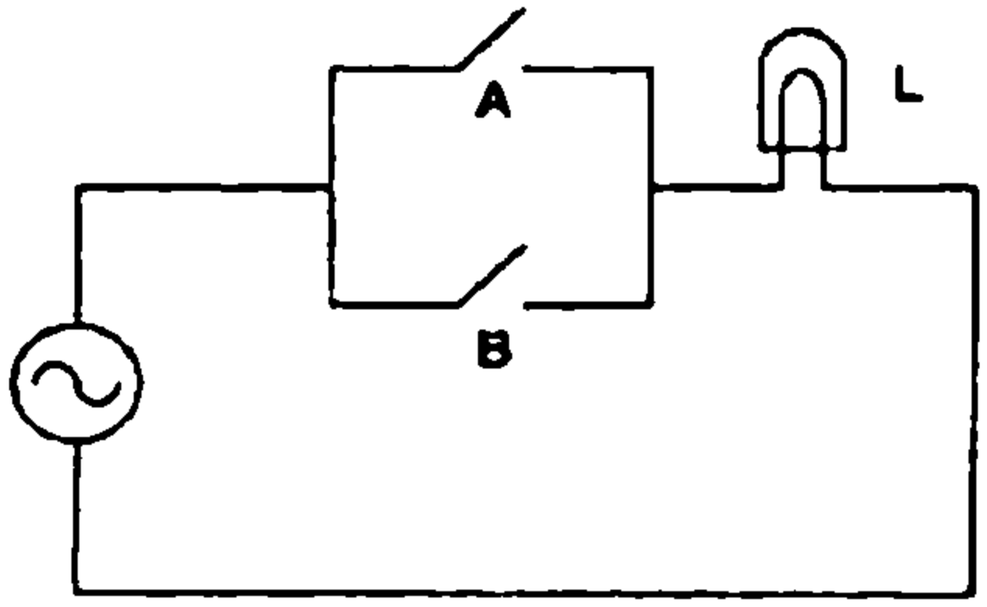
تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری،مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

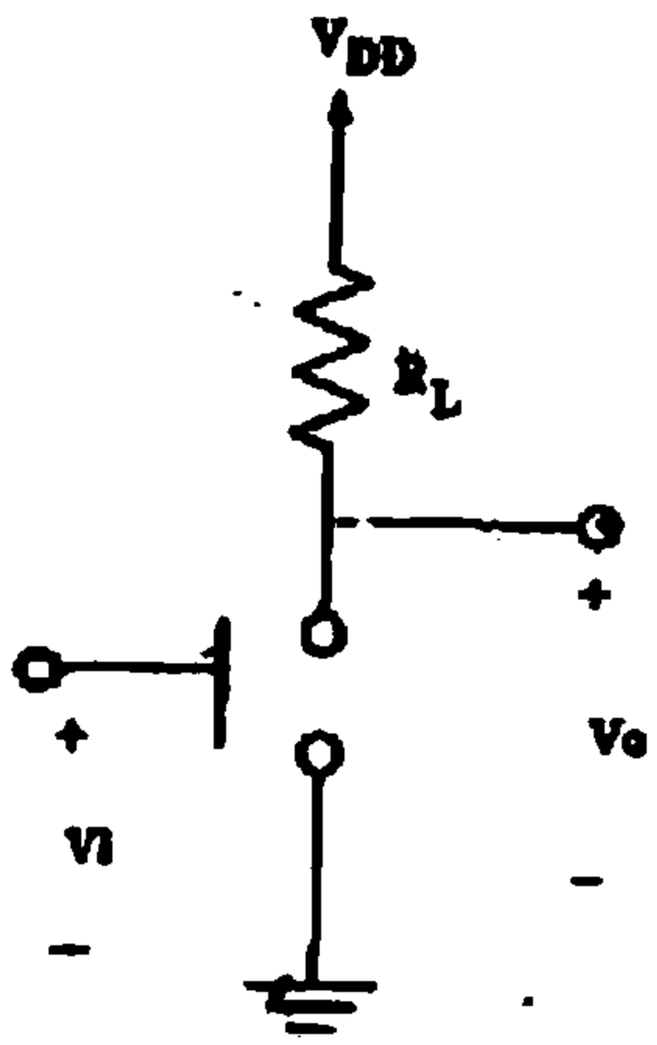
استفاده از ماشین حساب مهندسی مجاز است

۱- مدار سوئیچینگ زیر مربوط به کدام گیت منطقی است؟



۱. AND ۲. XOR ۳. NAND ۴. OR

۲- در مدار شکل زیر، چه موقع کلید باز است؟



۱. وقتی ولتاژ خروجی پایین باشد.
۲. وقتی مقدار ولتاژ خروجی دقیقا صفر باشد.
۳. وقتی ولتاژ ورودی بالا است (بالاتر از ولتاژ آستانه مشخص)
۴. وقتی ولتاژ ورودی پایین است. (حدود صفر ولت)

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

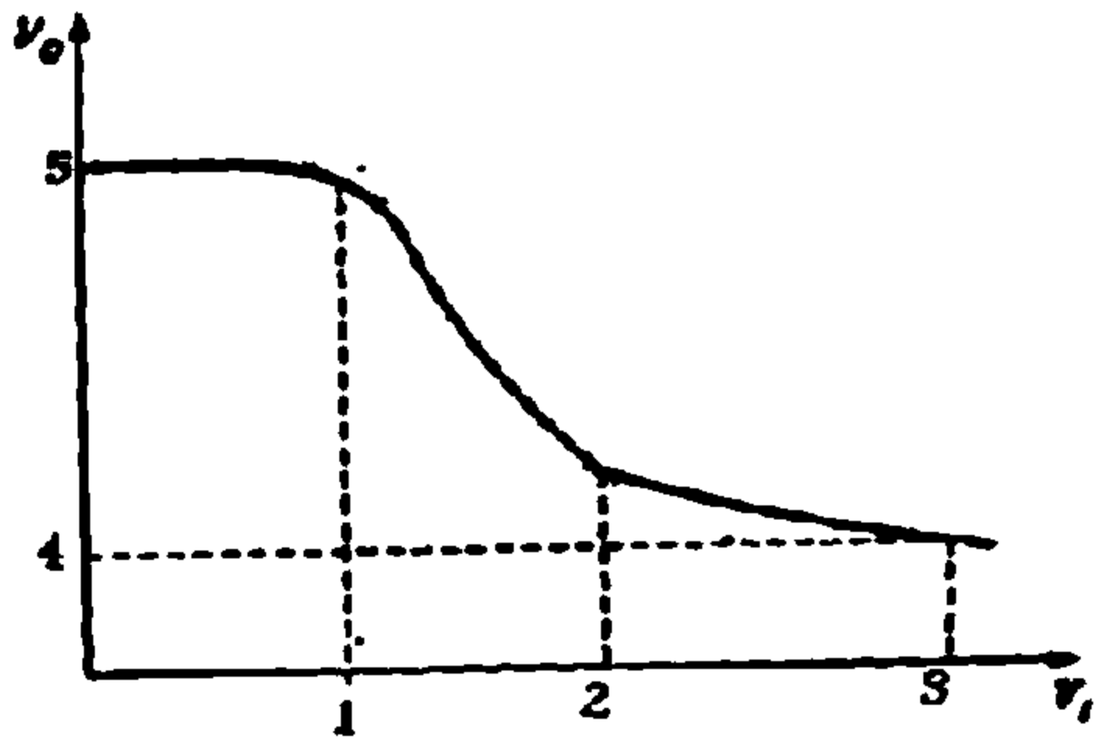
عنوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری،مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۳- مقدار جریان خروجی گیت تحریک کننده در حالت بالا 71/4 میلی آمپر می باشد. مقدار جریان خروجی گیت تحریک کننده در حالت ژایین 54/3 میلی آمپر می باشد. مقدار جریان ورودی گیت تحریک شونده در حالت بالا 98/9 میلی آمپر می باشد و مقدار جریان گیت تحریک شونده در حالت پایین 2/43 میلی آمپر می باشد. ظرفیت خروجی این گیت چقدر است ؟

۱. 23 ۲. 150 ۳. 10 ۴. 22

۴- با توجه به شکل زیر V_{IL} کدام نقطه در منحنی زیر می باشد؟



۱. 2 ۲. 4 ۳. 3 ۴. 1

۵- در خانواده مدارهای دیجیتال TTL ترانزیستورها بیشتر از چه نوعی هستند؟

۱. دو قطبی ۲. MOSFET ۳. ترکیبی ۴. PMOS

۶- در طراحی گیت های منطقی اگر جریان منبع کاهش یابد، تلفات توان و زمان تاخیر انتشار به ترتیب از راست به چپ تغییر می کنند.

۱. کاهش - کاهش ۲. افزایش - افزایش ۳. کاهش - افزایش ۴. افزایش = کاهش

۷- در کدام یک از مدارهای دیجیتال زیر از ترکیبی از دو نوع ترانزیستور MOS و دوقطبی استفاده می شود؟

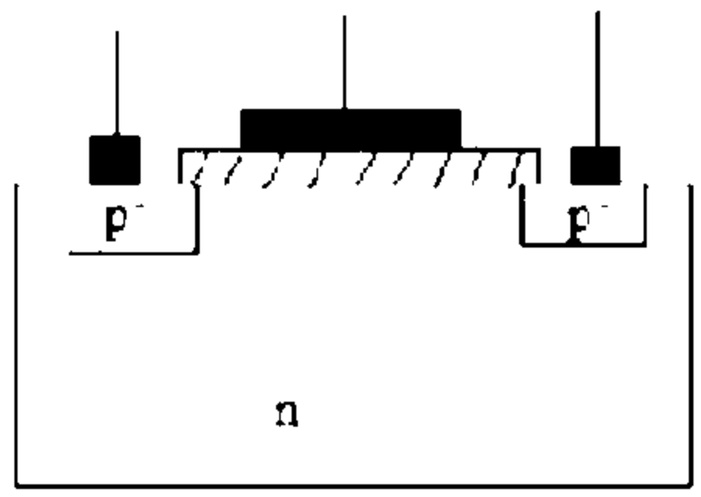
۱. TTL ۲. ECL ۳. BiCMOS ۴. NMOS و CMOS

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری،مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۸- شکل زیر ساختار چه عنصری را نشان می دهد؟



۱. دیود PN ۲. ترانزیستور NMOS ۳. ترانزیستور PMOS ۴. ترانزیستور دوقطبی

۹- کدام گزینه در مورد ترانزیستور دوقطبی صحیح نمی باشد؟

۱. از سه ناحیه نیمه رسانا به نامهای امیتر، بیس و کلکتور تشکیل شده است.

۲. در این ترانزیستور الکترون ها و حفره ها هر دو حامل و هادی جریان هستند.

۳. در حالت اشباع پیوند بیس - امیتر و بیس - کلکتور هر دو در بایاس مستقیم است.

۴. معمولا غلظت بیس را بیشتر می گیرند تا جریان در حالت مستقیم بیشتر باشد.

۱۰- در یک ترانزیستور دوقطبی اگر پیوند بین بیس-امیتر و پیوند بین بیس-کلکتور هر دو در حالت بایاس مستقیم قرار بگیرند، ترانزیستور در چه حالتی خواهد بود؟

۱. اشباع ۲. قطع ۳. فعال مستقیم ۴. فعال معکوس

۱۱- برای اتصال CMOS به STTL از چه واسطی استفاده می شود؟

۱. مقاومت بالابر ۲. مدار شیفت دهنده سطح ولتاژ

۳. مقاومت پایین بر ۴. بافر

۱۲- در یک گیت NAND از TTL شاتکی با کاهش مقدار مقاومتها چه اتفاقی می افتد؟

۱. افزایش زمان تاخیر ۲. کاهش سرعت ۳. کاهش اتلاف توان ۴. افزایش اتلاف توان

۱۳- در منطق ترانزیستور-ترانزیستور، TTL باعث ..... نمی شود.

۱. افزایش ظرفیت خروجی ۲. افزایش سرعت سوئیچینگ

۳. کاهش مساحت تراشه ۴. افزایش توان مصرفی

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری،مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۱۴- در مدار گیت TTL استاندارد، نقش ترانزیستور طبقه میانی چیست ؟

۱. جلوگیری از اشباع ترانزیستور ورودی
۲. کاهش حاشیه امنیت نویز
۳. شیفت دهنده سطح ولتاژ
۴. تولید دو سیگنال خروجی مکمل

۱۵- برای افزایش سرعت TTL کدام یک از گزینه های زیر انجام می گیرد؟

۱. بین بیس و کلکتور یک دیود شاتکی گذاشته می شود.
۲. ترانزیستور چند امیتری را بین بیس و کلکتور قرار می دهند.
۳. یکی از ورودی ها را در حالت بالا قرار می دهند.
۴. حاشیه های نویز بالا و پایین را با هم برابر می کنند.

۱۶- از بدست آمدن دو خروجی مکمل گیت ECL کدام توابع منطقی ایجاد می گردد؟

۱. AND و NAND
۲. OR و NOR
۳. XOR و XNOR
۴. OR و XNOR

۱۷- کدام نوع از خانواده منطقی TTL شاتکی نسبت به زیر خانواده های دیگر دارای سرعت بیشتری است؟

۱. LSTTL
۲. ALSTTL
۳. FAST
۴. MECL

۱۸- برای یک دیود در بایاس مستقیم کدام گزینه صحیح نیست؟

۱. ولتاژ P نسبت به N مثبت تر است.
۲. عرض ناحیه تخلیه بیشتر است.
۳. جریان حامل اکثریت بیشتر است.
۴. جریان پخشی بر جریان نشتی غلبه می کند.

۱۹- در ساختمان ترانزیستور دوقطبی به ترتیب غلظت کدام لایه را بالا و عرض کدام لایه را بزرگتر می گیرند؟ (به ترتیب از راست به چپ)

۱. کلکتور - امیتر
۲. بیس - امیتر
۳. امیتر - کلکتور
۴. کلکتور - بیس

۲۰- علت استفاده از دیودهای شاتکی در خانواده TTL چیست ؟

۱. افزایش سرعت
۲. افزایش افت ولتاژ
۳. افزایش زمان تاخیر
۴. افزایش جریان

۲۱- در کدام نوع منطق با جلوگیری از اشباع ترانزیستورها و نیز به کارگیری نوسان های منطقی کوچک به سرعت زیاد دست می یابیم؟

۱. ECL
۲. TTL
۳. DTL
۴. LSI

۲۲- زمان بین نقاط 50 درصد شکل موج های ورودی و خروجی در لبه های بالا رونده و پایین رونده ، بیانگر چه زمانی می باشد؟

۱. زمان تاخیر
۲. زمان صعود
۳. زمان نزول
۴. زمان ذخیره

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری،مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۲۳- کدام تکنولوژی ساخت گیت می تواند با حداقل ترانزیستور یک تابع منطقی را به همراه متمم تابع منطقی در خروجی تولید کند؟

۱. CMOS ۲. TTL ۳. ECL ۴. STTL

۲۴- کدامیک جز مزایای تکنیک مداری گیت TTL شاتکی نیست؟

۱. زوج دارلینگتون ۲. پایین بر فعال
۳. تاثیر ولتاژهای منفی ورودی ۴. بالابر فعال

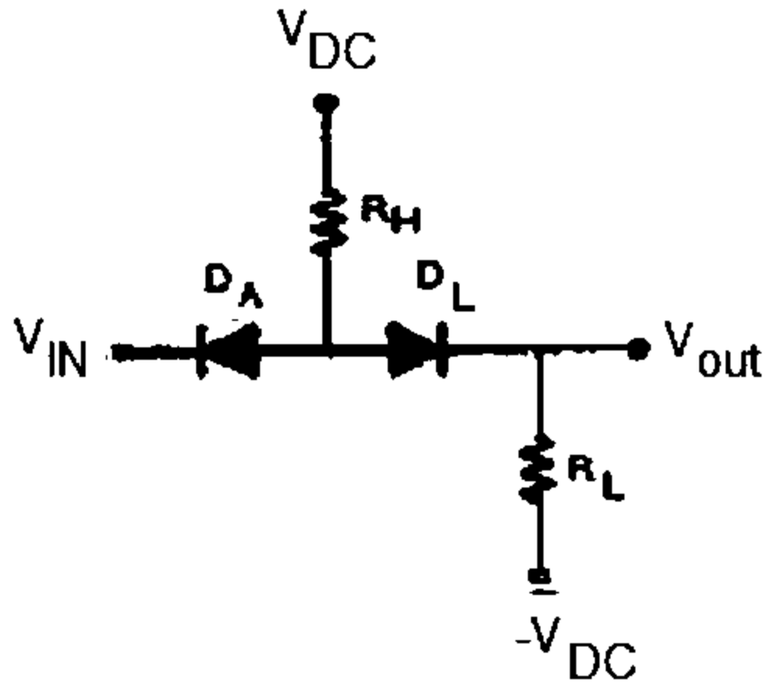
۲۵- کدامیک جز خصوصیات TTL شاتکی کم توان نیست ؟

۱. دیودهای شاتکی ۲. تاخیر انتشار کم ۳. مقاومت های بزرگتر ۴. سطح سیلیسیم کمتر

سوالات تشریحی

۱- در شکل زیر مقادیر ماکزیمم و می نی مم ولتاژ خروجی را به دست بیاورید. V_{OL} و V_{OH} را به دست بیاورید. ۱،۲۰ نمره

$$V_{DC} = 4v \, , V_D(ON) = 0.7v \, , R_H = 1K\,\Omega, R_L = 1K\,\Omega$$



۲- در یک ترانزیستور MOSFET تاثیر موارد زیر را بر روی پارامتر ذکر شده با ذکر دلیل بیان کنید. ۱،۲۰ نمره

الف) افزایش میزان تزریق ناخالصی در زیر لایه بر روی ولتاژ آستانه ترانزیستور

ب) افزایش ضخامت لایه اکسید در ناحیه گیت بر روی خازن گیت ترانزیستور

۳- برای مدار معکوس کننده RTL که چند گیت معادل و یکسان را درایو می کند، مقادیر V_{OUT} و I_C و I_B را برای $N = 4$ و $V_{CC} = 5$ به دست بیاورید. فرض کنید که ولتاژ ورودی برابر با 5 ولت است. ۱،۲۰ نمره

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری،مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۴- در یک ترانزیستور خاص داریم که : $\alpha_F = 1, \alpha_R = 0.02, I_S = 10^{-14} A$ جریان اشباع معکوس کلکتور چقدر است؟ ۱،۲۰ نمره

۵- اگر یک معکوس کننده که تلف توان ایستای ناچیزی دارد، با آهنگ 1 مگاهرتز قطع و وصل شده و با منبع تغذیه 10 ولتی کار کند و بار 50 پیکوفاراد را تحریک کند، تلف توان پویا و جریان میانگین کشیده شده از منبع تغذیه را پیدا کنید. ۱،۲۰ نمره

1115202 - 96-97-2

وضعيت كليد	پاسخ صحيح	شماره سوال
عادي	د	1
عادي	د	2
عادي	د	3
عادي	د	4
عادي	الف	5
عادي	ج	6
عادي	ج	7
عادي	ج	8
عادي	د	9
عادي	الف	10
عادي	د	11
عادي	د	12
عادي	د	13
عادي	د	14
عادي	الف	15
عادي	ب	16
عادي	ج	17
عادي	ب	18
عادي	ج	19
عادي	الف	20
عادي	الف	21
عادي	الف	22
عادي	ج	23
عادي	ج	24
عادي	ب	25

96-97-1

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ، مهندسی کامپیوتر(سخت افزار) ۱۱۱۵۲۰۲

استفاده از ماشین حساب ساده ، ماشین حساب مهندسی مجاز است

۱- ظرفیت خروجی یک گیت با مشخصات روبرو چیست؟

$I_{out(L)}=30mA$ $I_{out(H)}=50mA$ $I_{in(L)}=1mA$ $I_{in(H)}=50\ \mu A$

۱. 1
۲. 30
۳. 33
۴. 1000

۲- از عبارات بیان شده در رابطه با دیود کدام گزینه صحیح نمی باشد؟

۱. دیود معمولا با اتصال مواد n و p بوجود می آید.

۲. دیود یکی از ابزارهای عایق است.

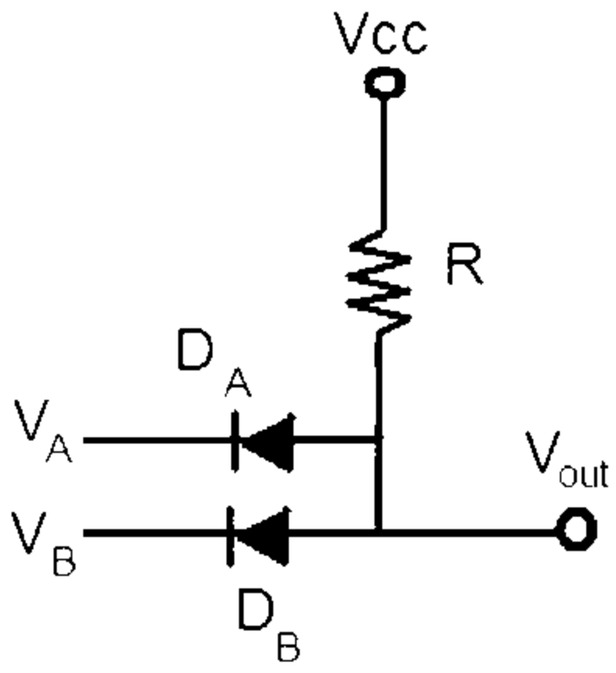
۳. ماده p تحت تزریق ناخالصی از یک ماده پذیرنده الکترون ایجاد می شود.

۴. ماده n تحت تزریق ناخالصی از یک ماده دهنده الکترون ایجاد می شود.

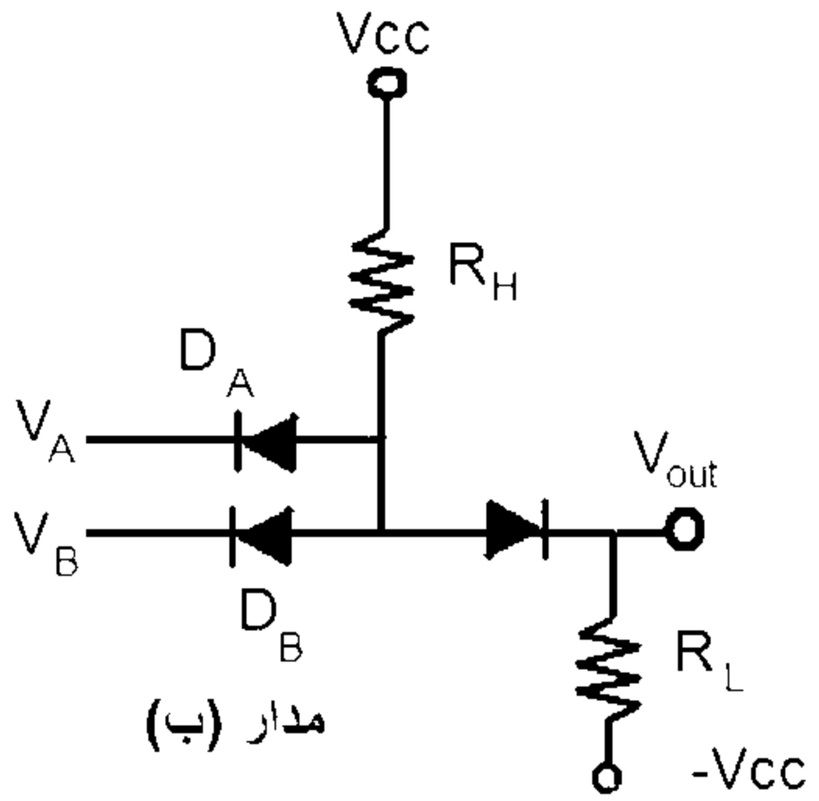
۳- کدام عمل با علامت + نمایش داده می شود؟

۱. OR
۲. AND
۳. NOT
۴. NAND

۴- نوع مدارات زیر چیست؟



مدار (الف)



مدار (ب)

۱. مدار (الف) گیت AND دیودی و مدار (ب) AND دیودی با سطح انتقال یافته.

۲. مدار (الف) گیت OR دیودی و مدار (ب) AND دیودی با سطح انتقال یافته.

۳. مدار (الف) گیت AND دیودی و مدار (ب) ORدیودی با سطح انتقال یافته.

۴. مدار (الف) گیت OR دیودی و مدار (ب) OR دیودی با سطح انتقال یافته.

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ، مهندسی کامپیوتر(سخت افزار) ۱۱۱۵۲۰۲

۵- جمله "یک یا یک برابر است با یک" معرف کدام گزینه است؟

۱. $1.1=1$ ۲. $1=1$ ۳. $1+1=1$ ۴. $\overline{0}=1$

۶- کدام گزینه عبارت زیر را به طور صحیح کامل می کند ؟

ایجاد کانال به عهده ..... .و کنترل عبور جریان به عهده..... .است

۱. سورس - سورس ۲. سورس - درین ۳. درین - گیت ۴. گیت - گیت

۷- برای بررسی روشن بودن ترانزیستور MOSFET با کانال N کافیست کدام یک از موارد زیر چک شود؟

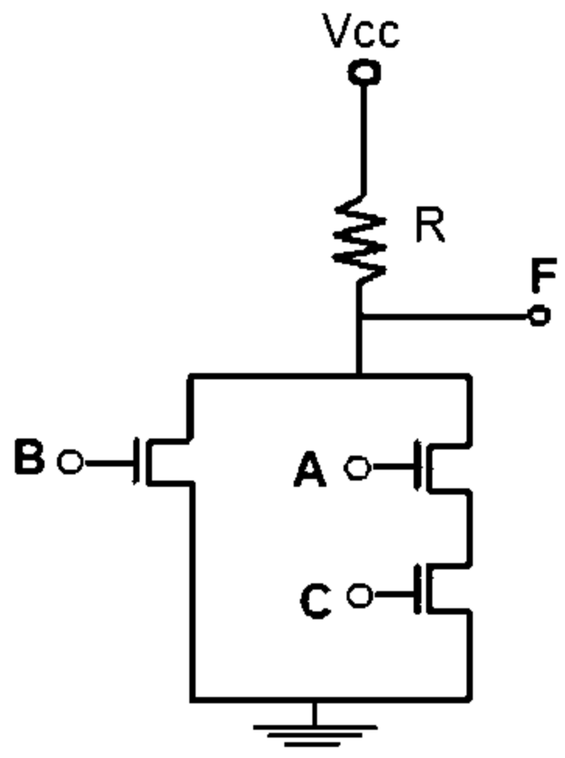
۱. $V_{GS}<V_t$ ۲. $V_{DS}>V_{GS}$ ۳. $V_{GS}>V_t$ ۴. $V_{DS}<V_{GS}$

۸- برای PMOS جریان I_{DS} در ناحیه اشباع، از کدام رابطه بدست می آید؟

۱. $I_{DS}=\frac{k}{2}(V_{GS}-V_t)$ ۲. $I_{DS}=\frac{k}{2}(V_{GS}-V_t)^2$

۳. $I_{DS}=(V_{GS}-V_t)$ ۴. $I_{DS}=(V_{GS}-V_t)^2$

۹- مدار زیر مربوط به کدام تابع است؟



۱. $\overline{(A+C).B}$ ۲. $\overline{(A.C+B)}$ ۳. $\overline{(A.B+C)}$ ۴. $\overline{(A+B).C}$

۱۰- حداقل تعداد ترانزیستورها برای پیاده سازی تابع Z=[(A+B)C'+E(F+G)]' برابر است با:

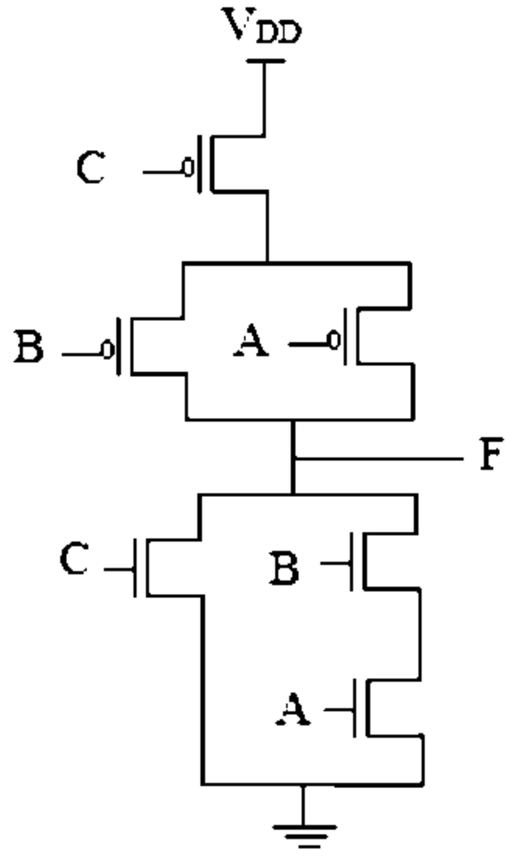
۱. 14 ۲. 12 ۳. 16 ۴. 10

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ، مهندسی کامپیوتر(سخت افزار) ۱۱۱۵۲۰۲

۱۱- تابع F در مدار شکل زیر برابر است با:



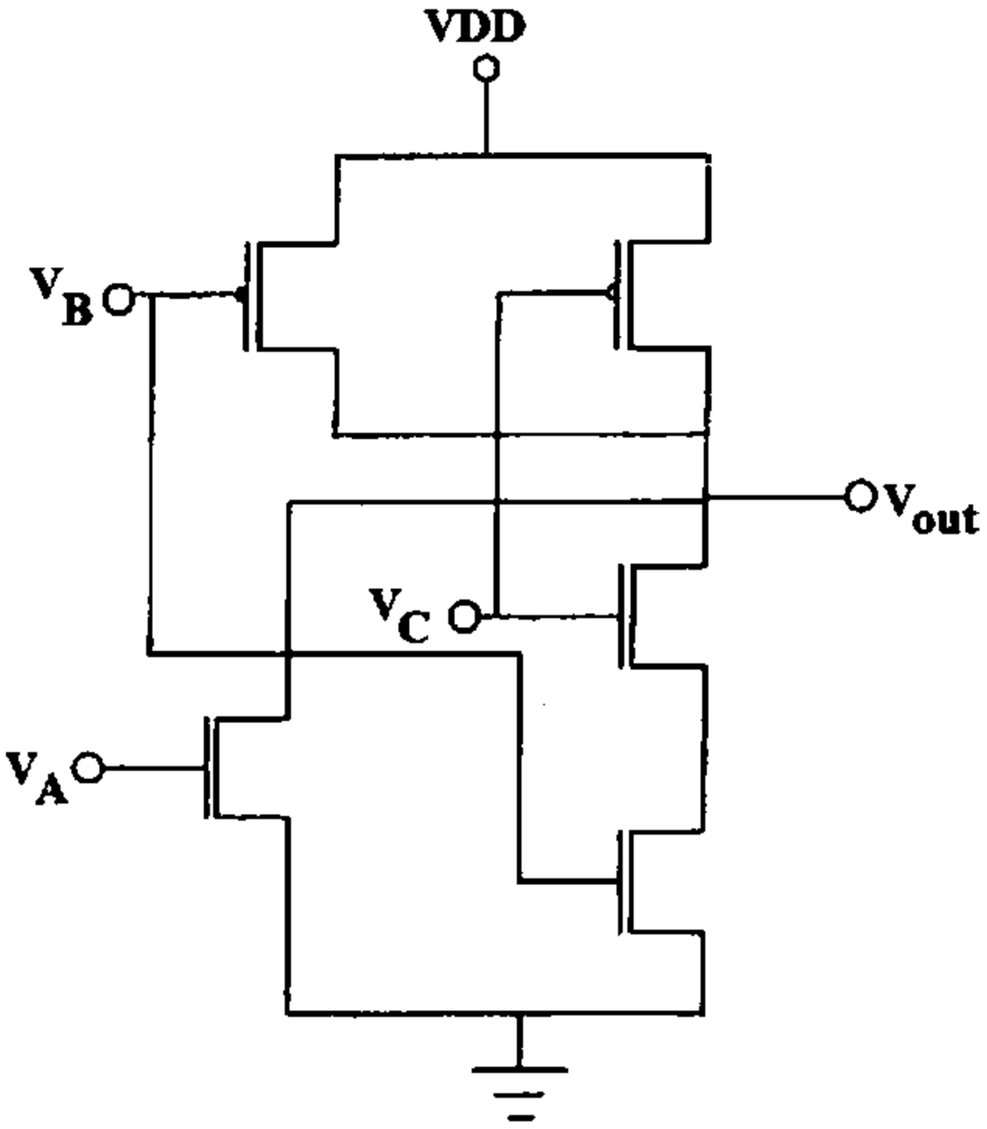
۱. F=(AB+C)
۲. F=(A'B'+C')'
۳. F=(AB+C)'
۴. F=(A+BC)'

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : یک ۱

عنوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ، مهندسی کامپیوتر(سخت افزار) ۱۱۱۵۲۰۲

۱۲- در مدار شکل زیر، به ازای کدام ترکیبات ورودی، خروجی در حالت X — قرار می‌گیرد؟



۱. $V_A = 0, V_B = 0, V_C = 0$

۲. $V_A = 1, V_B = 1, V_C = 1$

۳. $V_A = 1, V_B = 0, V_C = 1$

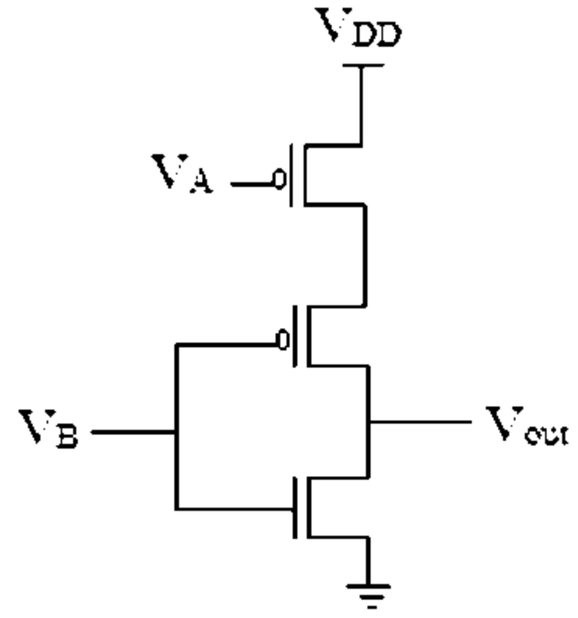
۴. $V_A = 0, V_B = 1, V_C = 0$

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ، مهندسی کامپیوتر(سخت افزار) ۱۱۱۵۲۰۲

۱۳- در مدار شکل زیر اگر V_A بالا و V_B پایین باشد، خروجی چه حالتی پیدا می کند؟



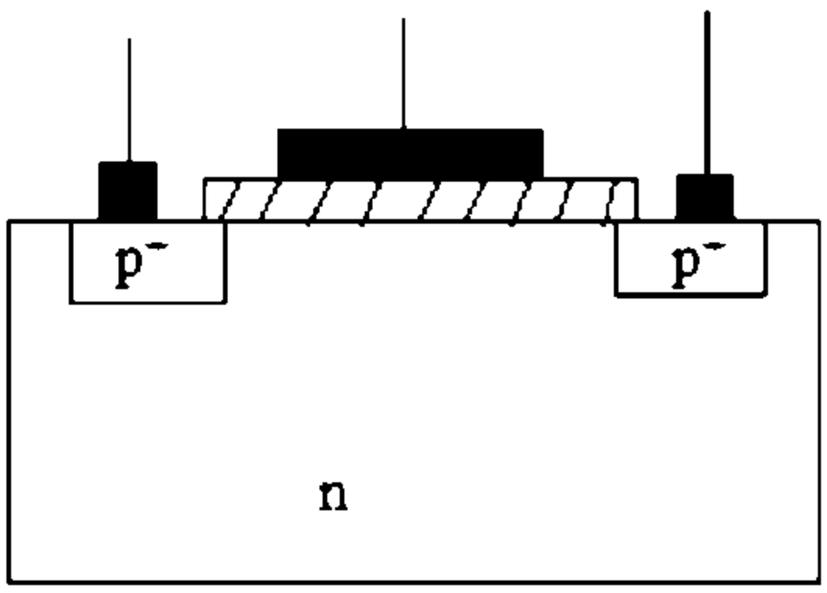
۱. بالا ۲. امپدانس بالا ۳. پایین ۴. نامشخص

۱۴- اساس کار مدارهای پویا برچیست؟

۱. شارژ خازن های پارازیتی ۲. دشارژ خازن های پارازیتی

۳. شارژ خازن های پارازیتی و دشارژ خازن های پارازیتی ۴. هیچکدام

۱۵- شکل زیر ساختار چه عنصری را نشان می دهد؟



۱. ترانزیستور PMOS ۲. دیود PN ۳. ترانزیستور NMOS ۴. ترانزیستور دو قطبی

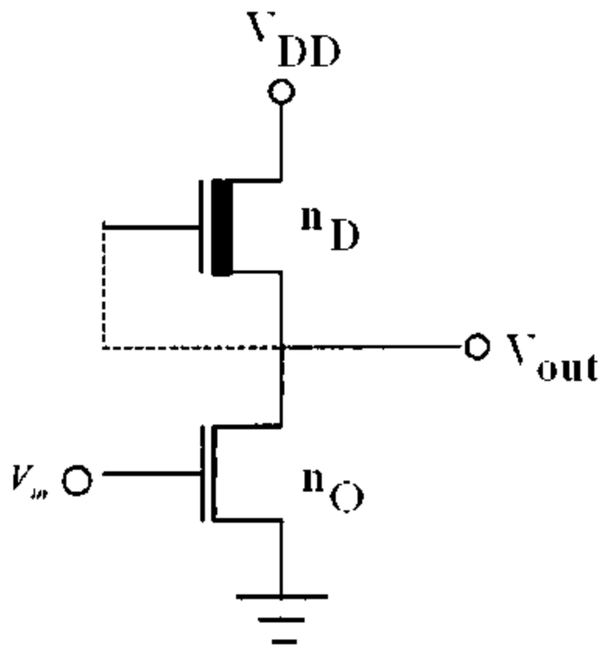
تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ، مهندسی کامپیوتر(سخت افزار) ۱۱۱۵۲۰۲

۱۶- برای شکل زیر، حداقل ولتاژ خروجی را بدست آورید؟ (

$$((\frac{W}{L})_D = \frac{10\mu m}{10\mu m}, (\frac{W}{L})_O = \frac{20\mu m}{5\mu m}, V_{T_D} = -3v, V_{T_n} = 1v, V_{DD} = 5V$$



۱. 0/29 ۲. 2/5 ۳. 1 ۴. 5

۱۷- کدام یک جز مزایای تکنیک مداری گیت TTL شاتکی نیست؟

۱. زوج دارلینگتون
۲. تاثیر ولتاژهای منفی ورودی
۳. پایین بر فعال
۴. بالابر فعال

۱۸- کدام گزینه اشتباه است؟

۱. منطق TTL از منطق DTL تحول یافته است.
۲. برای افزایش سرعت TTL با استفاده از دیود شاتکی بین بیس و کلکتور، از اشباع ترانزیستورها جلوگیری می شود.
۳. منطق ECL سریعترین خانواده مدار منطقی بعد از گالیوم آرسنایید است.
۴. طبقه خروجی توتم پل از یک ترانزیستور بیس مشترک تشکیل شده است.

۱۹- مدل ابرز- مول چیست؟

۱. مدلی مبتنی بر این واقعیت که BJT از ۴ پیوند تشکیل شده است.
۲. مدلی مبتنی بر این واقعیت که BJT از ۳ پیوند تشکیل شده است.
۳. مدلی مبتنی بر این واقعیت که BJT از ۲ پیوند تشکیل شده است.
۴. مدلی مبتنی بر این واقعیت که BJT از ۱ پیوند تشکیل شده است.

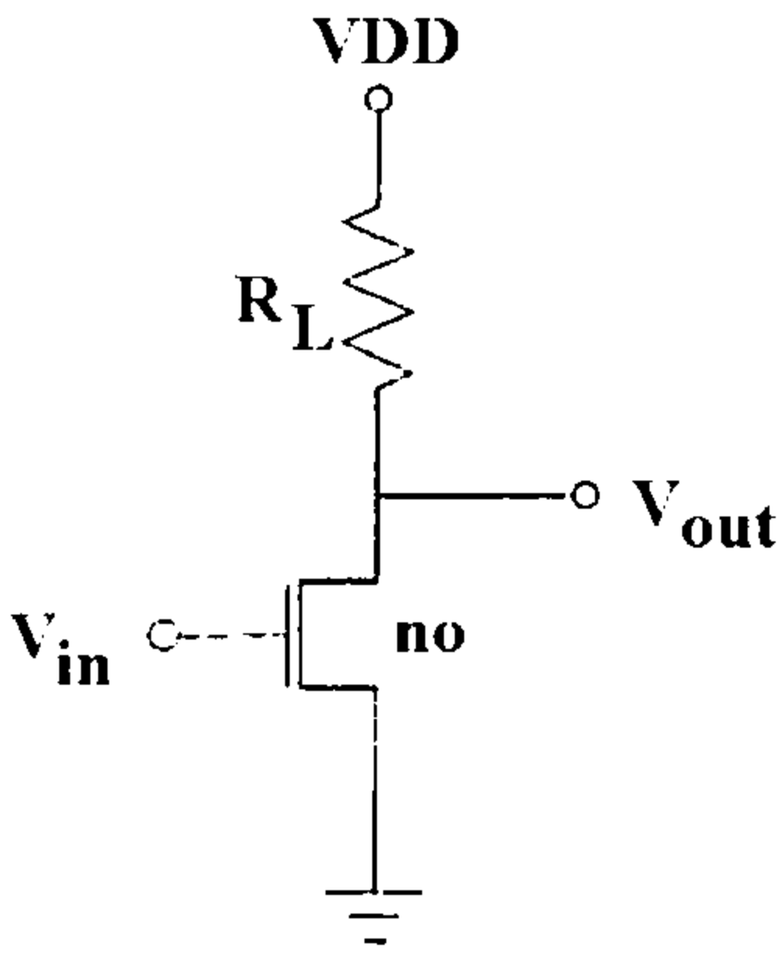
تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ، مهندسی کامپیوتر(سخت افزار) ۱۱۱۵۲۰۲

۲۰- در مدار شکل زیر نقطه میانی مشخصه انتقال ولتاژ کدام است؟

$k'_n = 20\frac{\mu A}{V^2}, \left(\frac{W}{L}\right)_{no} = \frac{10}{5}, V_{th} = 1V, V_{DD} = 3V, R_L = 50k\,\Omega$



۱. 1.25 ۲. 1.5 ۳. 2 ۴. 2.5

۲۱- چه زمانی اتصال مستقیم CMOS به STTL امکان پذیر است؟

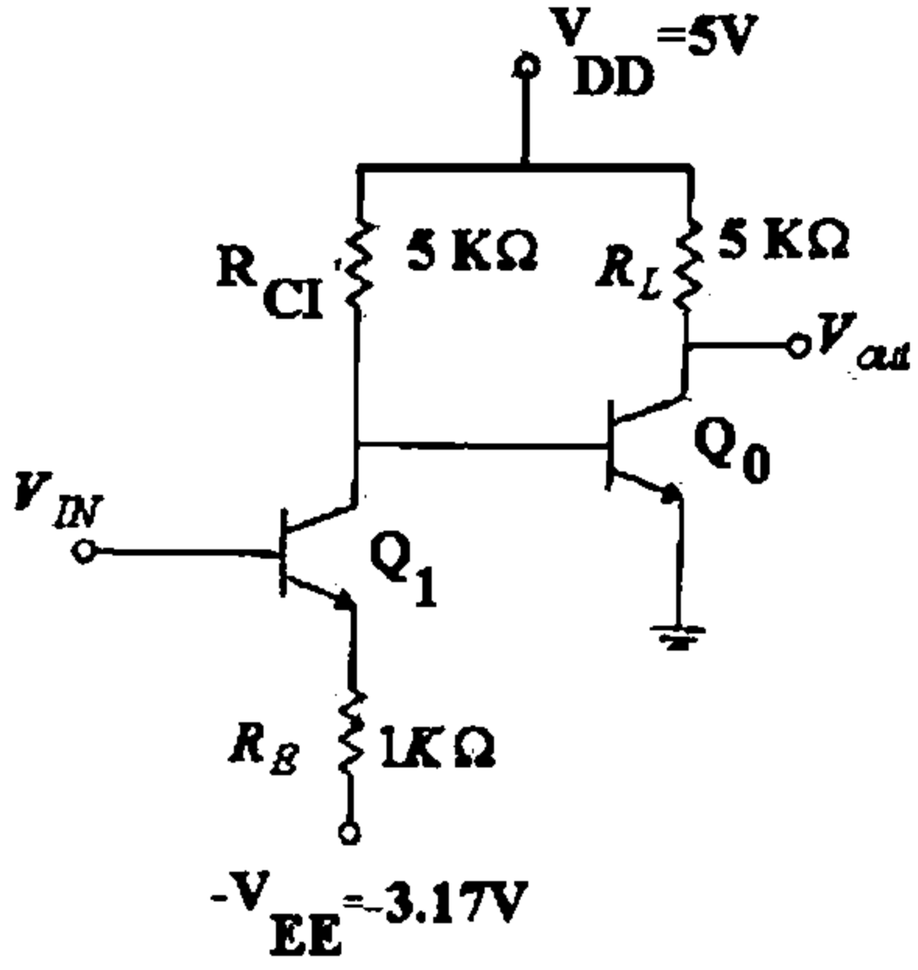
۱. ورودی STTL در سطح پایین باشد.
۲. خروجی CMOS در سطح بالا باشد.
۳. خروجی STTL در سطح بالا باشد.
۴. ورودی CMOS در سطح بالا باشد.

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال

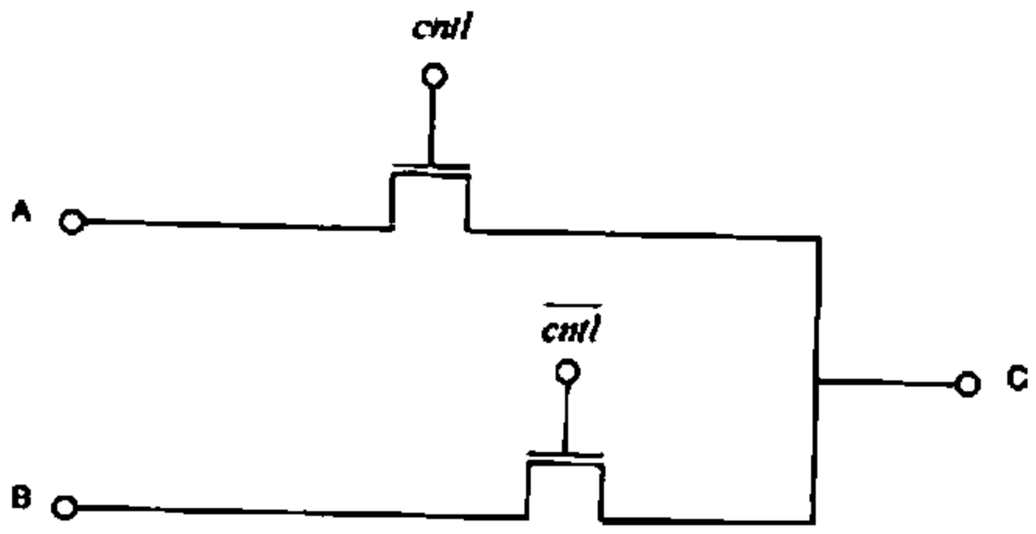
رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ، مهندسی کامپیوتر(سخت افزار) ۱۱۱۵۲۰۲

۲۲- مدار زیر کدام نوع مبدل را نشان می دهد؟



۱. مبدل ECL به CMOS
۲. مبدل CMOS به ECL
۳. مبدل STTL به CMOS
۴. مبدل STTL به ECL

۲۳- مدار رسم شده، معرف کدام یک از گزینه ها است؟



۱. مالتی پلکسر ۲ به ۱
۲. گیت XOR
۳. مدار لچ
۴. مدار جبران کننده افت ولتاژ

۲۴- در قسمت هایی از سیستم دیجیتال که سرعت ..... مورد نیاز باشد ..... می تواند استفاده شود.

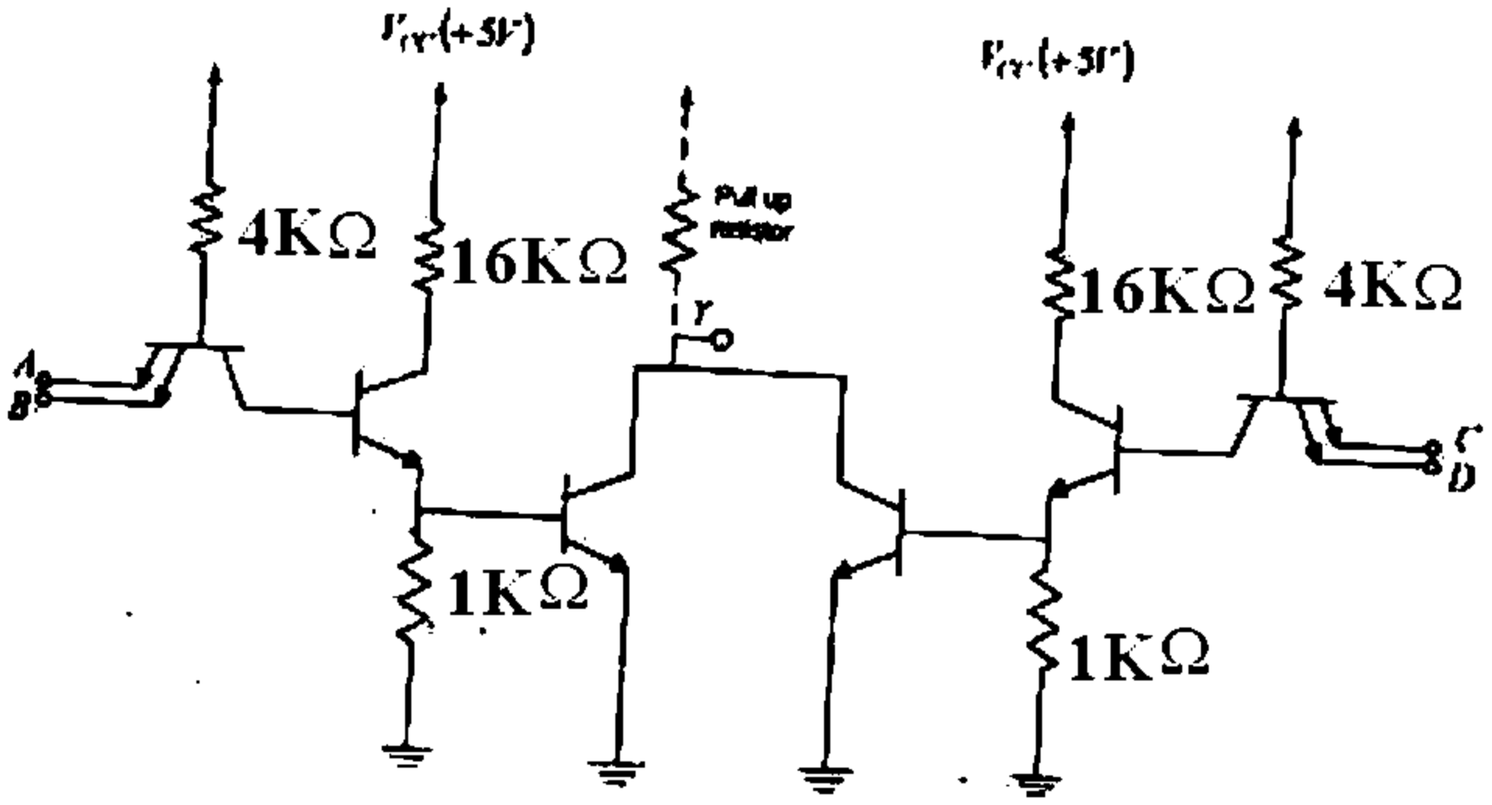
۱. بالا، ECL
۲. پایین، ECL
۳. بالا، CMOS
۴. پایین، CMOS

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ، مهندسی کامپیوتر(سخت افزار) ۱۱۱۵۲۰۲

۲۵- شگل زیر، بیانگر کدام تابع است؟



۱. تابع $F=(AB+CD)'$

۲. تابع $F=A'B+CD$

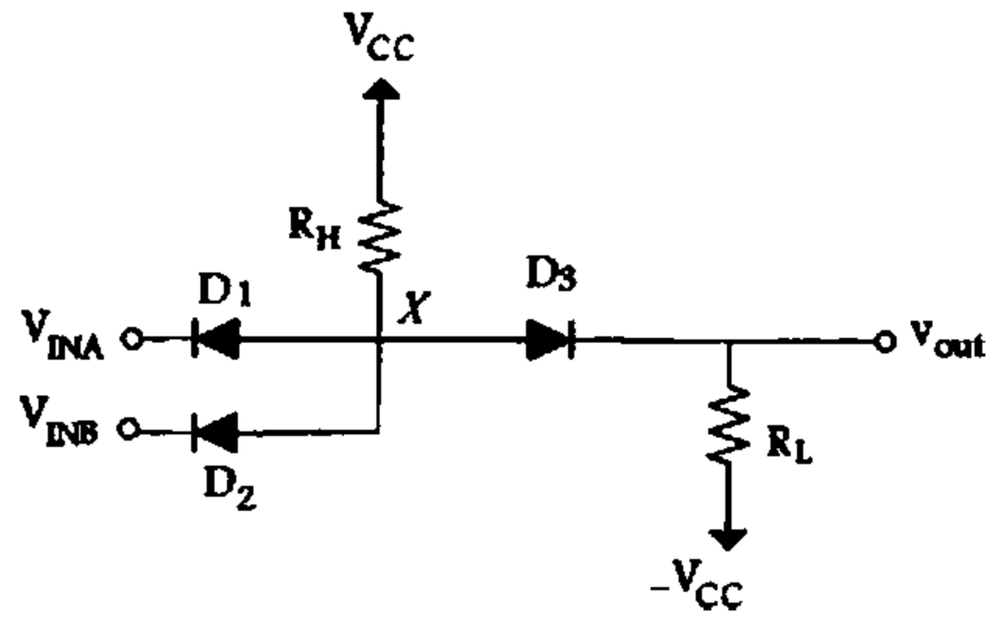
۳. تابع $F=AB'+CD$

۴. تابع $F=AB+CD$

سوالات تشریحی

۱- برای مدار شکل زیر مشخصه انتقال ولتاژ را رسم کنید و مقدار V_{OL} و V_{OH} را نیز به دست آورید. ۱.۲۰ نمره

$$V_D(on)=0.7v \quad , \quad V_{CC}=4v \quad , \quad R_H=1k\,\Omega \; , \; R_L=2\,k\,\Omega$$



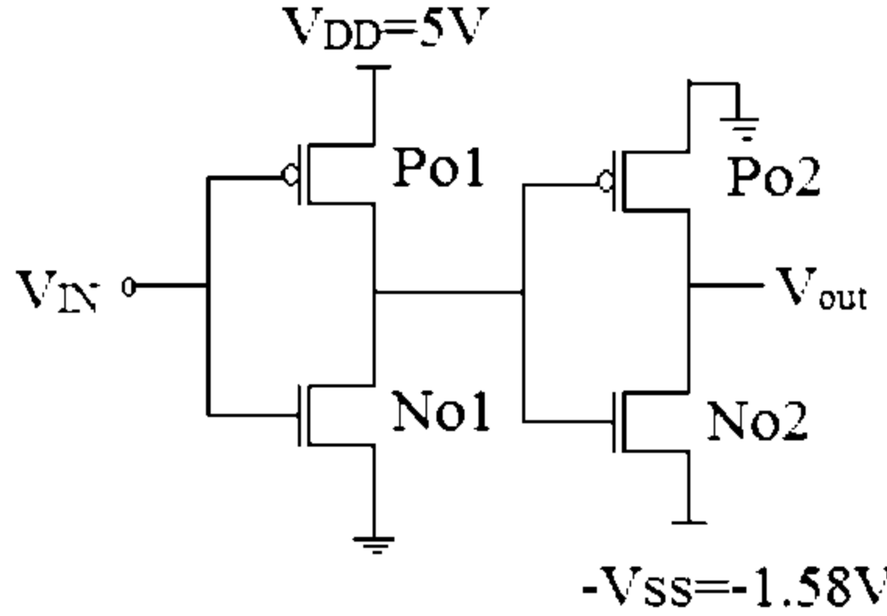
۲- تابع $F=\overline{(AB+\overline{(C+D)}+E)}$ را پیاده سازی کنید. ۱.۲۰ نمره

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ، مهندسی کامپیوتر(سخت افزار) ۱۱۱۵۲۰۲

۳- در مدار شکل زیر با توجه به ولتاژ تغذیه ها مبدل چه گیتهایی را نشان می دهد؟ چگونگی کارکرد آنرا توضیح دهید. ۱،۲۰ نمره



۴- یک مالتی پلکسر ۸ به ۱ را با استفاده از ترانزیستور عبور طراحی نموده و و نحوه عملکرد آن را توضیح دهید. ۱،۲۰ نمره

۵- ماکزیمم ظرفیت خروجی را برای یک گیت RTL با مشخصات زیر را به دست آورید. ۱،۲۰ نمره

$V_{CC} = 5V$, $R_B = 10k\,\Omega$, $R_C = 1k\,\Omega$, $V_{CE}(sat) = 0.2V$,
$\beta_F = 25$, $V_{BE}(sat) = V_{BE}(FA) = 0.8V$

1115202 - 96-97-1

رقم السؤال	الإجابة الصحيحة	الإجابة المختارة	
1	ب		عادي
2	ب		عادي
3	الف		عادي
4	الف		عادي
5	ج		عادي
6	د		عادي
7	ج		عادي
8	ب		عادي
9	ب		عادي
10	الف		عادي
11	ج		عادي
12	ج		عادي
13	ب		عادي
14	ج		عادي
15	الف		عادي
16	الف		عادي
17	ب		عادي
18	د		عادي
19	ج		عادي
20	ج		عادي
21	ب		عادي
22	الف		عادي
23	الف		عادي
24	الف		عادي
25	الف		عادي

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری ، مهندسی کامپیوتر(سخت افزار) ۱۱۱۵۲۰۲

استفاده از ماشین حساب مهندسی مجاز است

سوالات تشریحی

۱- صفحه ۳۹ — **۱،۲۰ نمره**

۲- ص84 — **۱،۲۰ نمره**

۳- مبدل CMOS به ECL است. زیرا در طبقه اول ولتاژ تغذیه ۵ ولت است پس مربوط به گیت CMOS است و طبقه دوم دارای تغذیه منفی است که گیتهای ECL حد ولتاژ منفی دارند. عملکرد مدار با توجه به تغییر ورودی مشخص است. — **۱،۲۰ نمره**

۴- مثال (۵-۱) متن کتاب ص ۱۴۹ (شکل ۵-۶) — **۱،۲۰ نمره**

۵- صفحات ۲۱۲ تا ۲۱۳ — **۱،۲۰ نمره**

94-95-1

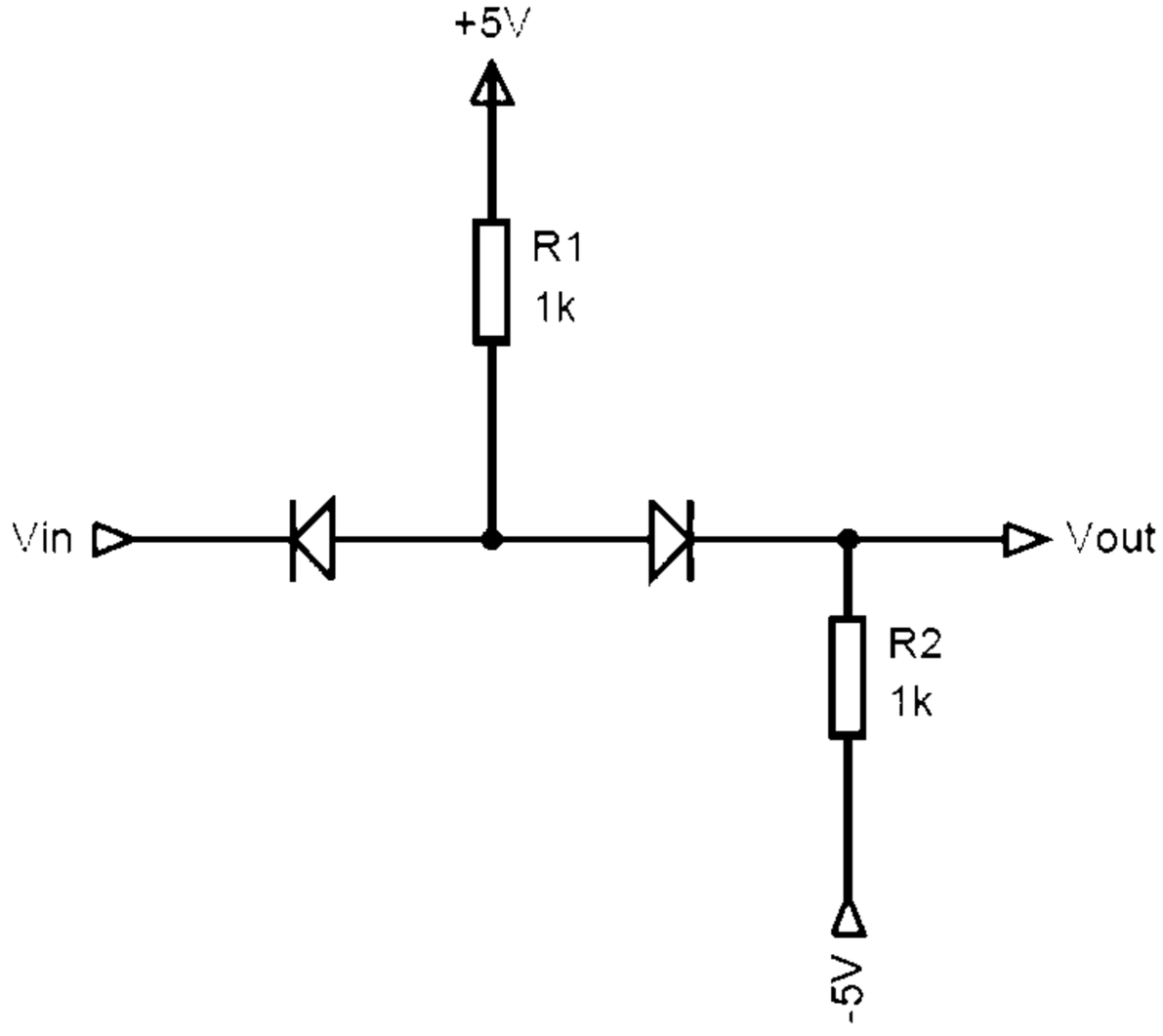
تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

استفاده از ماشین حساب ساده مجاز است

۱- در مدار شکل زیر V_{OH}, V_{OL} را بدست آورید



۱. $V_{OH} = -0.35V, V_{OL} = -5V$

۲. $V_{OH} = +5V, V_{OL} = -0.35V$

۳. $V_{OH} = +5V, V_{OL} = +0.35V$

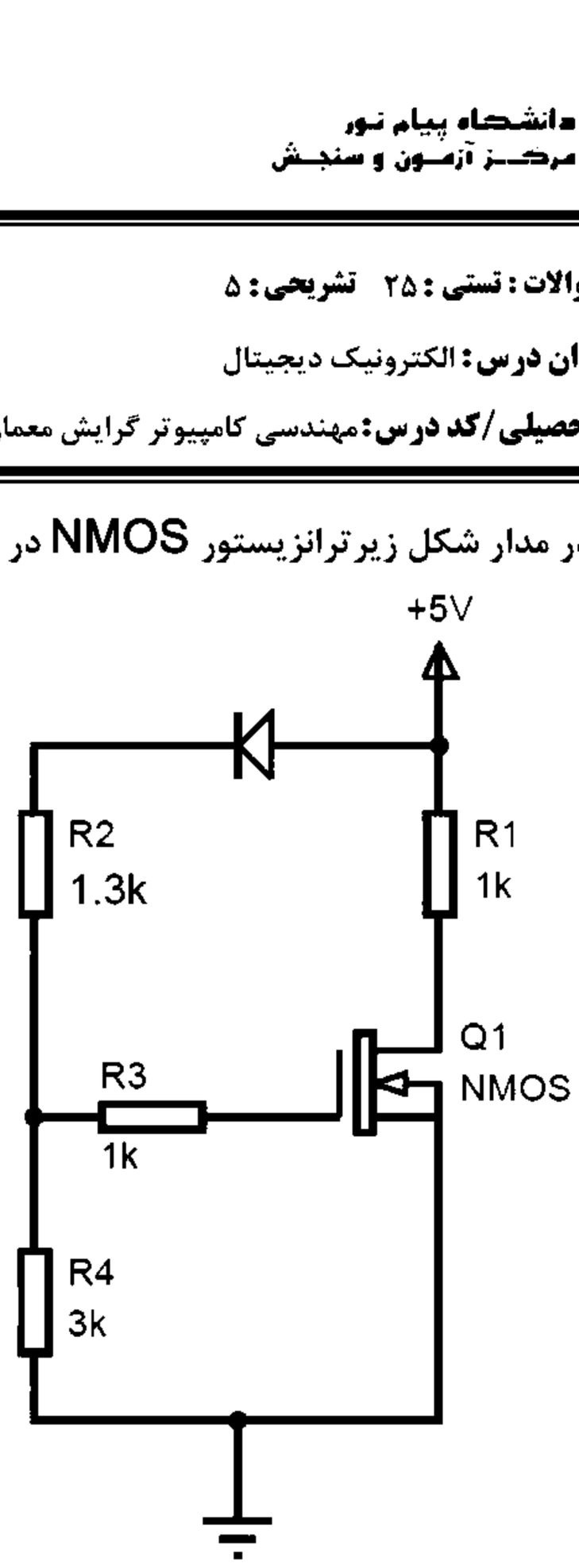
۴. $V_{OH} = +0.35V, V_{OL} = -5V$

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۲- در مدار شکل زیرترانزیستور NMOS در چه وضعیتی است؟ $V_T = 1 \;\; K_n = 1$



۱. فعال ۲. قطع ۳. اشباع ۴. فعال معکوس

۳- برای انکه ترانزیستور PMOS در حالت تریودی (فعال) باشد کدام روابط ولتاژی برای آن باید برقرار باشد؟

۱. $V_{DS} + V_T > V_{GS}$ ۲. $V_{DS} + V_T < V_{GS}$ ۳. $V_{DS} + V_T \geq V_{GS}$ ۴. $V_{DS} + V_T \leq V_{GS}$

۴- با فرض اینکه ولتاژ منبع تغذیه V_{DD} ثابت بماند تغییر پارامتر های L و W با ضریب $(\alpha > 1)\frac{1}{\alpha}$ چه تاثیری بر روی جریان اشباع در گیت های با تکنولوژی MOSFET دارد؟

۱. تغییر W باعث کاهش با ضریب $\frac{1}{\alpha}$
۲. تغییر L باعث کاهش با ضریب $\frac{1}{\alpha}$
۳. تغییر W باعث افزایش با ضریب α
۴. تغییر L باعث افزایش با ضریب α^2

۵- کدام گزینه صحیح است؟

۱. ظرفیت خروجی گیت در حالتی که ولتاژ خروجی $V_{OH}(MAX)$ باشد محاسبه می شود.
۲. ظرفیت خروجی گیت در حالتی که ولتاژ خروجی $V_{OL}(MIN)$ باشد محاسبه می شود.
۳. ظرفیت ورودی گیت در حالتی که ولتاژ ورودی $V_{IL}(MIN)$ باشد محاسبه می شود.
۴. ظرفیت ورودی گیت در حالتی که ولتاژ ورودی $V_{III}(MAX)$ باشد محاسبه می شود.

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۶- اثر بدنه برای ترانزیستور های MOSFET بر کدام مشخصه ولتاژی تاثیر گذار است؟

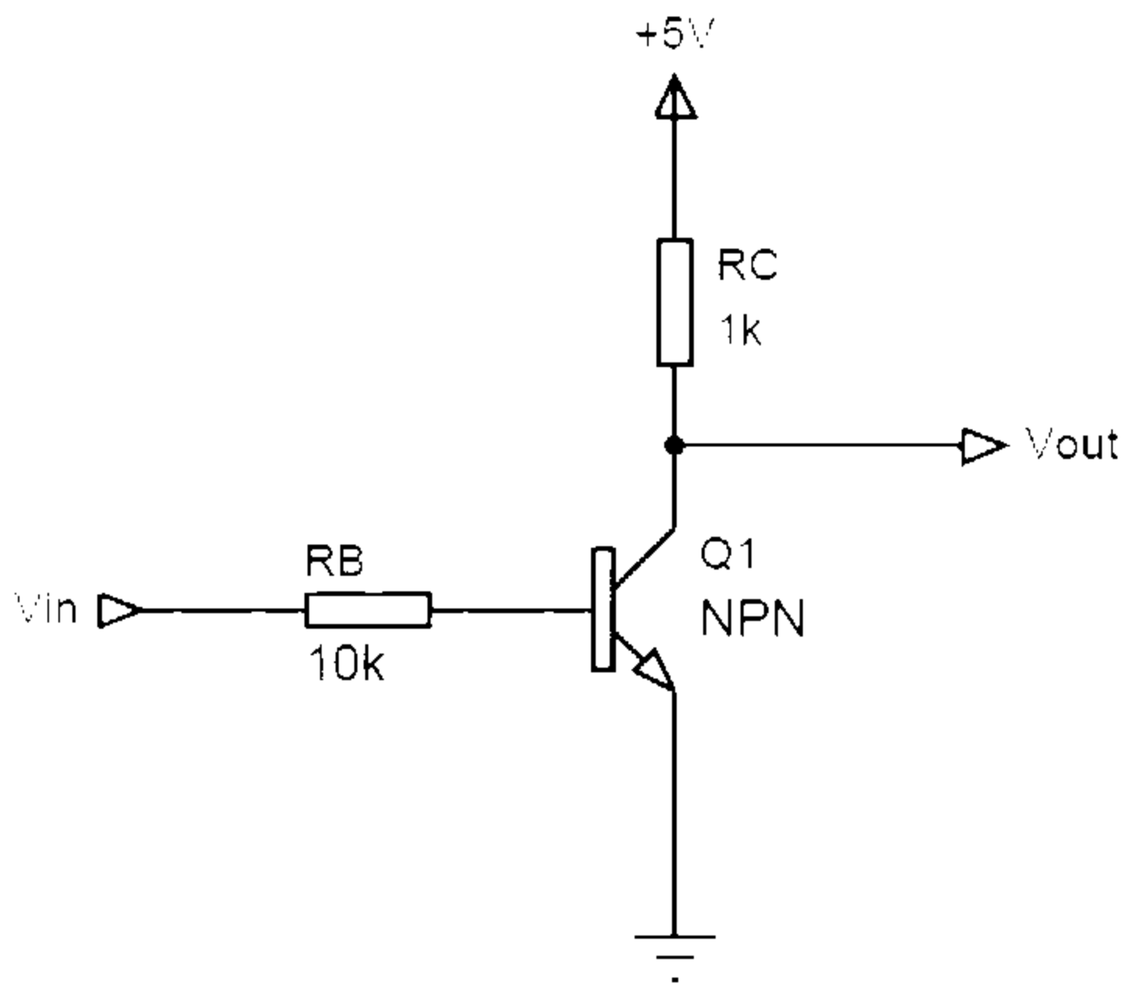
۱. V_{DS} ۲. V_{GS} ۳. V_T ۴. V_{GD}

۷- کدام گزینه روابط صحیح جریان های ترانزیستور BJT را نشان می دهد؟

۱. در حالت فعال : $I_C = \beta_F I_B, I_C = I_B + I_E$ ۲. در حالت فعال معکوس : $I_C = \beta_R I_B, I_C = I_B + I_E$

۳. در حالت اشباع : $I_C <= \beta_F I_B, I_E = I_B + I_C$ ۴. در حالت فعال معکوس : $I_C = \beta_R I_E, I_C = I_B + I_E$

۸- ظرفیت خروجی گیت زیر چند است؟ $\beta_F = 50, V_{BE}(sat) = 0.7V, V_{BE}(FA) = 0.7V$



۱. ۲۰ ۲. ۳۳ ۳. ۱۲ ۴. ۳۰

۹- ظرفیت ورودی یک گیت NAND برابر 5 گیت است اگر $V_{BE}(FA) = 1.25V$ باشد حداکثر مقدار $V_{CE}(sat)$ برای این گیت چقدر است؟

۱. 0.2V ۲. 0.25V ۳. 0.24V ۴. 0.1V

۱۰- کدامیک از موارد زیر از دلایل کندی پاسخ منطق DTL نیست؟

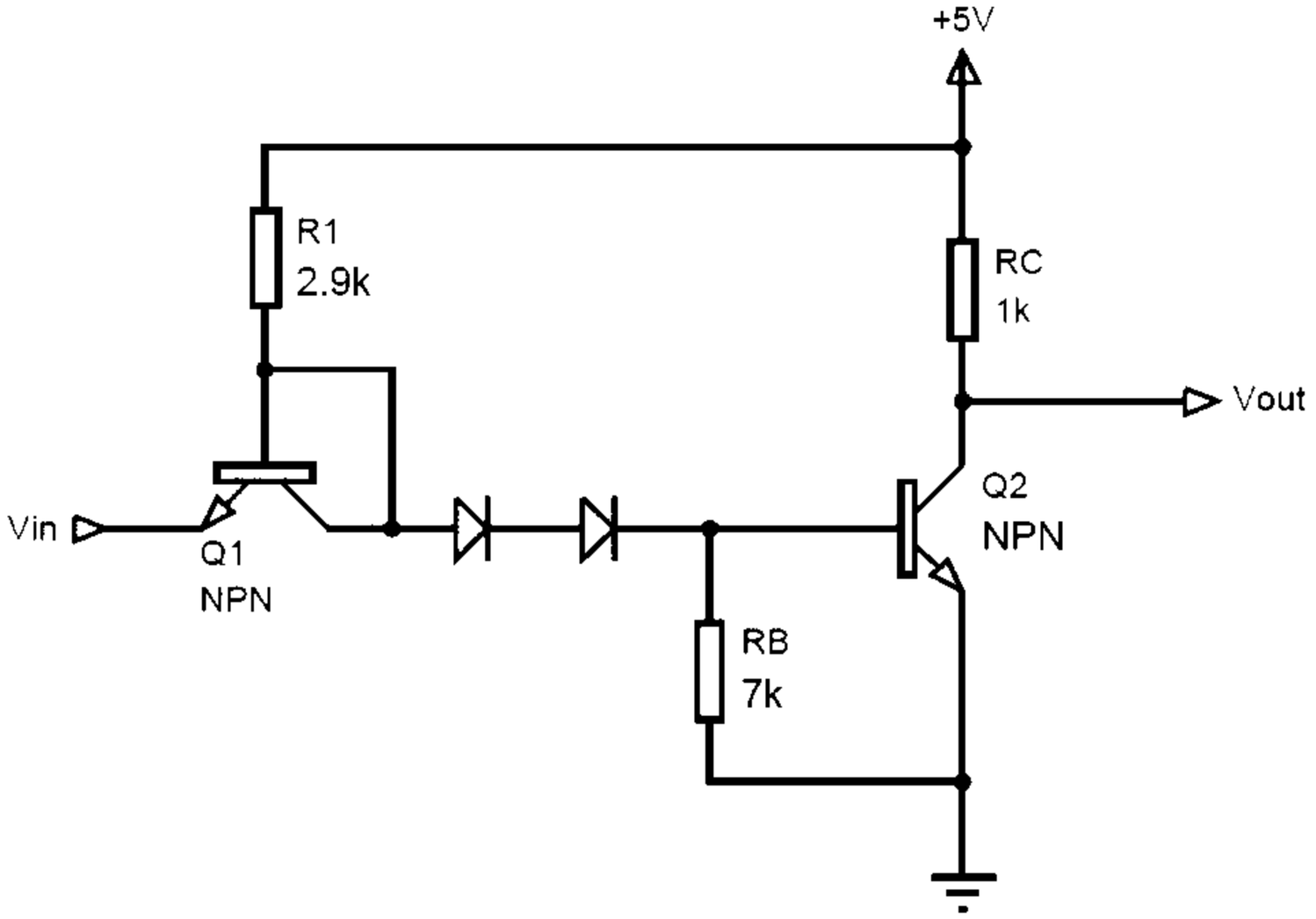
۱. زمان طولانی صفر شدن ولتاژ خروجی
۲. زمان طولانی صعود ولتاژ خروجی
۳. وجود خازن بار C_L در خروجی
۴. اتلاف توان

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال

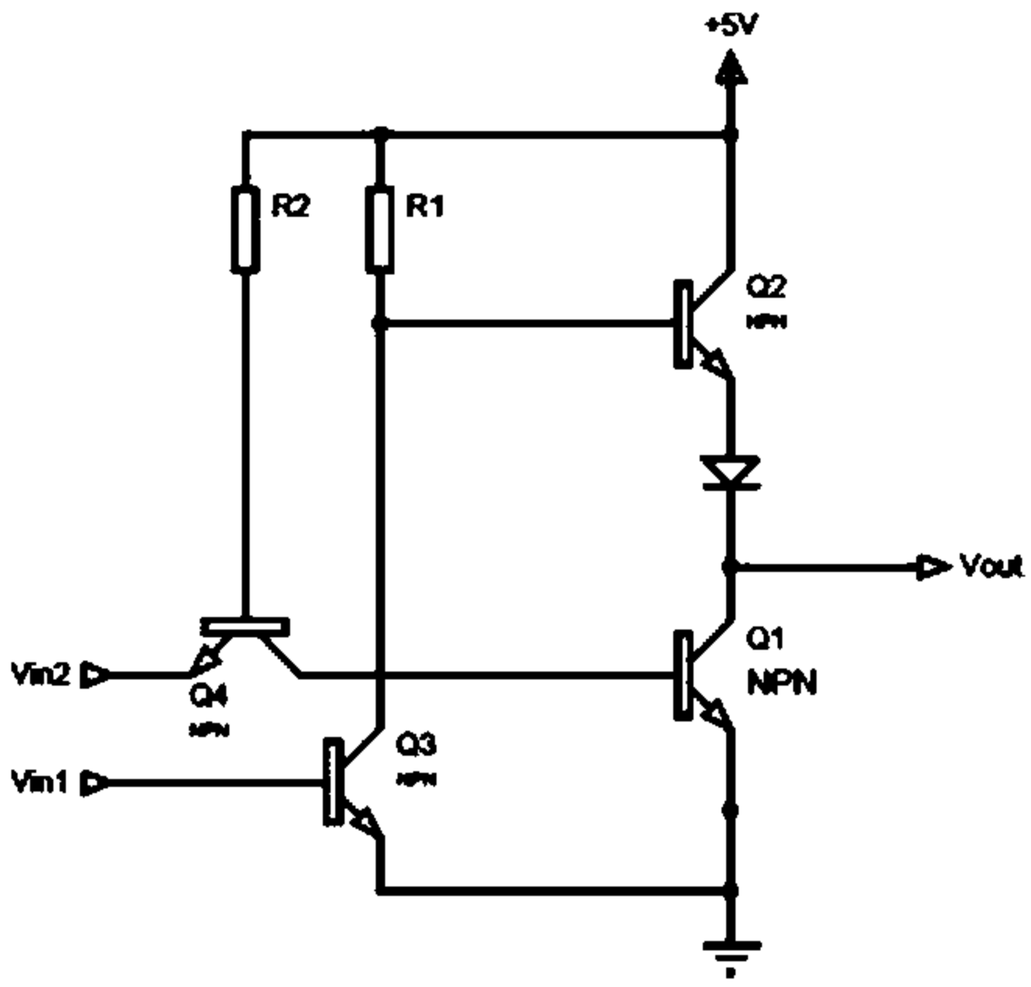
رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۱۱- در مدار زیر ترانزیستور Q_2 چند است؟ $V_{IN}=+5V \quad V_{CE}(sat)=0.2V$ β_F



۱. 2 ۲. 50 ۳. 5 ۴. 20

۱۲- مدار زیر مانند چه گیتی عمل می کند؟



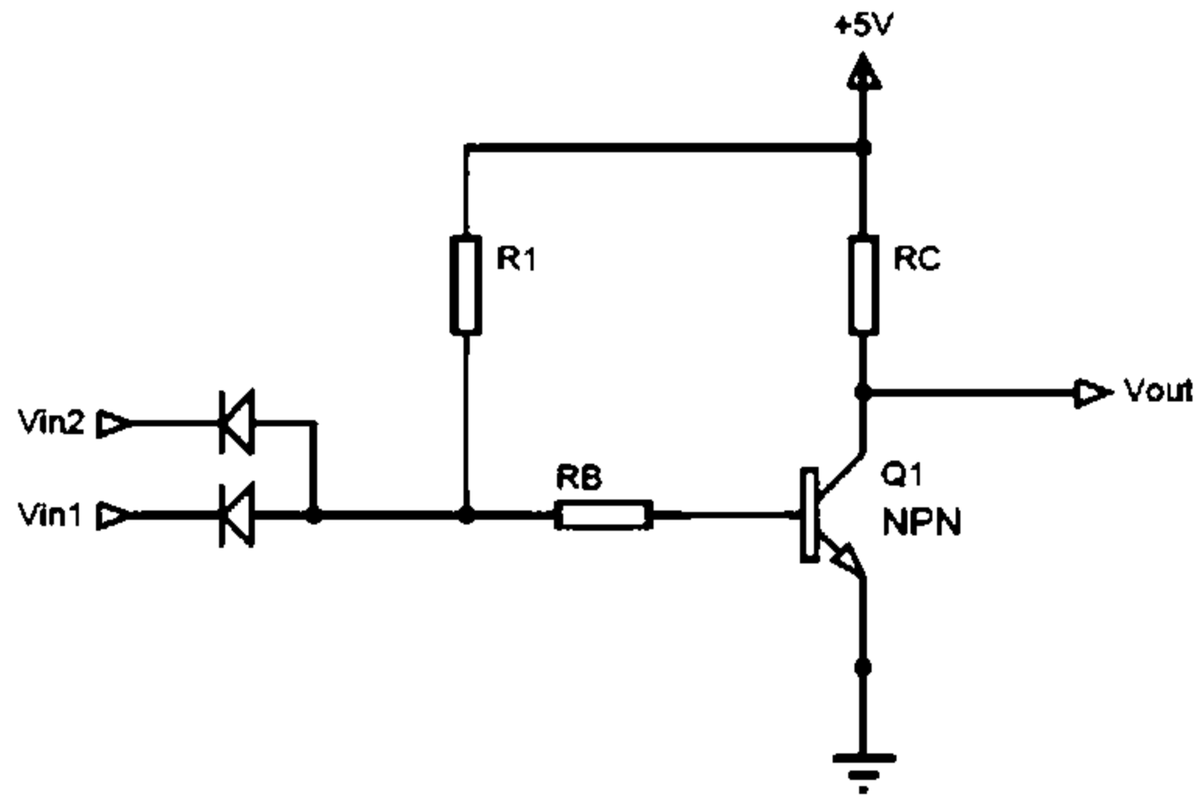
۱. گیت NOT سه حالته ۲. NAND ۳. AND ۴. بافر سه حالته

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

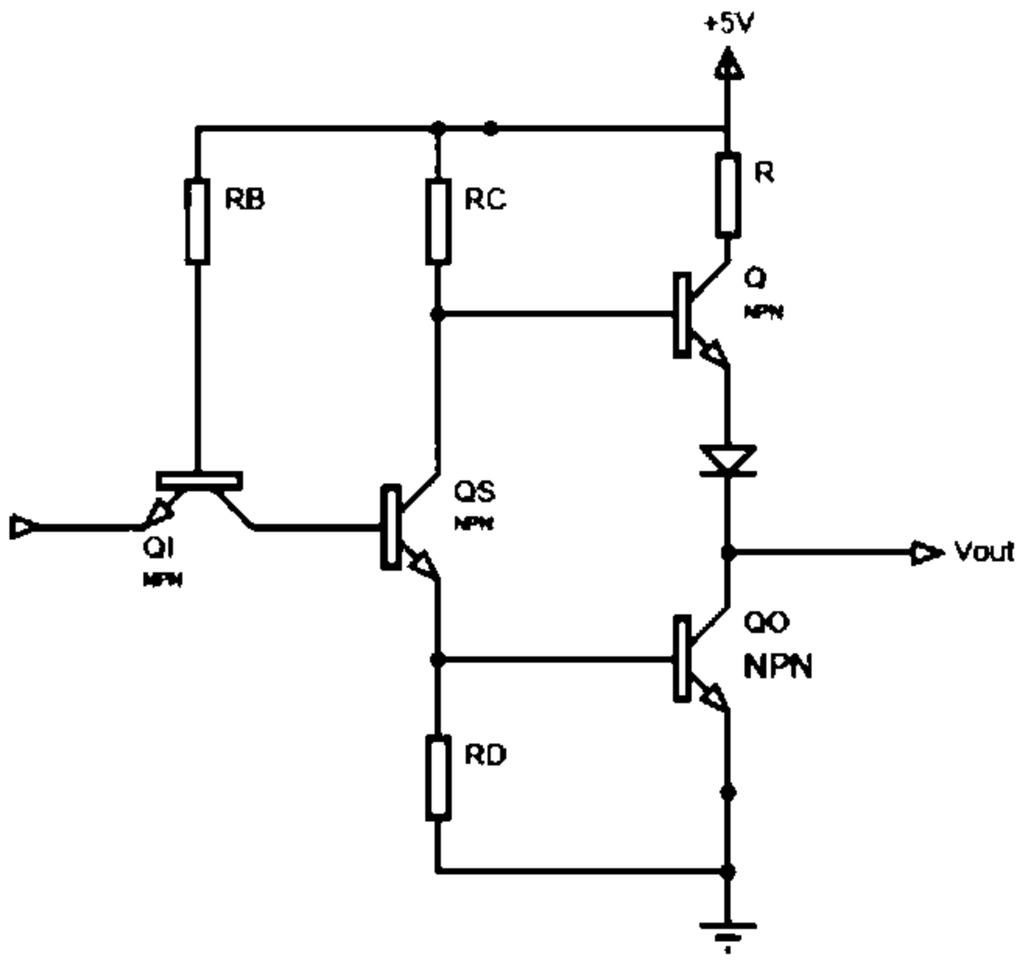
رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۱۳- مدار زیر مانند چه گیتی عمل می کند؟



۱. NAND ۲. OR ۳. AND ۴. NOR

۱۴- کدام رابطه در مورد مدار زیر صحیح نیست؟



۱. $I_{B.O} = I_{E.S}(sat) - I_{RD}$

۲. $I_{RD} = \frac{V_{BE.O}(sat)}{RD}$

۳. $I_{OL} = I_{E.O}(sat)$

۴. $I_{E.S}(sat) = I_{B.S} + I_{C.S}$

۱۵- کدام یک جز مزایای تکنیک مداری گیت TTL شاتکی نیست؟

۱. زوج دارلینگتون

۲. تاثیر ولتاژهای منفی ورودی

۳. پایین بر فعال

۴. بالابر فعال

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۱۶- کدام یک جز خصوصیات TTL شاتکی کم توان نیست؟

۱. دیود های شاتکی
۲. تاخیر انتشار کم
۳. مقاومت های بزرگتر
۴. سطح سیلیسیم کمتر

۱۷- کدام یک جز خصوصیات منطق ECL است؟

۱. حاشیه امنیت نویز پایین
۲. توانایی تولید منطق AND مرکب
۳. عدم وابستگی ظرفیت خروجی به ولتاژهای تراز منطقی
۴. سرعت پایین

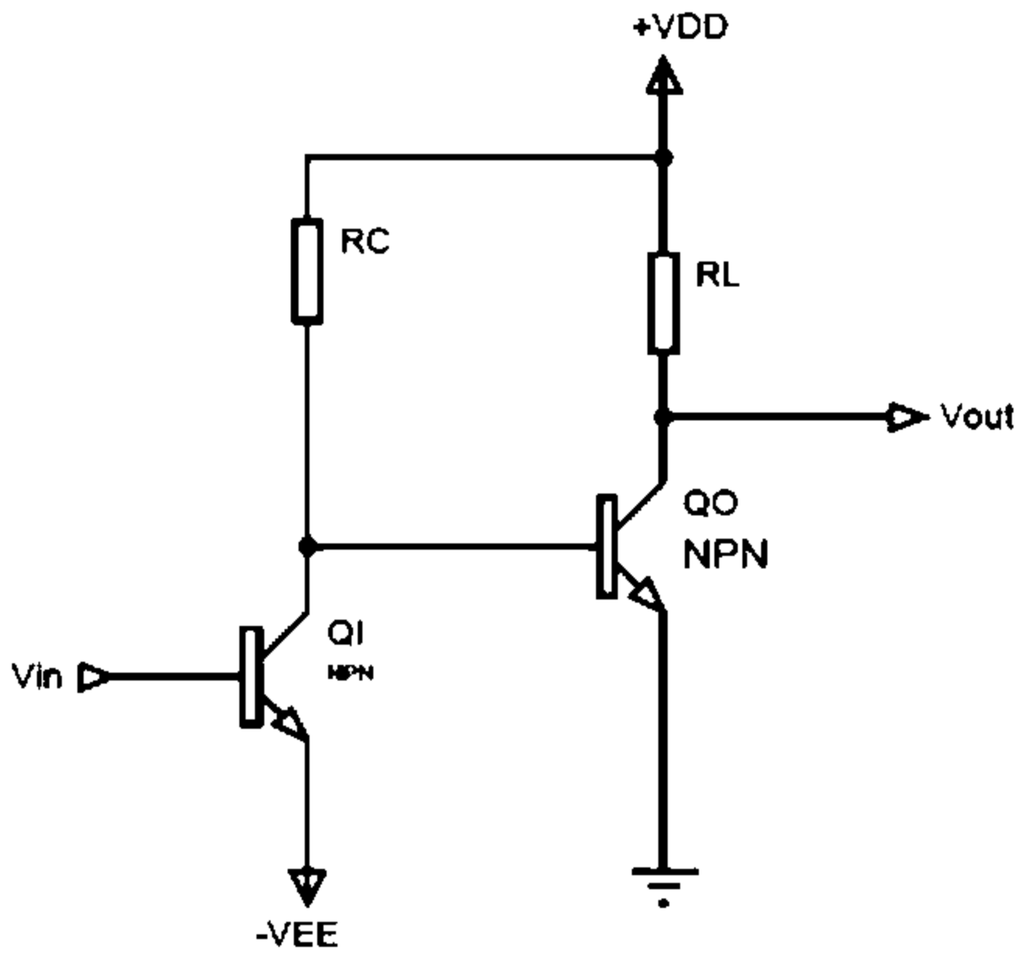
۱۸- کدام گزینه صحیح است؟

۱. منطق CMOS مصرف توان بیشتری نسبت به TTL دارد.
۲. با افزایش سرعت در هر تکنولوژی ساخت گیت مصرف توان افزایش می یابد .
۳. منطق MECL دارای مصرف توان پایین و سرعت زیاد است.
۴. منطق ALSTTL دارای مصرف توان بیشتر و سرعت کمتری نسبت به MECL است.

۱۹- مدارواسط برای اتصال منطق STTL به CMOS چیست؟

۱. اتصال یک مقاومت بالابر به مدار CMOS
۲. استفاده از مدار تزویج امیتری
۳. استفاده از بافر سه حالته
۴. استفاده از منطق DTL

۲۰- مدار زیر چه کاری انجام می دهد؟



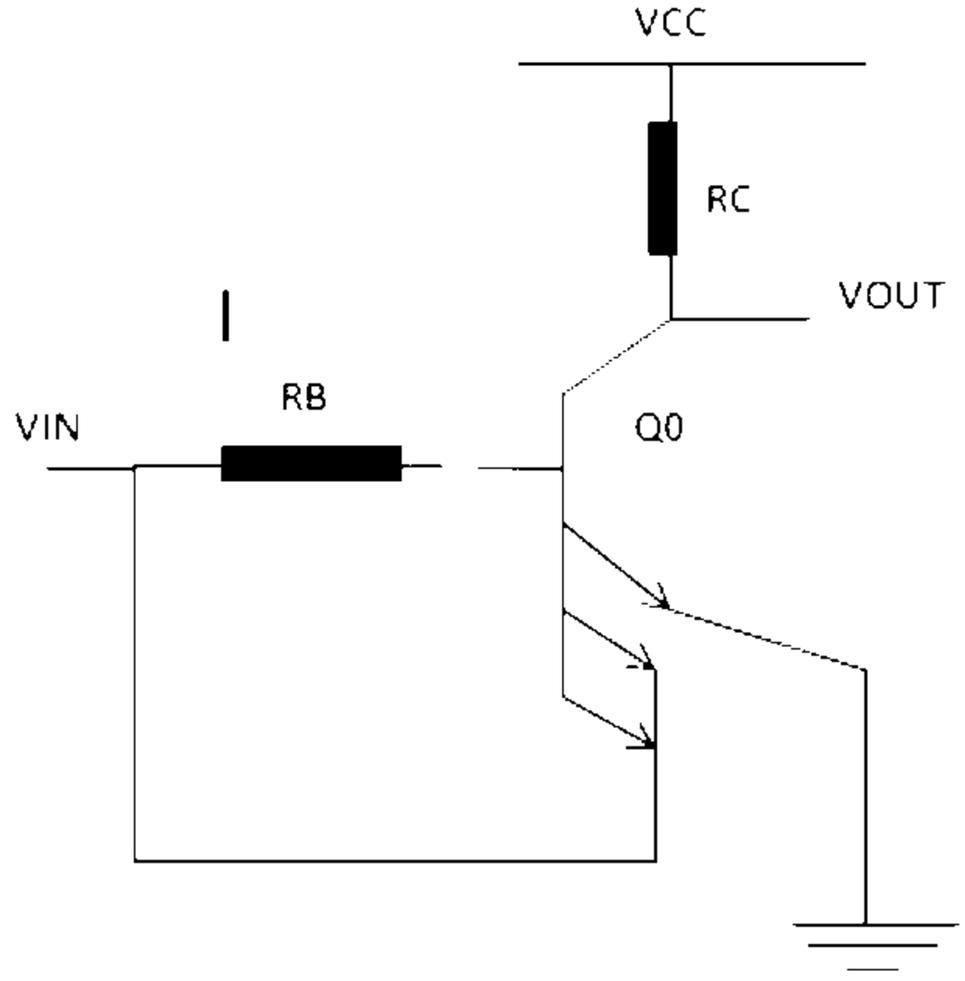
۱. مبدل TTL به ECL
۲. مبدل ECL به CMOS
۳. مبدل ECL به TTL
۴. مبدل CMOS به TTL

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۲۱- کدام گزینه در مورد مدار زیر صحیح است؟



۱. ترانزیستور همواره قطع است.

۲. ترانزیستور همواره در حالت اشباع است.

۳. $V_{OL} = V_{CE}(sat)$

۴. مدار مانند بافر سه حالته عمل می کند.

۲۲- کدام تکنولوژی ساخت گیت می تواند با حداقل ترانزیستور یک تابع منطقی را به همراه متمم تابع منطقی در خروجی تولید کند؟

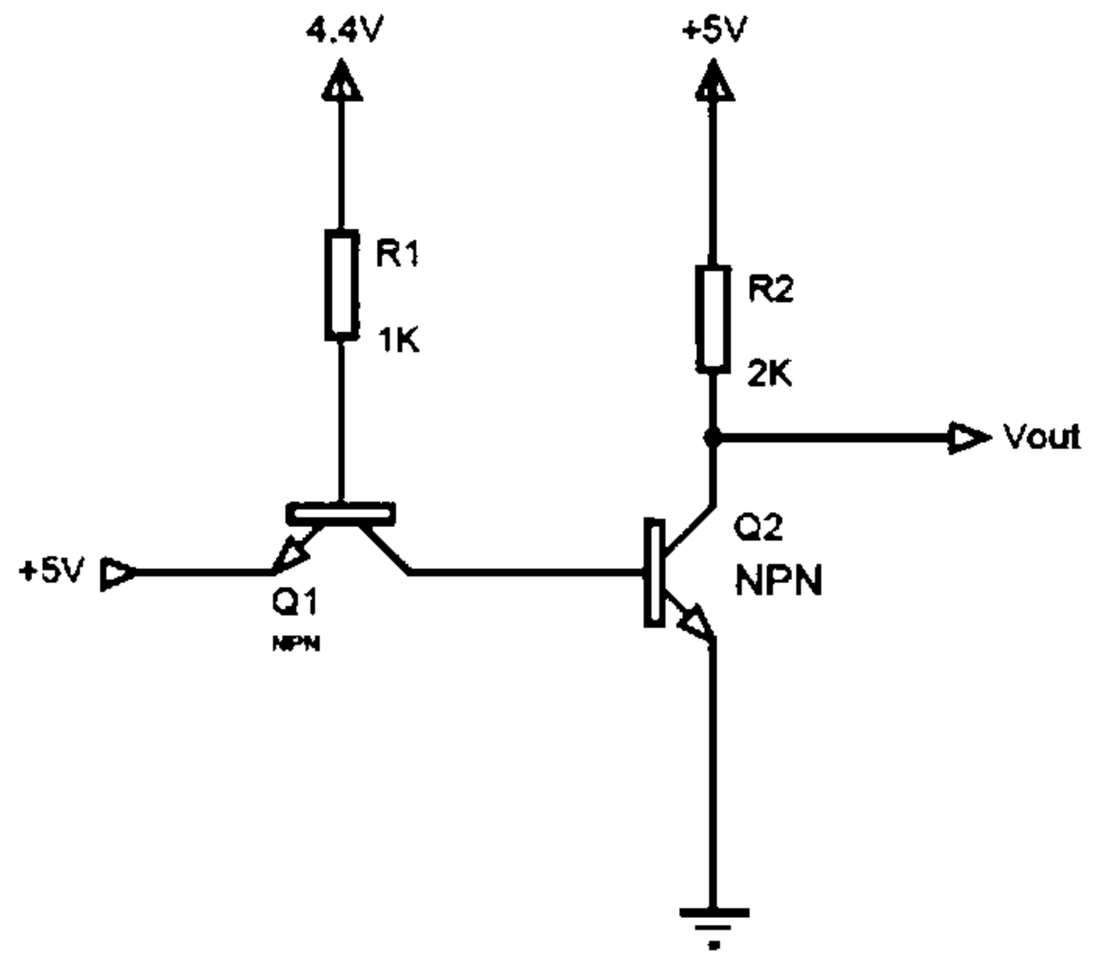
۱. CMOS ۲. TTL ۳. ECL ۴. STTL

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۲۳- در مدار زیراگر $V_{IN} = +5V$ باشد. جریان بیس Q_2 را محاسبه کنید $\beta_R(Q_1) = .02, \beta_F(Q_2) = 50 V_{CE}(sat) = 0.2$



۱. 3mA ۲. 0.6mA ۳. 1mA ۴. 3.6mA

۲۴- حداکثر ولتاژ خروجی یک گیت که به عنوان منطق یک در نظر گرفته می شود؟

۱. V_{OL} ۲. V_{OH} ۳. V_{IH} ۴. V_{IL}

۲۵- کدام گزینه در مورد ترانزیستور های BJT صحیح است؟

۱. عرض بیس را معمولا بزرگتر می سازند تا جریان رسیده از امیتر را براحتی جذب کند.

۲. عرض امیتر را کوچکتر می سازند تا جریان دهی در مسیر مستقیم بیشتر باشد.

۳. عرض کلکتور را بزرگتر می سازند تا بار های رسیده از امیتر را براحتی جذب کند.

۴. فقط الکترون ها جریان را هدایت می کنند و حفره ها جذب الکترون را انجام می دهند.

سوالات تشریحی

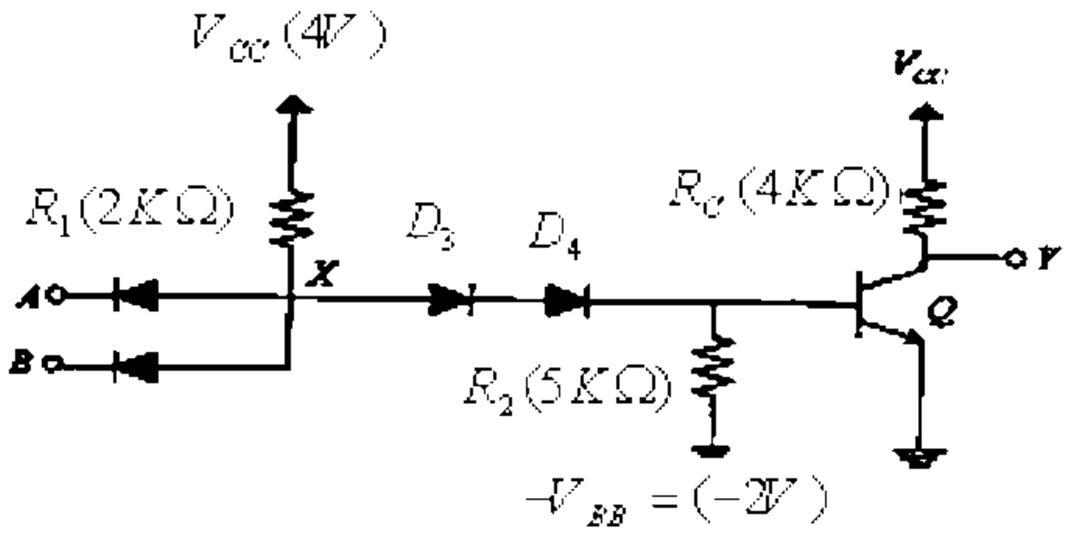
۱- شکل مدار گیت OR با سطح انتقال یافته را بااستفاده از دیود و مقاومت و مشخصه ولتاژی ترسیم کنید؟ ۱،۴۰ نمره

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۲- مدار زیر یک گیت NAND دو ورودی نوع DTL را نشان می دهد اگر هر دو ورودی گیت در سطح بالا باشد β_F, I_C, I_B را بدست آورید؟ ۱،۴۰ نمره



۳- تکنیک هایی که برای افزایش سرعت منطق TTL شاتکی استفاده می شود را به طور مختصر و مفید بنویسید؟ ۱،۴۰ نمره

۴- مدار تابع $F=\overline{AB+CD}$ با TTL کلکتور باز را ترسیم کنید؟ ۱،۴۰ نمره

۵- تفاوت ها و شبا هت های MOSFET تخلیه ای را با MOSFET های نوع افزایشی بنویسید؟ ۱،۴۰ نمره

1115202 - 94-95-1

شماره سوال	پاسخ صحیح	وضعیت کلید	
1	الف		عادي
2	ج		عادي
3	ج		عادي
4	الف		عادي
5	ج		عادي
6	ج		عادي
7	ج		عادي
8	ب		عادي
9	ج		عادي
10	د		عادي
11	ج		عادي
12	الف		عادي
13	ج		عادي
14	ج		عادي
15	ب		عادي
16	ب		عادي
17	ج		عادي
18	ب		عادي
19	الف		عادي
20	ب		عادي
21	ج		عادي
22	ج		عادي
23	د		عادي
24	ب		عادي
25	ج		عادي

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : یک ۱

عنوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

استفاده از ماشین حساب ساده مجاز است

سوالات تشریحی

۱- صفحه ۴۱ کتاب منبع — ۱،۴۰ نمره

۲- صفحه 218 کتاب منبع — ۱،۴۰ نمره

۳- صفحه 259 کتاب منبع — ۱،۴۰ نمره

۴- صفحه 236 کتاب منبع — ۱،۴۰ نمره

۵- صفحه ۶۰ و ۶۱ کتاب منبع — ۱،۴۰ نمره

93-94-2

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : یک ۱

عنوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

استفاده از ماشین حساب مهندسی مجاز است

۱- ظرفیت خروجی یک گیت با مشخصات روبرو چیست؟

$I_{out(L)}=30mA \quad I_{out(H)}=50mA \quad I_{in(L)}=1mA \quad I_{in(H)}=50\ \mu A$

۱. ۱ ۲. ۳۰ ۳. ۳۳ ۴. ۱۰۰۰

۲- کدام گزینه در مورد پیوند P-N درست است؟

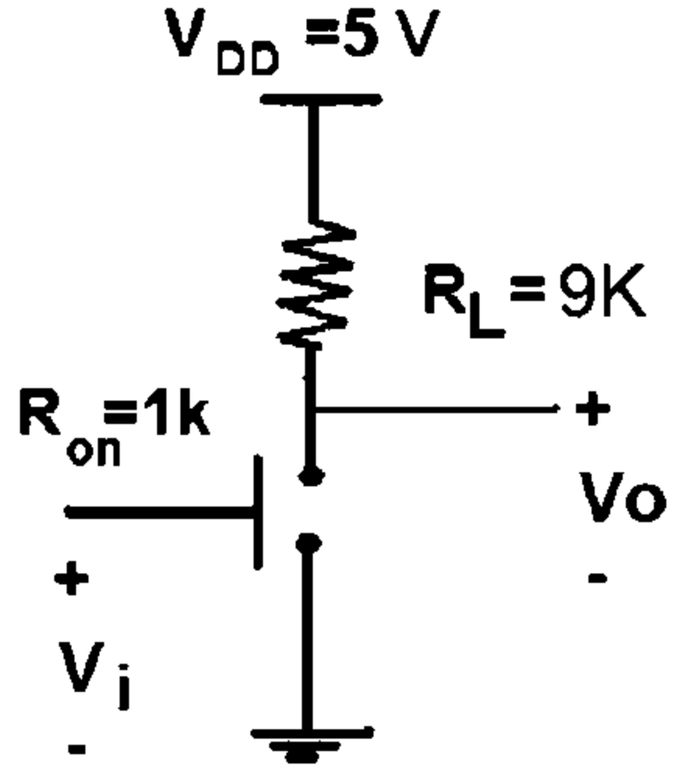
۱. با افزایش ولتاژ بایاس مستقیم عرض ناحیه تهی کاهش و با افزایش ولتاژ بایاس معکوس این عرض افزایش می یابد.

۲. با افزایش ولتاژ بایاس مستقیم عرض ناحیه تهی افزایش و با افزایش ولتاژ بایاس معکوس این عرض کاهش می یابد.

۳. با کاهش ولتاژ بایاس مستقیم عرض ناحیه تهی کاهش و با افزایش ولتاژ بایاس معکوس این عرض کاهش می یابد.

۴. با توجه به چگونگی قرار گرفتن دیود هر کدام از گزینه ها ممکن است رخ دهد.

۳- در مدار معکوس کننده شکل روبرو مقدار VoH و VoL به ترتیب چه مقدار است؟



۱. VoH=4.5 و VoL=0

۲. VoH=4.5 و VoL=0.5

۳. VoH=5 و VoL=0

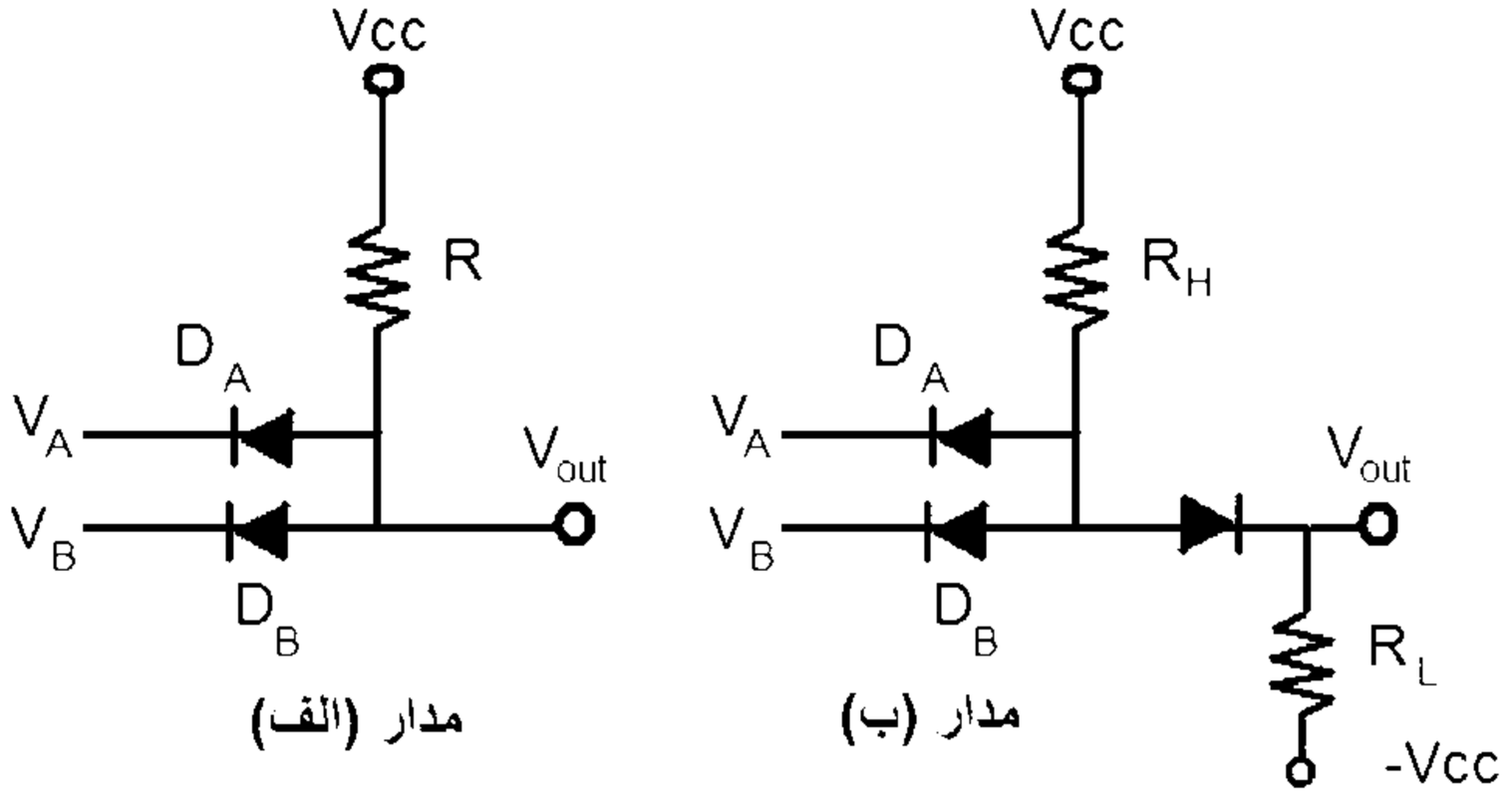
۴. VoH=5 و VoL=0.5

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۴- مدارات زیر چیست؟



۱. مدار (الف) گیت AND دیودی و مدار (ب) AND دیودی با سطح انتقال یافته.

۲. مدار (الف) گیت OR دیودی و مدار (ب) AND دیودی با سطح انتقال یافته.

۳. مدار (الف) گیت AND دیودی و مدار (ب) ORدیودی با سطح انتقال یافته.

۴. مدار (الف) گیت OR دیودی و مدار (ب) OR دیودی با سطح انتقال یافته.

۵- کدام گزینه درباره ی MOSFET اشتباه است؟

۱. ساختار آن متقارن است.

۲. ولتاژ اعمال شده به گیت عبور جریان را کنترل میکند.

۳. به علت وجود عایق SiO_2 جریان پایه درین بسیار کم است.

۴. جریان تنها با یک حامل ایجاد می شود.

۶- کدام گزینه در مورد ترانزیستورهای PMOS و NMOS صحیح نیست؟

۱. در CMOS هر دو ترانزیستور PMOS و NMOS استفاده می شود.

۲. ترانزیستورهای NMOS سریعتر کار میکنند.

۳. در PMOS ولتاژ آستانه (Vt) منفی است.

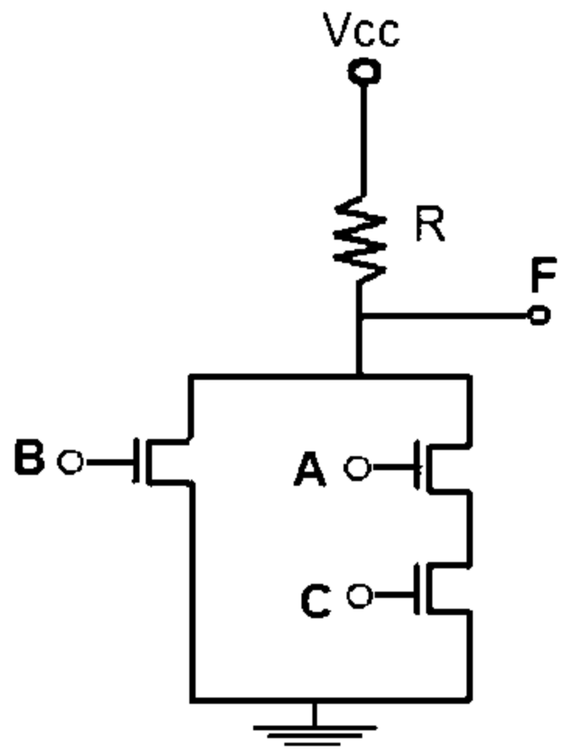
۴. NMOS ولتاژ تغذیه بیشتری نسبت به PMOS دارد.

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال

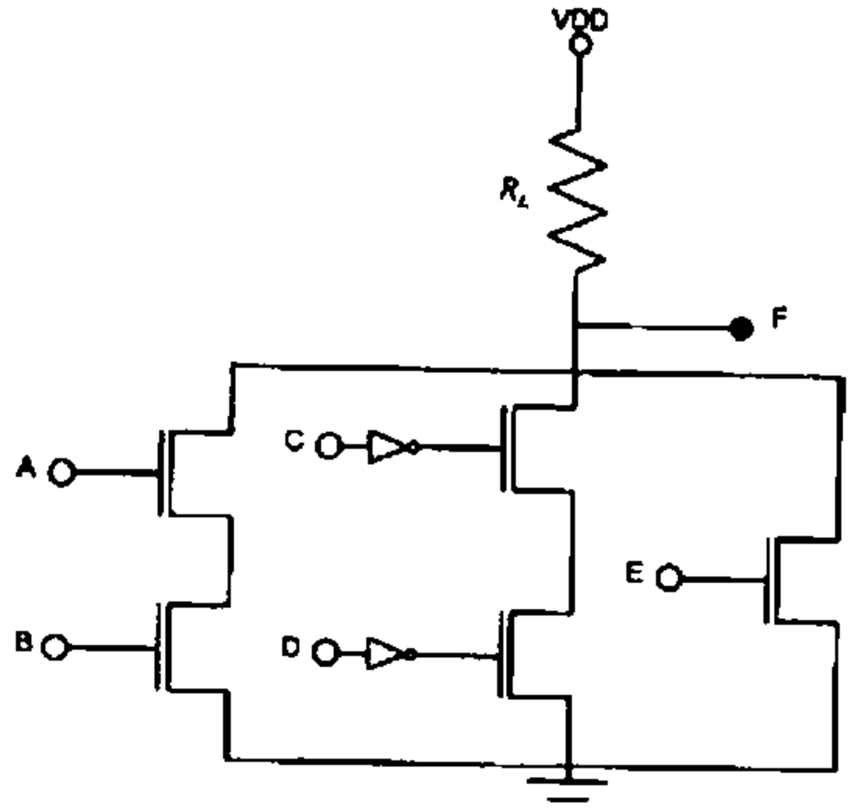
رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۷- مدار زیر مربوط به کدام تابع است؟



۱. $\overline{(A+C).B}$ ۲. $\overline{(A.C+B)}$ ۳. $\overline{(A.B+C)}$ ۴. $\overline{(A+B).C}$

۸- کدام تابع مربوط به مدار زیر است؟



۱. $\overline{(C.D+\overline{(A+B)}+E)}$ ۲. $\overline{(CD+A.B+E)}$

۳. $\overline{(C.D+\overline{A}.\overline{B}+\overline{E})}$ ۴. $\overline{\overline{((C+D)}+A.B+E)}$

۹- کدام مورد درباره ی ترانزیستورهای BJT غلط است؟

۱. عرض بیس را معمولا کوچکتر می سازند.

۲. غلظت امیتر را معمولا پایین می گیرند.

۳. عرض کلکتور را بزرگتر می سازند.

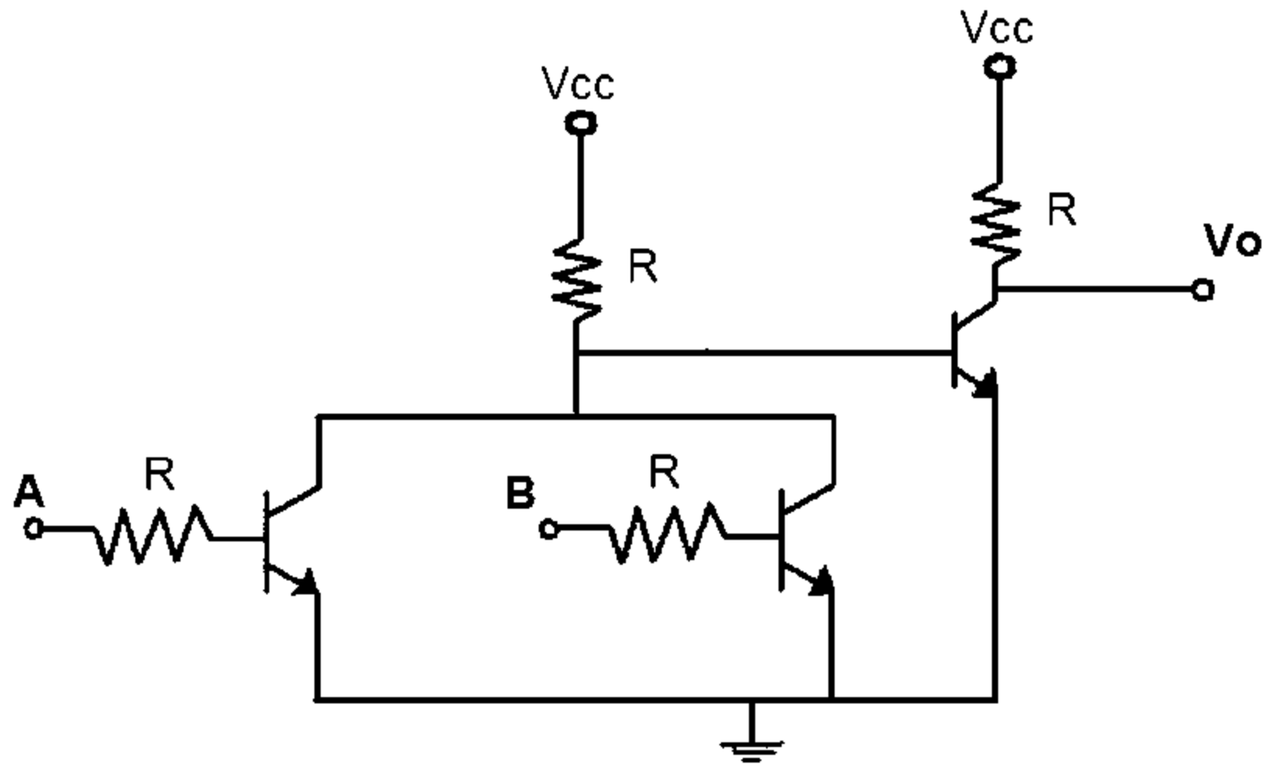
۴. در حالت فعال پیوند بیس امیتر در بایاس مستقیم است.

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۱۰- مدار زیر مربوط به کدام گیت RTL است؟

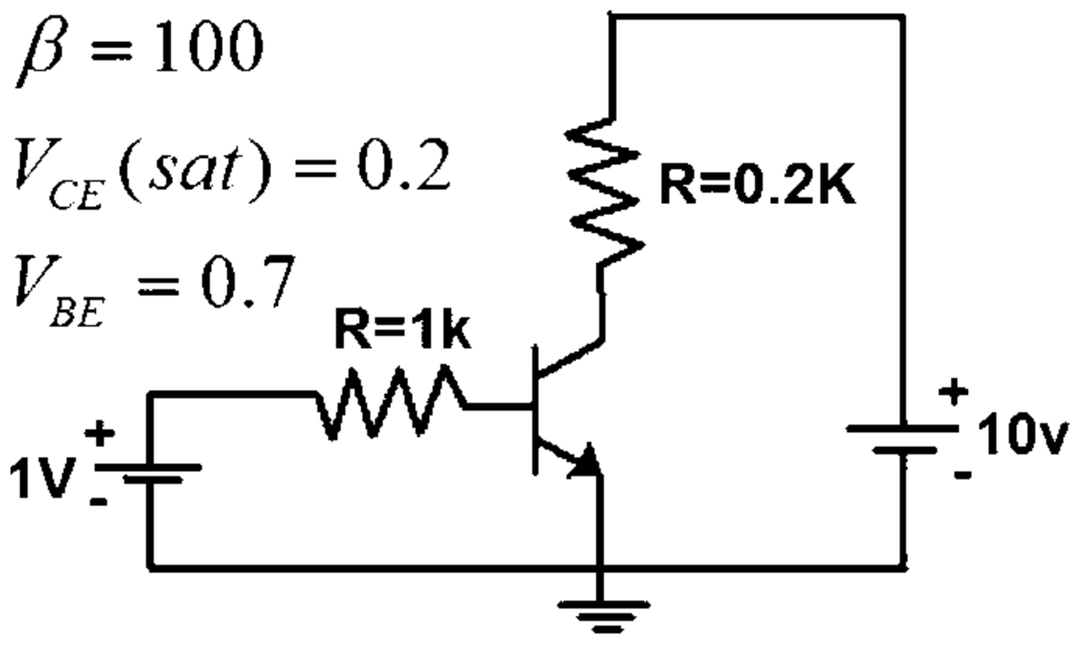


۱. NOR ۲. OR ۳. AND ۴. NAND

۱۱- برای گیت NAND که با منطق RTL پیاده سازی شده است، اگر V(CE)sat=0.12 و V(BE)=0.7 باشد، حداکثر تعداد ورودی های مجاز گیت کدام گزینه ست؟

۱. ۳ ۲. ۴ ۳. ۵ ۴. ۶

۱۲- در مدار روبرو ترانزیستور در چه ناحیه ای قرار دارد و جریان کلکتور چند میلی آمپر است ؟



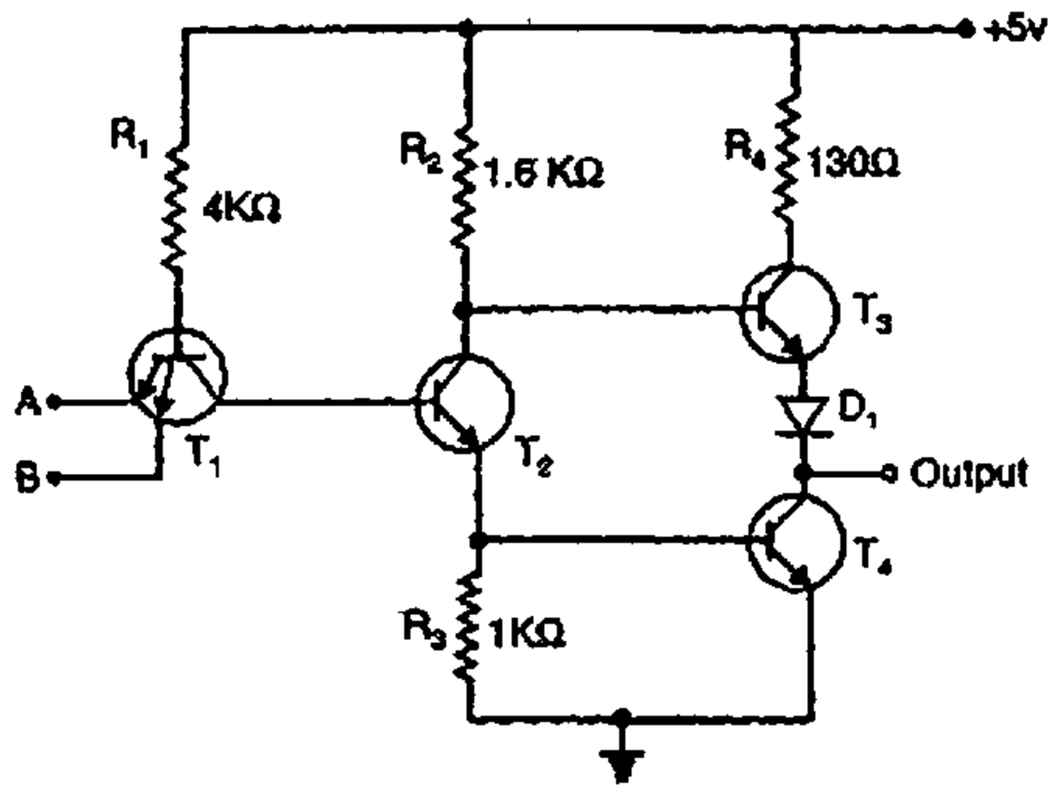
۱. فعال - ۳۰ ۲. فعال - ۴۹ ۳. اشباع - ۳۰ ۴. اشباع - ۴۹

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال

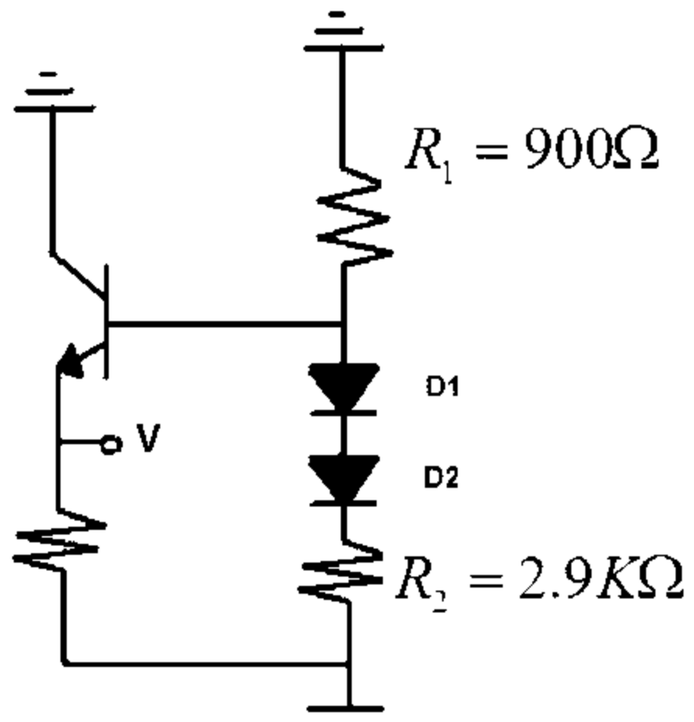
رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۱۳- نوع منطق گیت و خروجی در کدام گزینه درست است؟



۱. NAND-RTL ۲. NOR-RTL ۳. NAND-TTL ۴. NOR-TTL

۱۴- در مدار مقابل اگر ولتاژ بایاس مستقیم دیودها برابر ۰/۷ ولت و مقدار پیوند بیس امیترنیز برابر ۰/۷ ولت باشند مقدار V چقدر است؟



۱. ۰/۹- ولت ۲. ۱/۵- ولت ۳. ۱/۳۲- ولت ۴. ۱/۶- ولت

۱۵- کدام گزینه اشتباه است؟

۱. منطق TTL از منطق DTL تحول یافته است.

۲. برای افزایش سرعت TTL با استفاده از دیود شاتکی بین بیس و کلکتور، از اشباع ترانزیستورها جلوگیری می شود.

۳. منطق ECL سریعترین خانواده مدار منطقی بعد از گالیوم آرسنایدا است.

۴. طبقه خروجی توتم پل از یک ترانزیستور بیس مشترک تشکیل شده است.

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۱۶- کدام گزینه در رابطه با سرعت و توان خانواده های منطقی درست نیست؟

۱. ECLاز CMOS سریعتر است و توان کمتری مصرف می کند.

۲. سرعتCMOS از NMOS بیشتراست، اما CMOS توان کمتری مصرف می کند.

۳. تراشه های دیجیتالی از نوع گالیوم آرسناید کمترین تاخیر انتشاری را دارند.

۴. خانواده ECL بیشترین توان مصرفی را دارند.

۱۷- معکوس کننده ای با بار افزایشی با مشخصات $\left(\frac{W}{L}\right)_O = 4$ و $\left(\frac{W}{L}\right)_L = \frac{1}{4}$ ساخته شده است و حداقل ابعاد قابل پیاده سازی برای ترانزیستور در این تکنولوژی $5\mu m$ است. سطح اشغال شده توسط ترانزیستور و مقدار K_R را پیدا کنید.

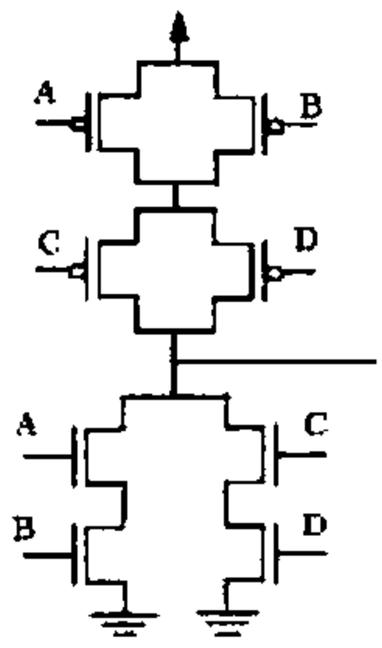
۱. $S = 100(\mu m)^2$ و $K_R = 16$

۲. $S = 200(\mu m)^2$ و $K_R = 16$

۳. $S = 200(\mu m)^2$ و $K_R = 1/16$

۴. $S = 100(\mu m)^2$ و $K_R = 1/16$

۱۸- مدار شکل مقابل معرف کدام تابع است ؟



۱. $F = \overline{((A+B).(C+D))}$

۲. $F = \overline{(A.B + C.D)}$

۳. $F = \overline{\overline{(A.B)} + \overline{(C.D)}}$

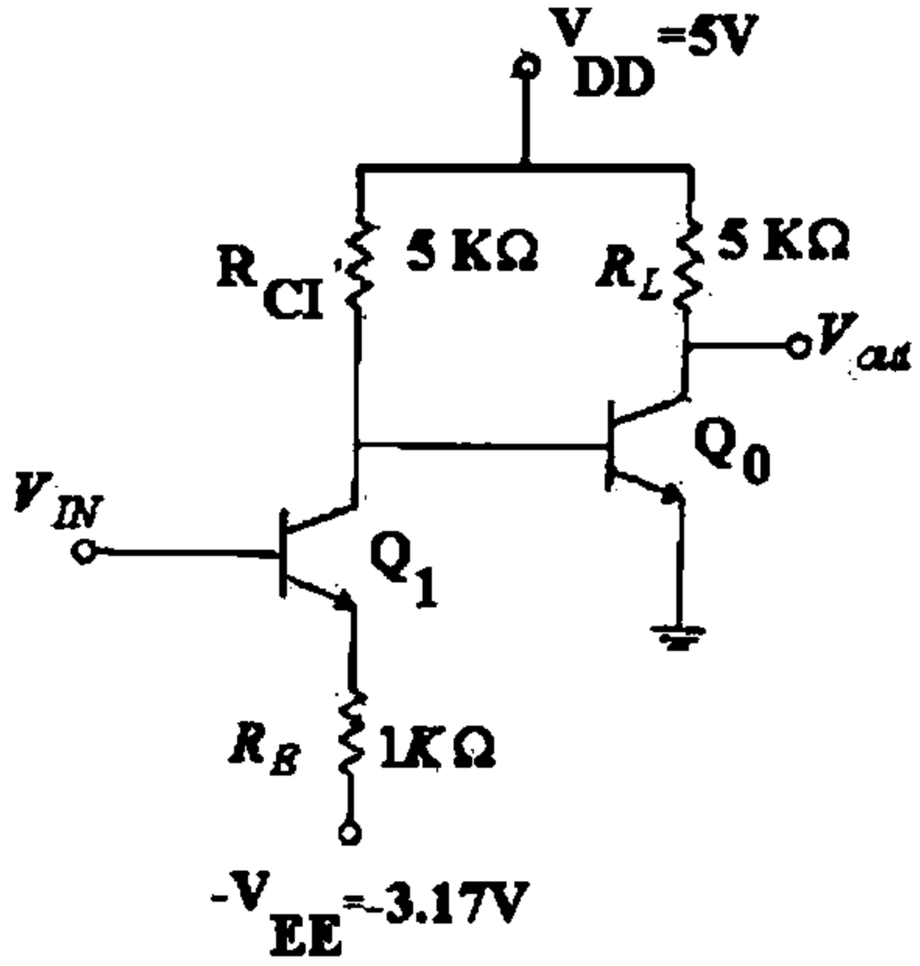
۴. $F = (A.B + C.D)$

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال

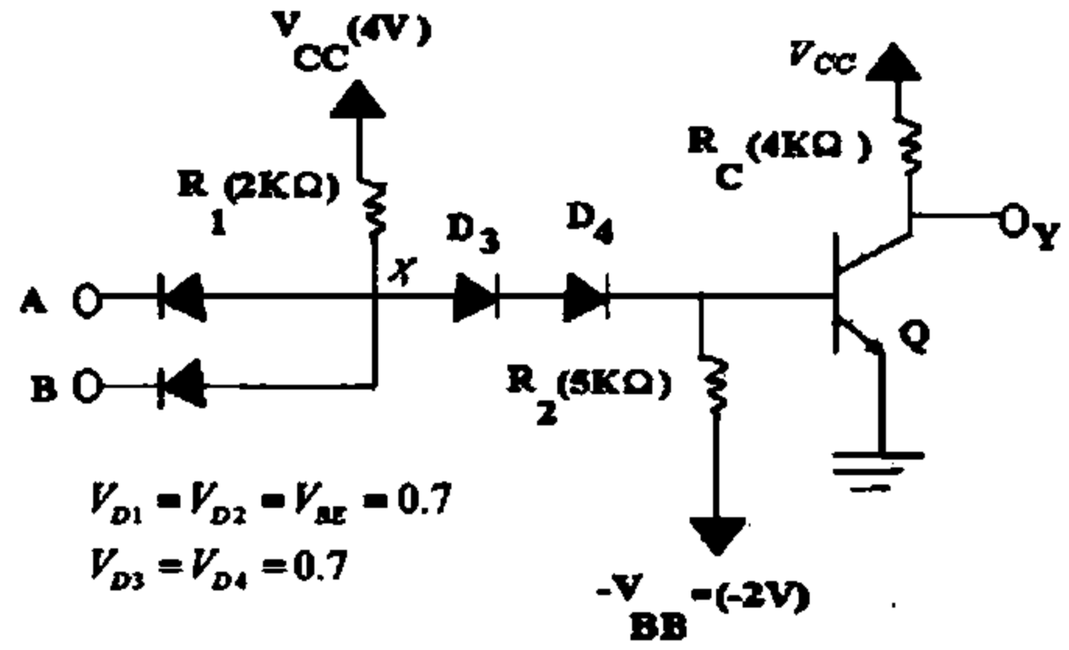
رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۱۹- مدار زیر کدام نوع مبدل را نشان میدهد؟



۱. مبدل ECL به CMOS
۲. مبدل CMOS به ECL
۳. مبدل STTL به CMOS
۴. مبدل STTL به ECL

۲۰- اگر در NAND دو ورودی نوعDTL (شکل زیر) هر دو ورودی در سطح بالا باشند، جریان بیس ترانزیستور Q چند میلی آمپر است؟



۱. ۲/۱
۲. ۰/۵۴
۳. ۰/۴۱
۴. ۰/۹۵

۲۱- در ترانزیستور PMOS زیر لایه از نوع ...۱... و درین از نوع ...۲... می باشند.

۱. P-۱ و N-۲
۲. P-۱ و P-۲
۳. N-۱ و P-۲
۴. N-۱ و N-۲

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۲۲- کدام گزینه غلط است؟

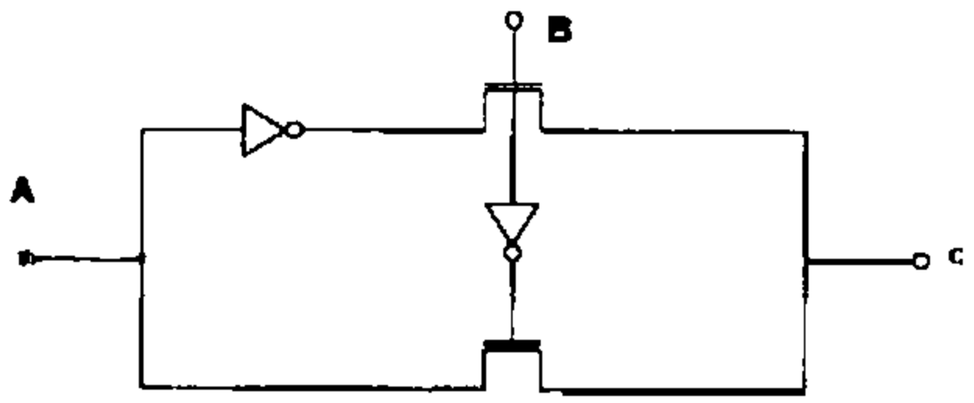
۱. در PMOS افزایشی برای کار در ناحیه تریودی باید شرط $V_{DS} \geq V_{GS} - V_t$ برقرار باشد.

۲. در NMOS افزایشی V_t بزرگتر از صفر است.

۳. در NMOS تخلیه ای برای کار در ناحیه اشباع باید شرط $V_{DS} \geq V_{GS} - V_t$ برقرار باشد.

۴. در PMOS تخلیه ای V_{DS} بزرگتر از صفر است.

۲۳- خروجی گیت زیر چیست ؟



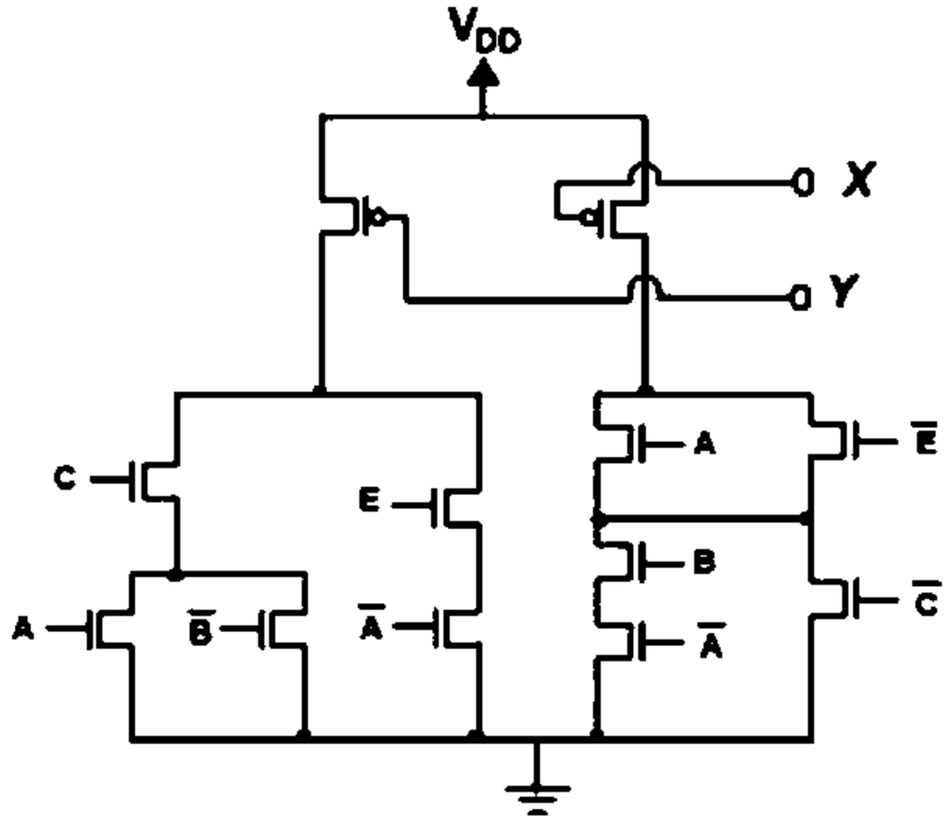
۱. OR ۲. XOR ۳. AND ۴. NAND

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۲۴- X و Y در مدار تفاضلی زیر کدام توابع را پیاده سازی می کنند؟



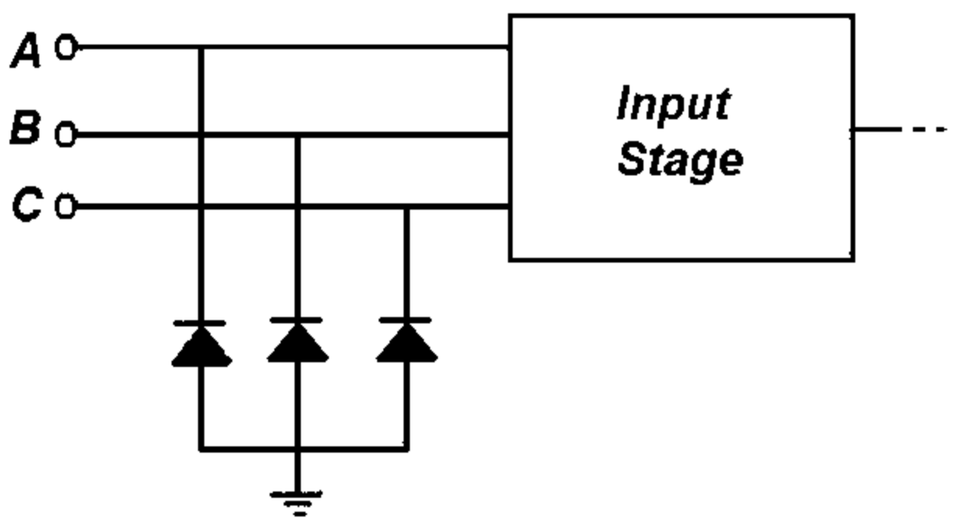
۱. $X = ((A.\overline{B}) + C).(\overline{A} + E) \quad Y = \overline{((A.\overline{B}) + C).(\overline{A} + E)}$

۲. $X = (A + \overline{B}).C + \overline{A}.E \quad Y = \overline{(A + \overline{B}).C + \overline{A}.E}$

۳. $Y = ((A.\overline{B}) + C).(\overline{A} + E) \quad X = \overline{((A.\overline{B}) + C).(\overline{A} + E)}$

۴. $Y = (A + \overline{B}).C + \overline{A}.E \quad X = \overline{(A + \overline{B}).C + \overline{A}.E}$

۲۵- وظیفه ی دیودهای محدودکننده ورودی چیست؟



۱. وقتی ورودی در حالت بالا است باعث می شودولتاژ ورودی از Vcc کمتر نشود.

۲. وقتی ورودی در حالت بالا است باعث می شودولتاژ ورودی از Vcc بیشتر نشود.

۳. وقتی ورودی در حالت پایین است باعث می شودولتاژ ورودی از ۰/۷- کمتر نشود.

۴. وقتی ورودی در حالت پایین است باعث می شودولتاژ ورودی از ۰/۷- بیشتر نشود.

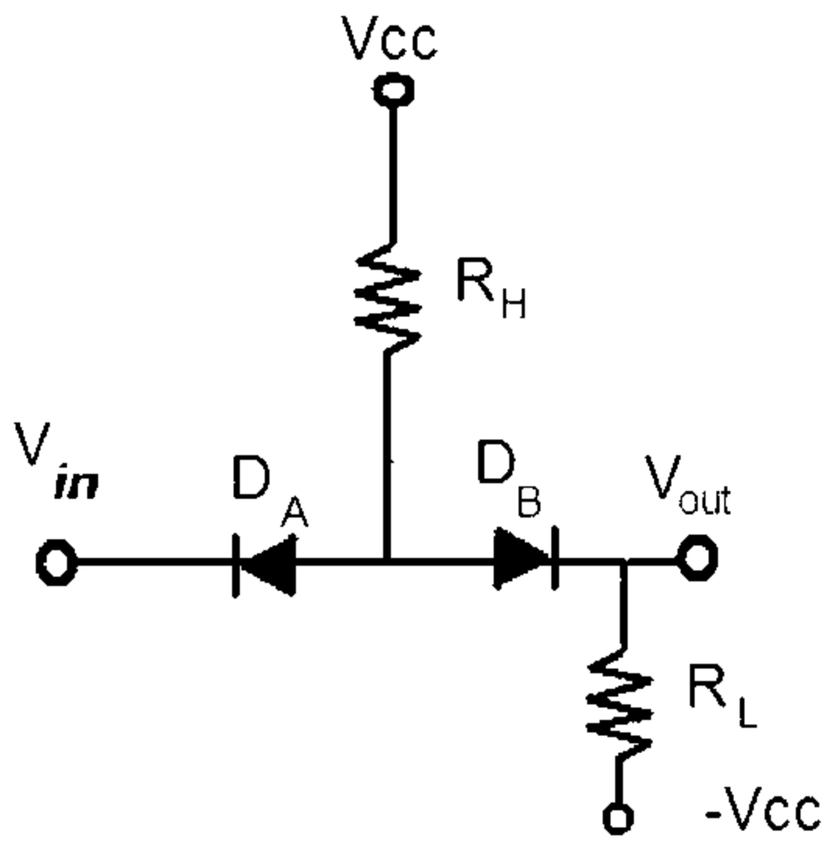
تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

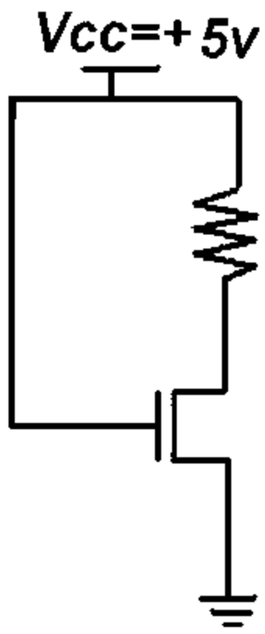
سوالات تشریحی

۱- برای مدار زیر مشخصه انتقالی را در $-V_{DC} \le V_{IN} \le V_{DC}$ رسم کنید. فرض کنید $R_L = R_H = 1K\Omega$ و $V_D(on) = 0.7v$ باشد. ۱،۴۰ نمره



۲- در مدار زیر ولتاژ درین ۰،۱ ولت است. مقاومت بین درین و سورس در نقطه کار چقدر است؟ فرض کنید : ۱،۴۰ نمره

$K_n = 0.5 mA/V^2, V_t = 1V$



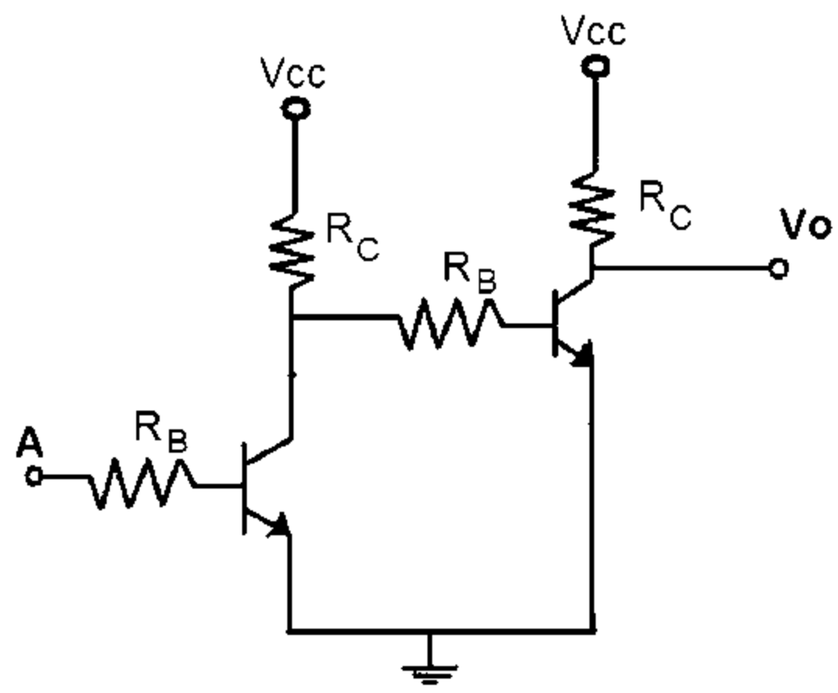
تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

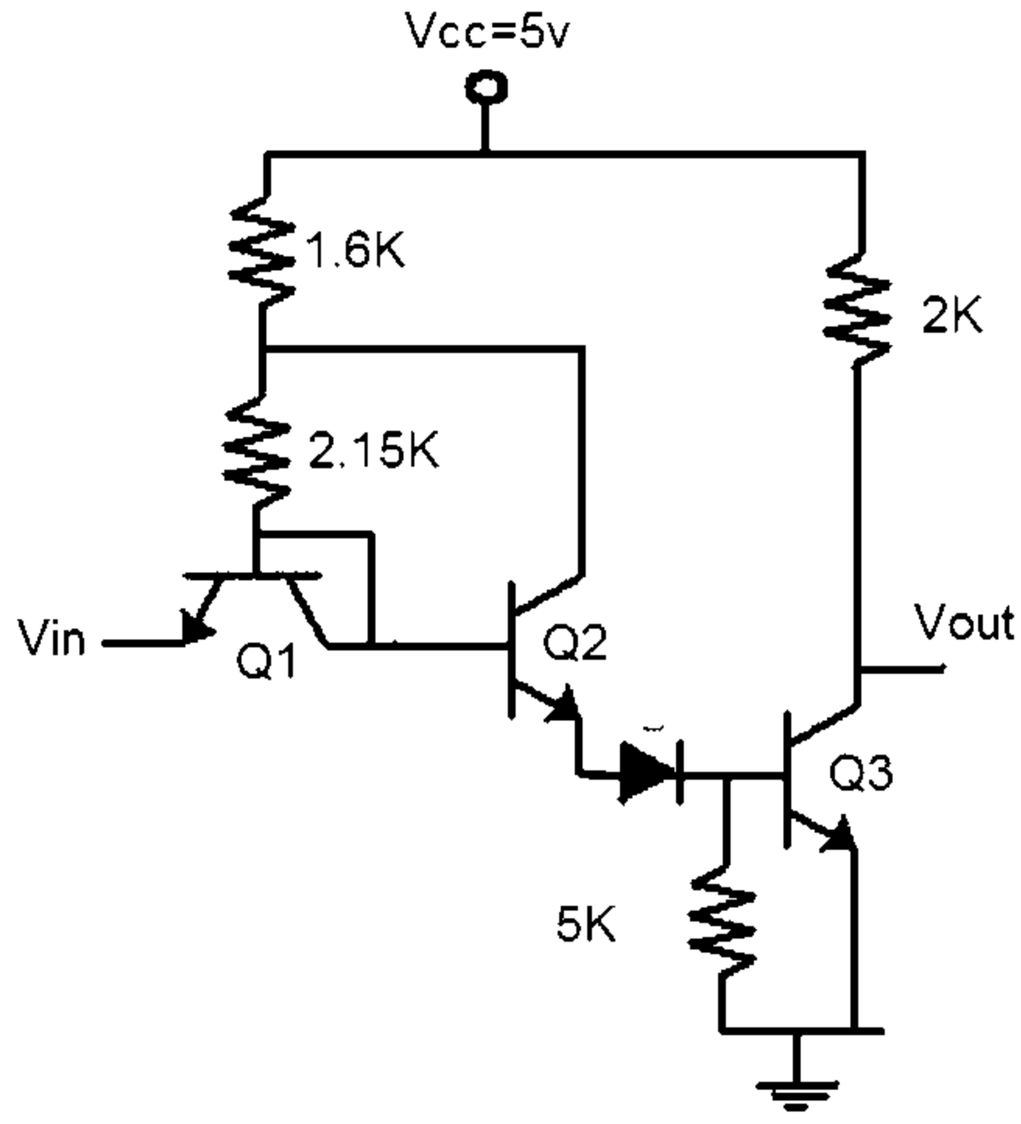
۳- توان مصرفی یک گیت RTL با مشخصات زیر را در دو حالت : الف) بدون بار و ب) با ظرفیت یک بارخروجی محاسبه کنید. ۱،۴۰ نمره

$$R_B = 10K\Omega, V_{CC} = 5v, R_c = 1K\Omega, \beta_F = 25$$
$$V_{BE}(sat) = 0.8v, V_{CE}(sat) = 0.2v$$



۴- برای مدار DTL زیر فرض کنید، $\beta(Q_1) = \beta(Q_2) = 50$ ،الف) اگر $V_{in} = 0.2v$ باشد جریان ورودی را بیابید. ۱،۴۰ نمره

ب) اگر $V_{in} = 5v$ باشد، جریان بیس Q_3 را بیابید.



۵- مدار واسط برای خانواده های :الف) STTL به CMOS و همچنین مدار واسط برای خانواده های: ب) CMOS به STTL را با رسم شکل آن نشان دهید. ۱،۴۰ نمره

1115202 - 93-94-2

شماره سوال	پاسخ صحیح	وضعیت کلید	
1	ب		عادي
2	الف		عادي
3	د		عادي
4	الف		عادي
5	ج		عادي
6	د		عادي
7	ب		عادي
8	د		عادي
9	ب		عادي
10	ب		عادي
11	ج		عادي
12	الف		عادي
13	ج		عادي
14	د		عادي
15	د		عادي
16	الف		عادي
17	ب		عادي
18	ب		عادي
19	الف		عادي
20	ج		عادي
21	ج		عادي
22	د		عادي
23	ب		عادي
24	د		عادي
25	ج		عادي

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

سوالات تشریحی

۱- صفحه ۴۲ تا ۴۳	۱،۴۰ نمره
۲- صفحه ۶۲	۱،۴۰ نمره
۳- صفحه ۲۱۴ تا ۲۱۶	۱،۴۰ نمره
۴- صفحه ۲۲۰	۱،۴۰ نمره
۵- صفحه ۲۷۱ تا ۲۷۳	۱،۴۰ نمره

93-94-1

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال

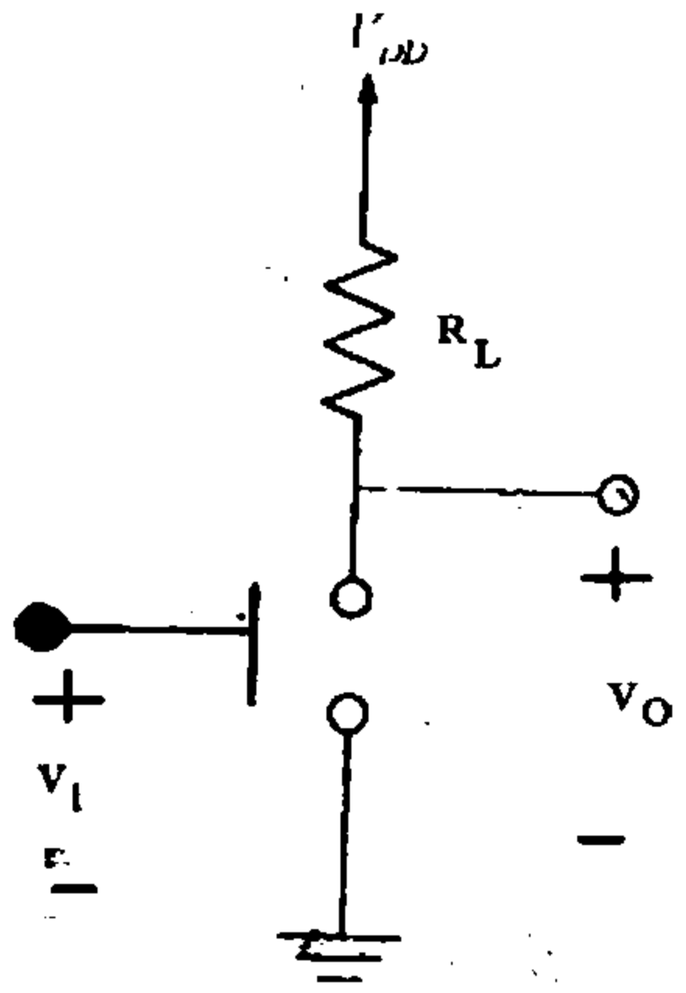
رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

استفاده از ماشین حساب مهندسی مجاز است

۱- کدام خانواده از مدارهای دیجیتال، شامل ترکیبی از ترانزیستورهای CMOS دو قطبی است؟

۱. NMOS
۲. BiCMOS
۳. تکنولوژی گالیوم ارسناید
۴. TTL

۲- در مدار زیر که نقش یک کلید را دارد چه هنگام کلید باز است؟



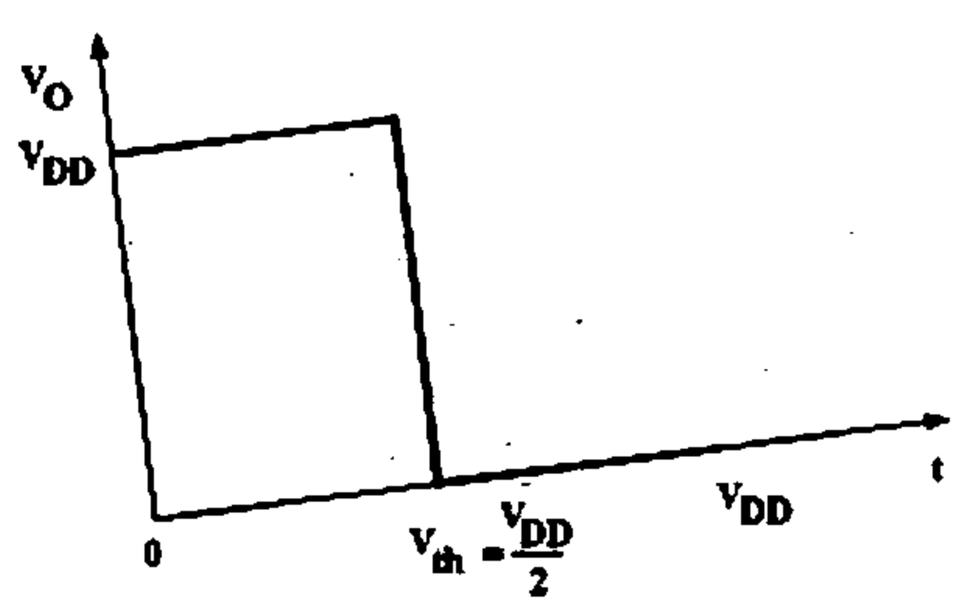
۱. وقتی که v_i پایین است. (حدود صفر ولت)
۲. وقتی که v_i بالاست، (بالاتر از ولتاژ آستانه مشخصی)
۳. وقتی که مقدار v_o خیلی پایین شود. (حدود صفر ولت)
۴. وقتی که v_o دقیقا صفر ولت شود.

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۳- شکل زیر، مشخصه انتقال معکوس کننده را نشان می دهد. با توجه به این شکل، خروجی معکوس کننده در چه صورت V_{DD} نخواهد بود؟



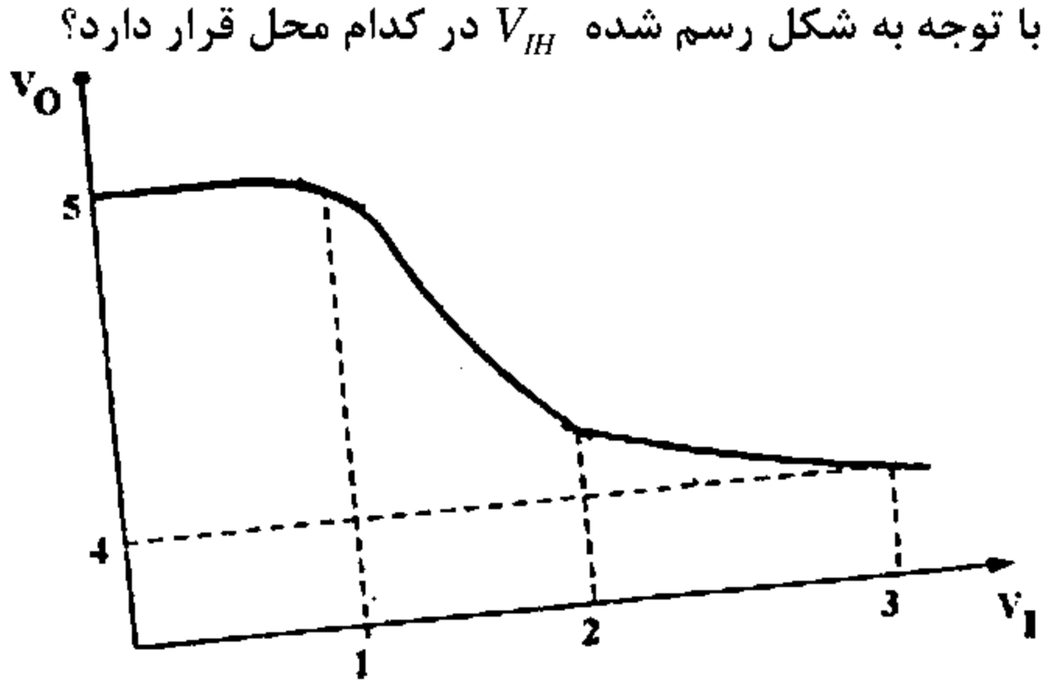
۱. برای سیگنال های ورودی که کمتر از ولتاژ آستانه باشند.

۲. برای سیگنال های ورودی که بیشتر از ولتاژ آستانه باشند.

۳. برای سیگنال های ورودی که کمتر از $\frac{V_{DD}}{2}$ باشند.

۴. برای سیگنال های ورودی که پایین باشند.

۴- با توجه به شکل رسم شده V_{IH} در کدام محل قرار دارد؟



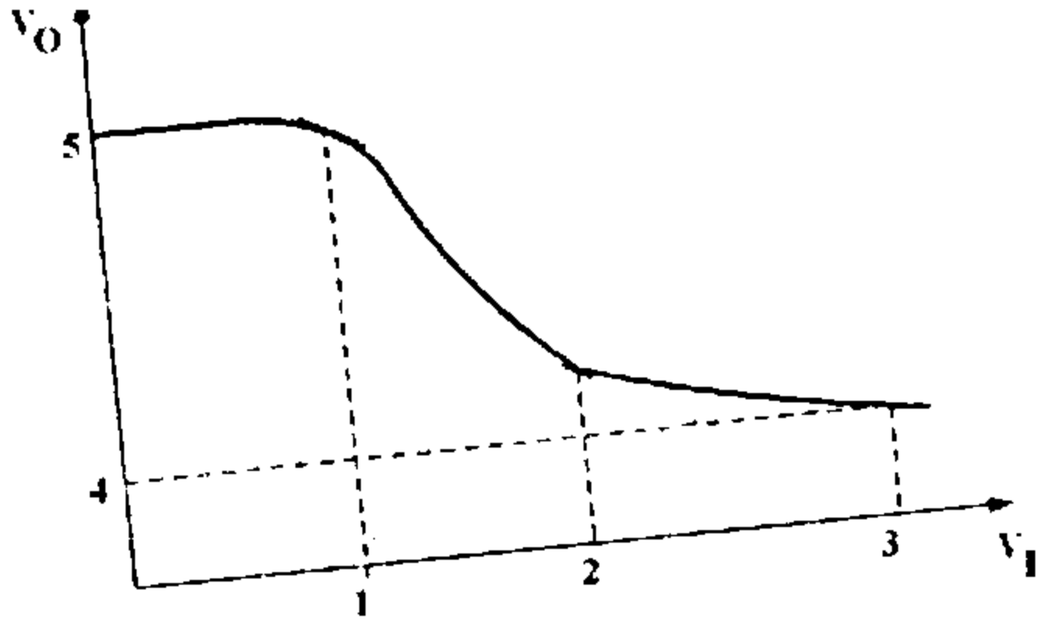
۱. ۱ ۲. ۲ ۳. ۳ ۴. ۴

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۵- با توجه به شکل رسم شده، اگر قرار باشد که از معکوس کننده بعنوان تقویت کننده خطی استفاده شود، راه اندازی در کدام ناحیه باید صورت گیرد؟



۱. ناحیه مربوط به ولتاژهای ورودی کمتر از نقطه ۱

۲. ناحیه مربوط به ولتاژهای ورودی بین نقطه ۱و ۲

۳. ناحیه مربوط به ولتاژهای ورودی بین نقطه ۲ و ۳

۴. ناحیه مربوط به ولتاژهای ورودی بیشتر از نقطه ۳

۶- کدام گزینه درباره حاشیه امنیت نویز بالا صحیح نیست؟

۱. به حاشیه نویز منطق ۱ معروف است.

۲. آن را با NM_L نمایش می دهند.

۳. به تفاضل ($V_{OH} - V_{IH}$) میگویند.

۴. آن را با NM_H نمایش می دهند.

۷- عبارت "مینیمم ولتاژی است که در حالتی که فرض می شود خروجی در منطق ۰ قرار دارد در خروجی گیت مشاهده می شود." بیانگر کدام گزینه است؟

۱. V_{IH} ۲. V_{OH} ۳. V_{IL} ۴. V_{OL}

۸- کدام نقطه بحرانی در منحنی مشخصه انتقالی، بر روی نیمساز ناحیه اول قرار دارد؟

۱. V_M ۲. V_{IH} ۳. V_{OH} ۴. V_{IL}

۹- ظرفیت خروجی گیت با مشخصات داده شده، چند می باشد؟

$I_{out}(Low) = 54.3^{mA}$ $I_{in}(Low) = 2.43^{mA}$ $I_{out}(High) = 71.4^{mA}$ $I_{in}(High) = 98.9^{\mu A}$

۱. ۷۰۰ ۲. ۷۲۱ ۳. ۲۲ ۴. ۱۹

۱۰- زمان لازم برای تغییر وضعیت خروجی از پایین به بالا را با کدام حرف اختصاری نشان می دهند؟

۱. t_{TLH} ۲. t_{PLH} ۳. t_{THL} ۴. t_{PHL}

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۱۱- برای مقایسه کارایی خانواده های منطقی، کدام گزینه نقش بسزایی دارد؟

۱. کم بودن مقدار I_P
۲. کم بودن مقدار حاصلضرب تاخیر- توان
۳. کم بودن تلف توان
۴. کم بودن زمان تاخیر

۱۲- کدام گزینه برای ماده نوع P صحیح می باشد؟

۱. از تزریق یک پذیرنده الکترون ایجاد می شود.
۲. از تزریق یک ماده دهنده الکترون ایجاد می شود.
۳. در این نوع نیمه هادی، حفره ها بعنوان حاملهای اقلیت هستند.
۴. در این نوع نیمه هادی، الکترون ها بعنوان حاملهای اکثریت هستند.

۱۳- گزینه درست را انتخاب کنید؟

۱. برای یک دیود PN در بایاس مستقیم، عرض ناحیه تخلیه افزایش می یابد.
۲. برای یک دیود PN در بایاس مستقیم، جریان های نشتی به جریان های بخشی غلبه می کنند.
۳. برای یک دیود PN در بایاس معکوس، جریان های نشتی به جریان های بخشی غلبه می کنند.
۴. برای یک دیود PN در بایاس معکوس، جریانهای مربوط به حامل های اکثریت در طول پیوند افزایش می یابد.

۱۴- با توجه به مقادیر داده شده، مقدار جریان دیود پیوندی PN در حالت بایاس مستقیم کدام است؟

$$T = 300^{0} K, \quad K = 1034 \times 10^{-23}, \quad q = 1060 \times 10^{-19}$$
$$V_D = 0.1V, \quad I_s = 10^{-32}$$

۱. ۵۳۶A
۲. ۵۳۶mA
۳. ۰,۵۳۶mA
۴. ۵۳۶fA

۱۵- در یک ترانزیستور دو قطبی، کمترین عرض و بیشترین غلظت ناخالصی به ترتیب مربوط به چه ناحیه ای است؟

۱. بیس - امیتر
۲. بیس - کلکتور
۳. امیتر - بیس
۴. امیتر - کلکتور

۱۶- مقدار جریان دیود پیوندی PN در حالت بایاس معکوس را با توجه به داده های مسئله بدست آورید. (از رابطه شاکلی استفاده کنید.)

$$T = 27^{0} C, \quad I_s = 10^{-14}, \quad V_D = -1mV$$
$$q = 1060 \times 10^{-19}, \quad K = 1034 \times 10^{-23}$$

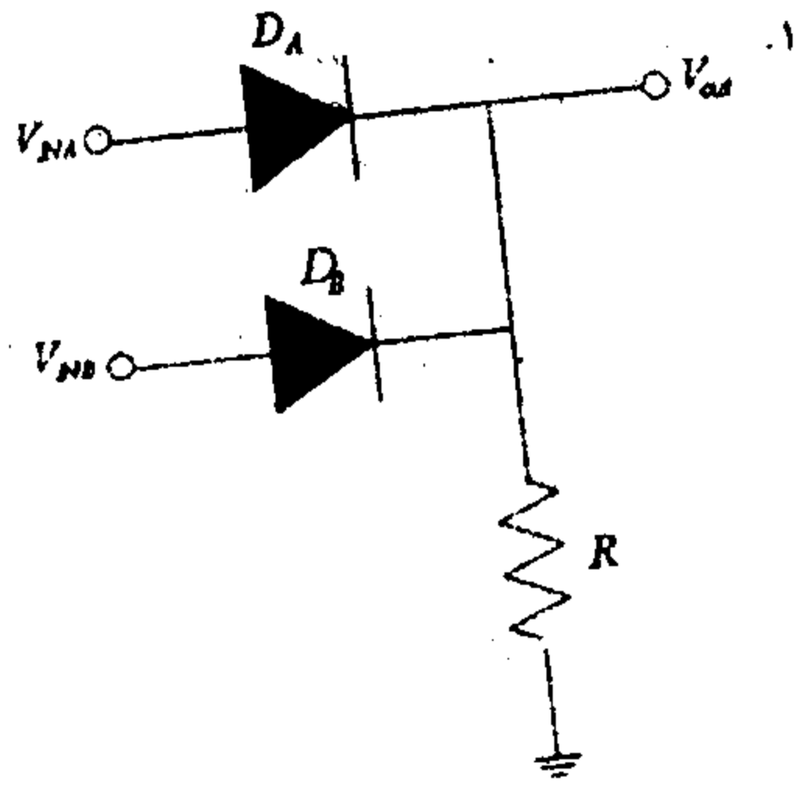
۱. -392
۲. $-392\,a$
۳. 392
۴. 3.92

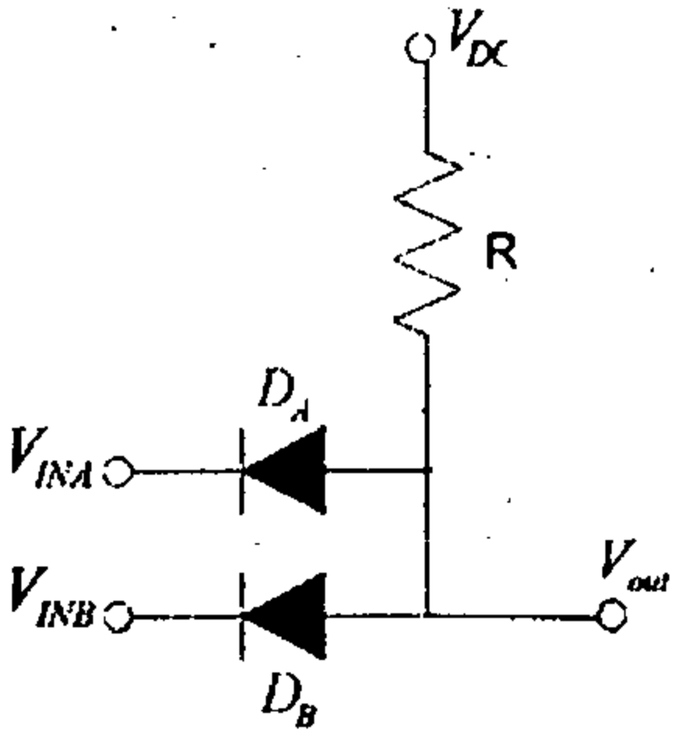
تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

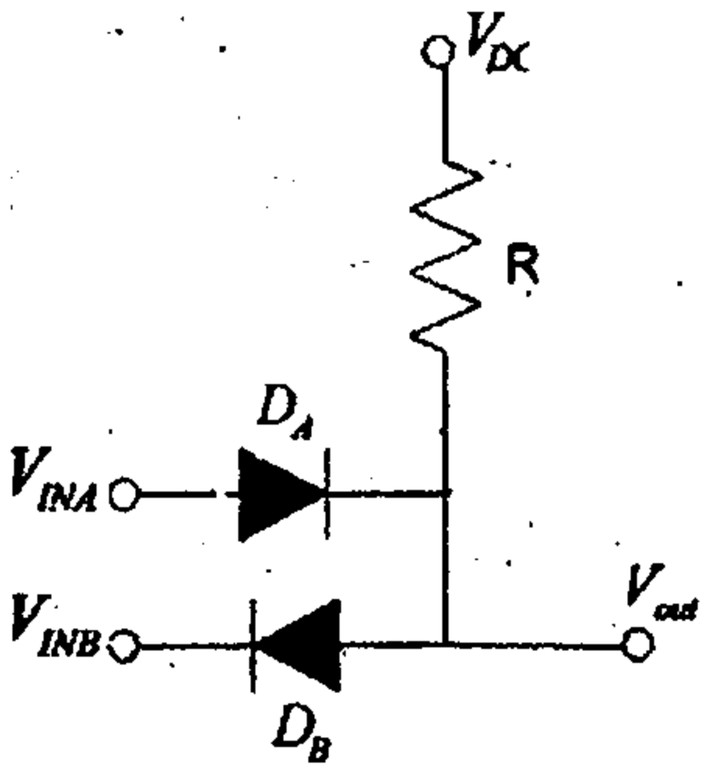
عنوان درس : الکترونیک دیجیتال

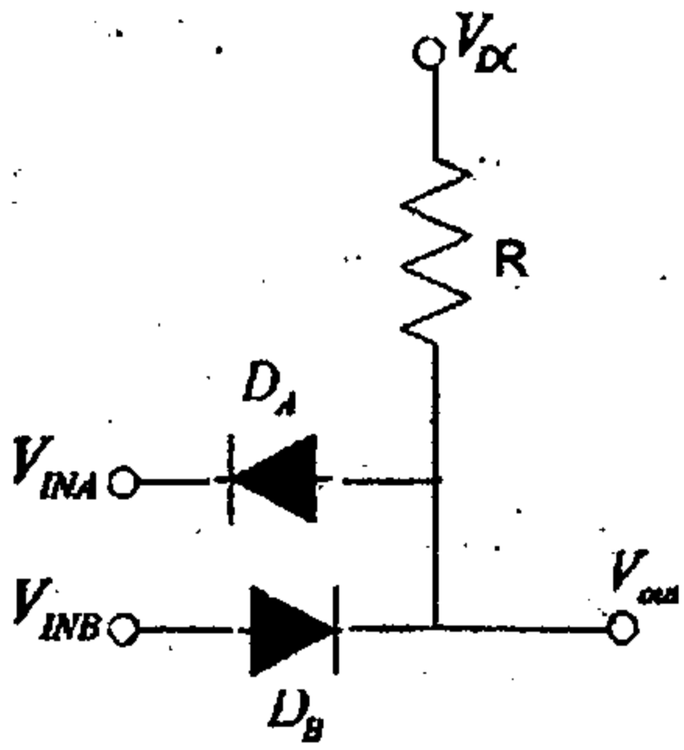
رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۱۷- گیت AND خانواده منطقی دیود- مقاومت در کدام گزینه آمده است؟

۱.


۲.


۳.


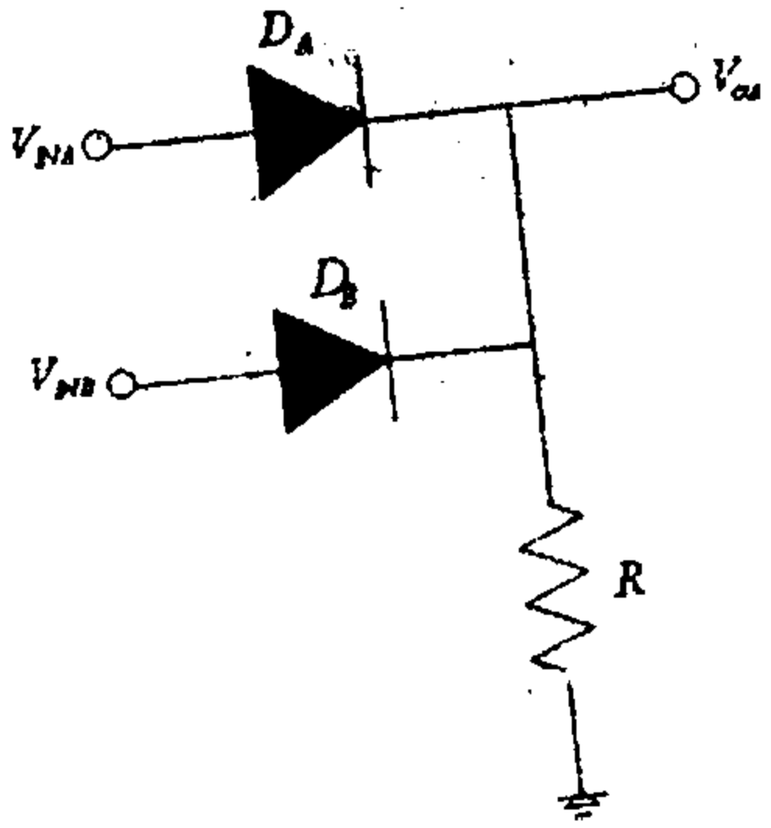
۴.


تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۱۸- نام مدار رسم شده چه می باشد؟



۱. گیت AND دیودی

۲. گیت AND خانواده منطقی دیود- مقاومت

۳. گیت OR دیودی

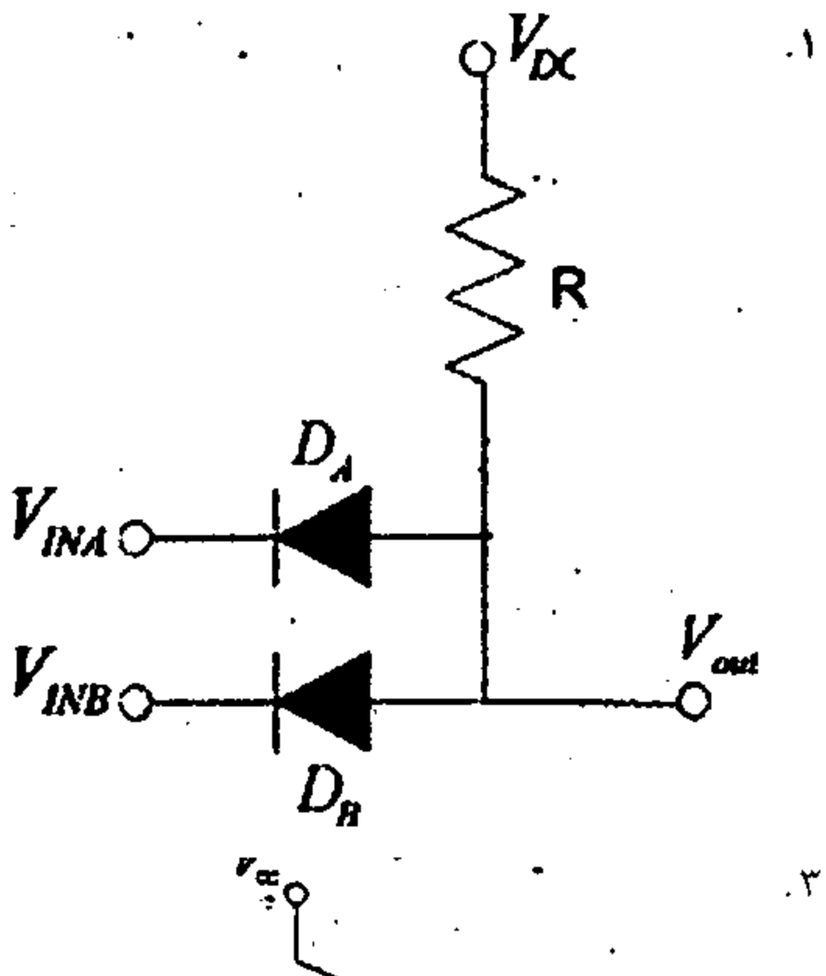
۴. گیت NAND دیودی

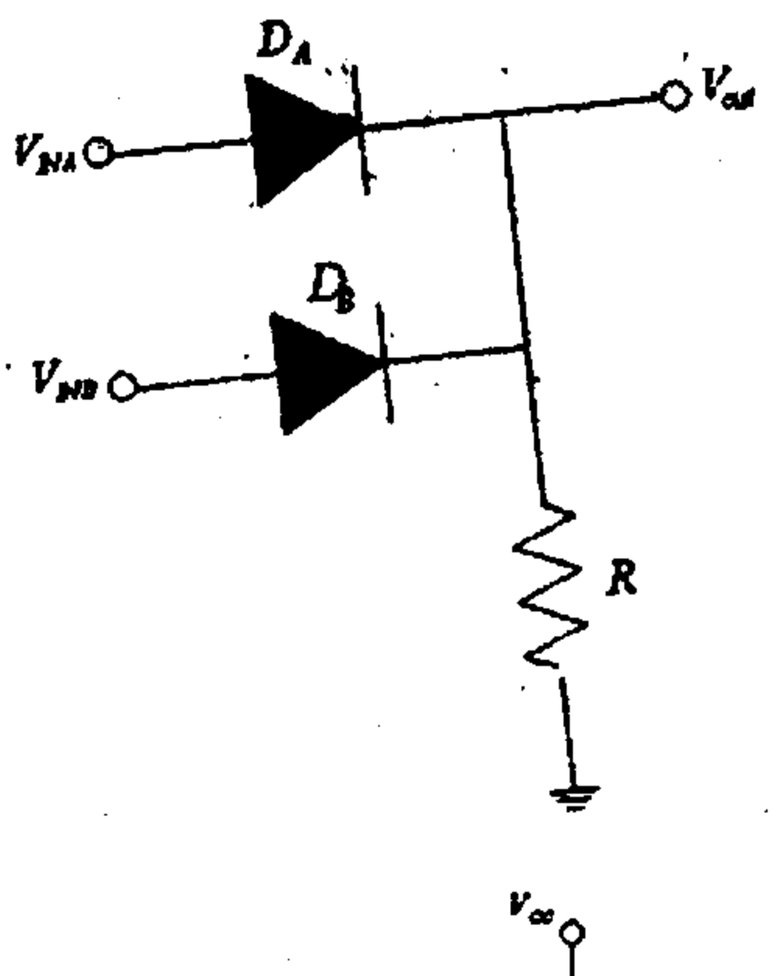
تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

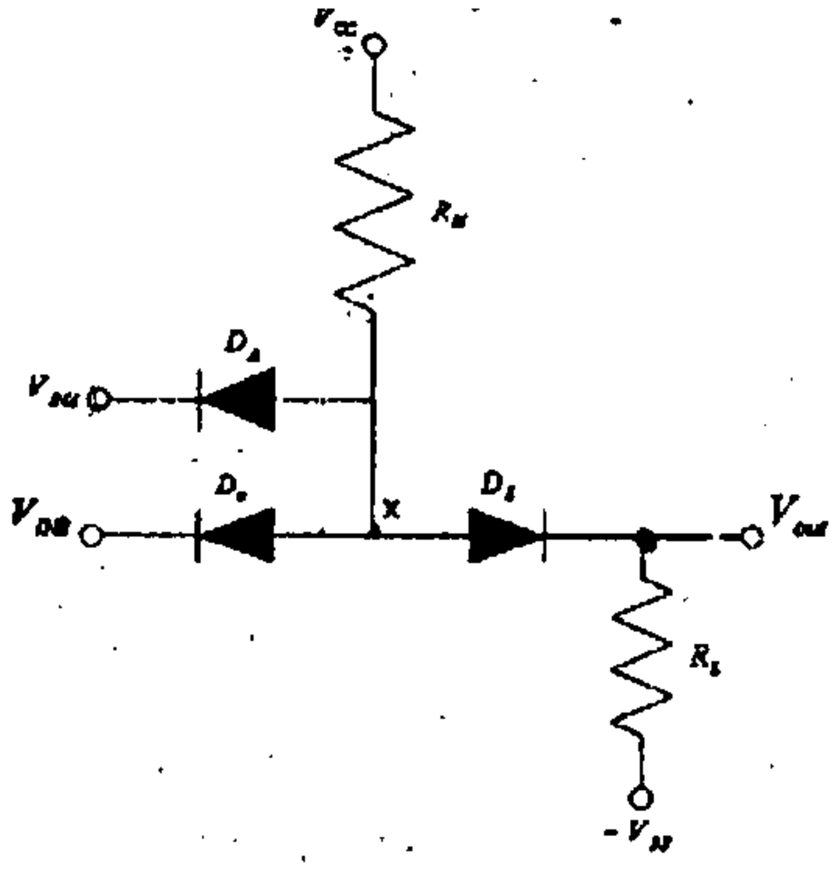
عنوان درس : الکترونیک دیجیتال

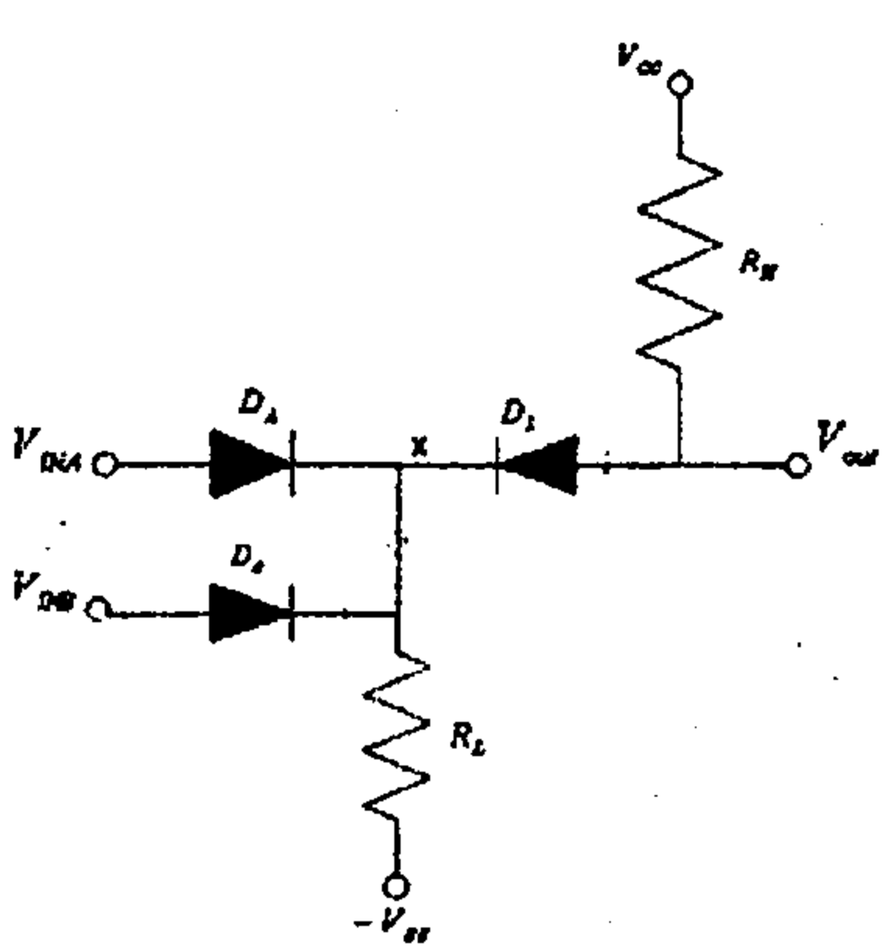
رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۱۹- کدام گزینه گیت AND با سطح انتقال یافته را نشان می دهد؟

۱.


۲.


۳.


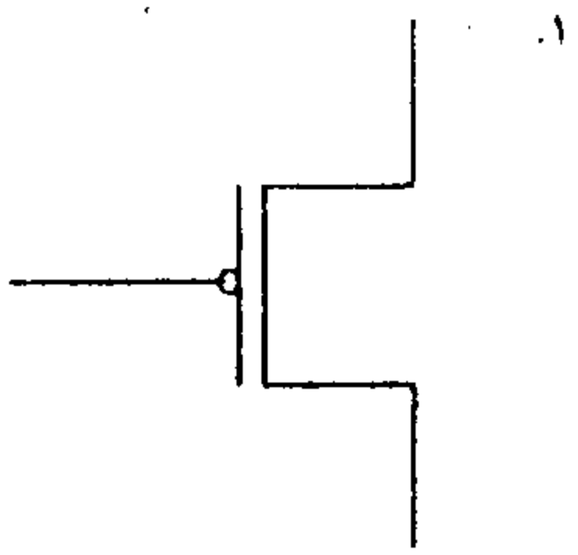
۴.


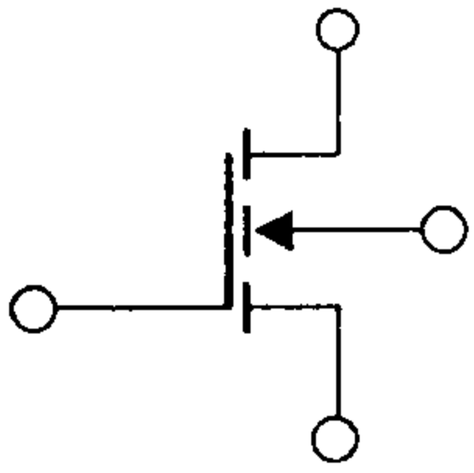
تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

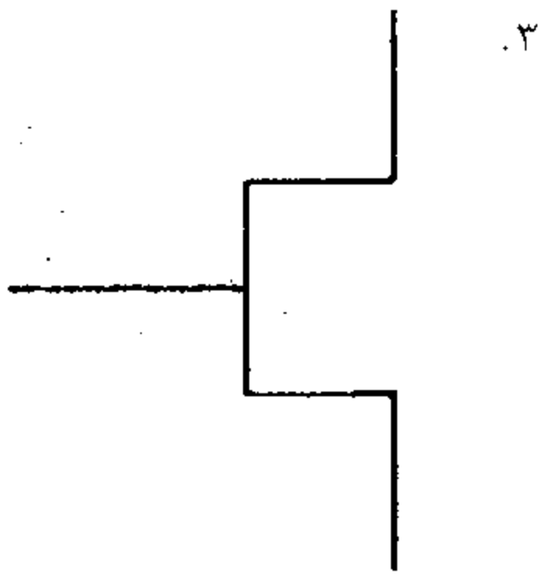
عنوان درس : الکترونیک دیجیتال

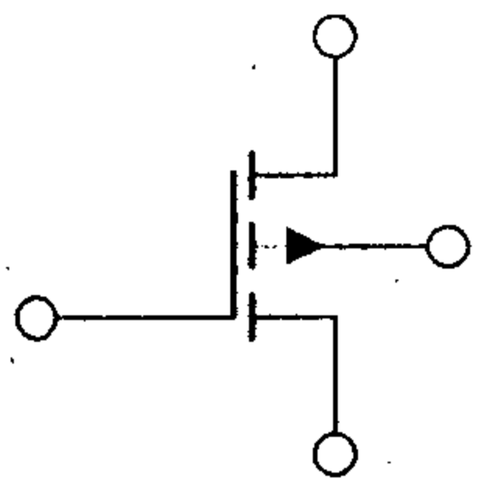
رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۲۰- نماد ساده شده ترانزیستور MOSFET افزایشی در کدام گزینه رسم شده است؟

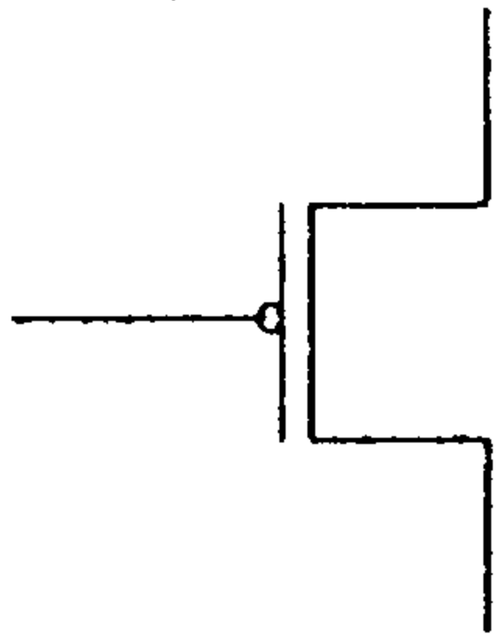
۱.


۲.


۳.


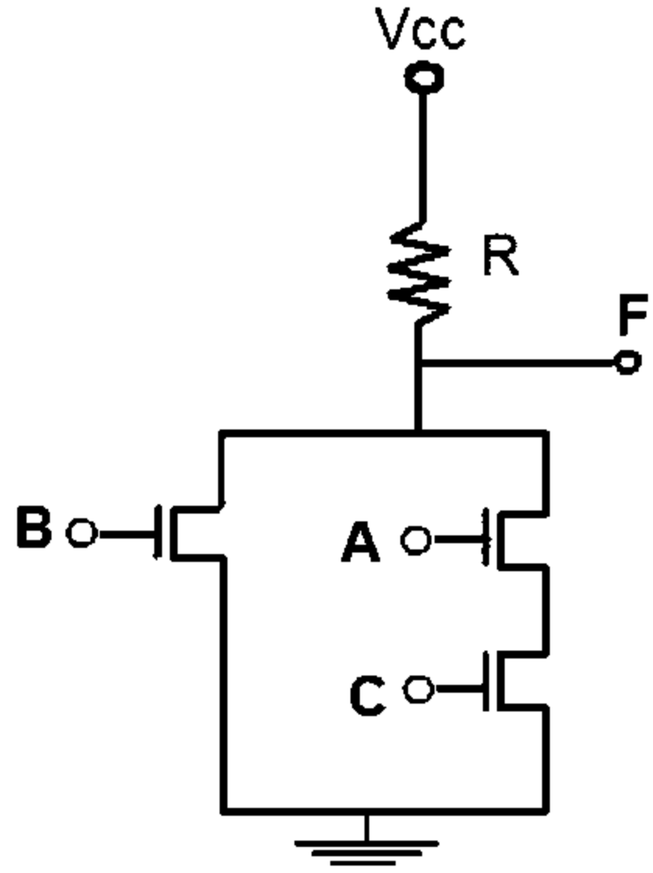
۴.


۲۱- نام ترانزیستور رسم شده چیست؟



۱. PMOS ۲. NMOS ۳. PNP ۴. NPN

۲۲- مدار زیر مربوط به کدام تابع است؟



۱. $\overline{(A+C).B}$ ۲. $\overline{(A.C+B)}$ ۳. $\overline{(A.B+C)}$ ۴. $\overline{(A+B).C}$

۲۳- کدامیک از جملات زیر در مورد دیود نادرست می باشد؟

۱. در یک ماده نوع N ، الکترون ها حامل های اکثریت و حفره ها حامل های اقلیت می باشند.

۲. در بایاس مستقیم، عرض ناحیه تخلیه پیوند PN کاهش می یابد.

۳. جریان بسیار ناچیز دیود در حالت بایاس معکوس ، ناشی از حامل های اقلیت می باشد.

۴. اتصال نیمه هادی P و یک فلز مخصوص، دیود شاتکی را ایجاد می کند.

۲۴- کدامیک از جملات زیر در مورد یک ترانزیستور دو قطبی صحیح نمی باشد؟

۱. در ناحیه اشباع، پیوندهای بیس- امیتر و بیس-کلکتور هر دو در بایاس مستقیم هستند.

۲. .در ناحیه قطع، پیوندهای بیس- امیتر و بیس-کلکتور هر دو در بایاس معکوس هستند.

۳. برای قطع شدن ترانزیستور اشباع شده، بار اضافی ذخیره شده در بیس باید تخلیه شود که این امر زمان قطع شدن ترانزیستور را پائین می آورد.

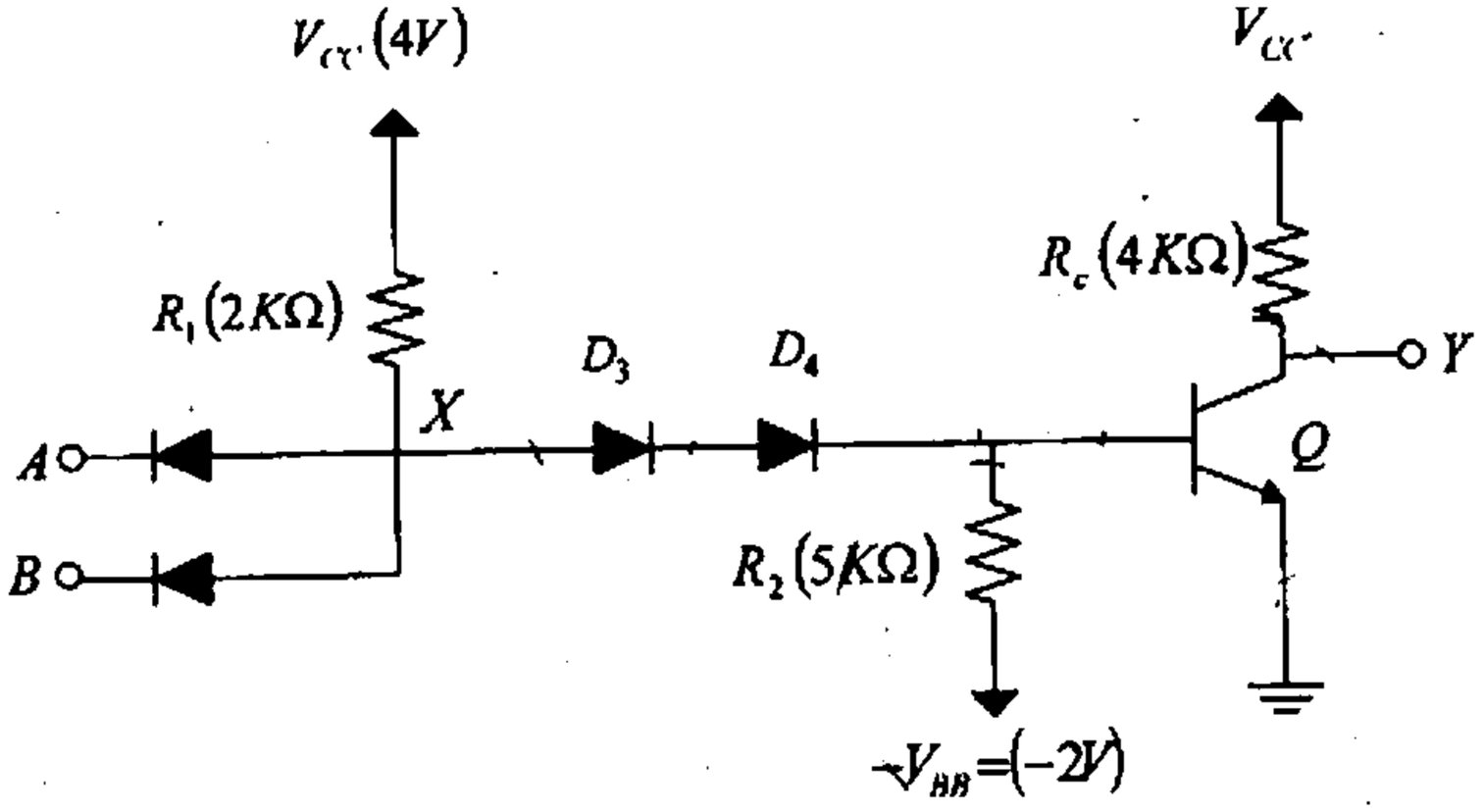
۴. در ناحیه اشباع $I_C = \beta I_B$ می باشد.

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۲۵- اگر در NAND دو ورودی نوع DTL (مدار رسم شده)، هر دو ورودی در سطح بالا باشند، β را حساب کنید.



۱. ۰/۲۳ ۲. ۲/۳ ۳. ۲۳ ۴. ۲۳۰

سوالات تشریحی

۱- کار ترانزیستور MOS در ناحیه زیر اشباع را توضیح دهید. ۱،۴۰ نمره

۲- تابع $F=\overline{(AB+\overline{(C+D)}+E)}$ را پیاده سازی کنید. ۱،۴۰ نمره

۳- معکوس کننده ای با بار افزایشی با مشخصات $\left(\frac{W}{L}\right)_O=3$ و $\left(\frac{W}{L}\right)_L=\frac{1}{3}$ ساخته شده است و حداقل ابعاد قابل پیاده سازی برای ترانزیستور در این تکنولوژی ۵ میکرومتر است. سطح اشغال شده توسط ترانزیستور را پیدا کنید. ۱،۴۰ نمره

۴- تابع XOR را با استفاده از منطق شبه NMOS پیاده سازی کنید. ۱،۴۰ نمره

۵- در یک ترانزیستور خاص داریم $\alpha_R=0.02,\quad \alpha_F\approx 1$. و جریان اشباع معکوس امیتر آن حدود $10^{-14}A$ است. جریان اشباع معکوس کلکتور چقدر است؟ ۱،۴۰ نمره

1115202 - 93-94-1

وضعیت کلید	پاسخ صحیح	شماره سوال
عادی	ب	1
عادی	الف	2
عادی	ب	3
عادی	ب	4
عادی	ب	5
عادی	ب	6
عادی	د	7
عادی	الف	8
عادی	ج	9
عادی	الف	10
عادی	ب	11
عادی	الف	12
عادی	ج	13
عادی	د	14
عادی	الف	15
عادی	ب	16
عادی	ب	17
عادی	ج	18
عادی	ج	19
عادی	الف	20
عادی	الف	21
عادی	ب	22
عادی	د	23
عادی	د	24
عادی	ب	25

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

استفاده از ماشین حساب مهندسی مجاز است

سوالات تشریحی

۱- ص۵۴ ۱،۴۰ نمره

۲- ص۸۴ ۱،۴۰ نمره

۳- ص ۸۹ ۱،۴۰ نمره

۴- ص ۱۵۶ ۱،۴۰ نمره

۵- ص ۲۶۱ ۱،۴۰ نمره

92-93-2

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

استفاده از ماشین حساب مهندسی مجاز است

۱- از عبارات بیان شده در رابطه با دیود کدام گزینه صحیح نمی باشد؟

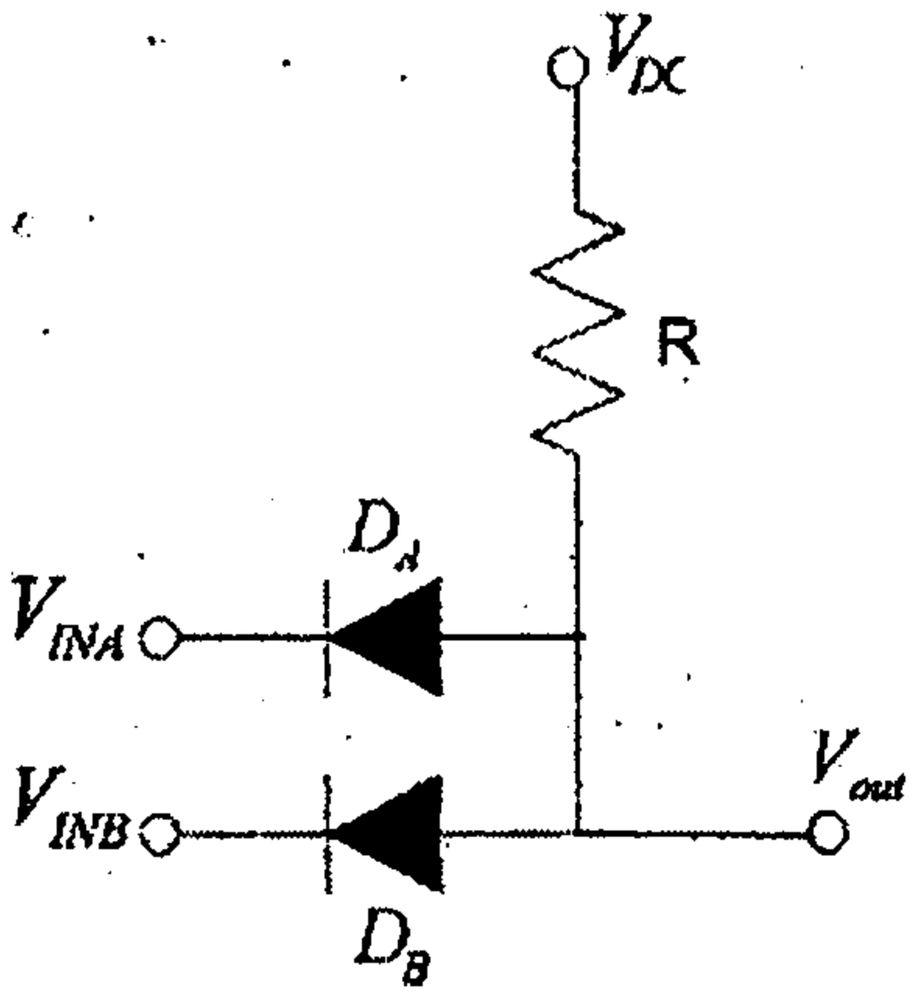
۱. دیود معمولا با اتصال مواد n و p بوجود می آید.

۲. دیود یکی از ابزارهای عایق است.

۳. ماده p تحت تزریق ناخالصی از یک ماده پذیرنده الکترون ایجاد می شود.

۴. ماده n تحت تزریق ناخالصی از یک ماده دهنده الکترون ایجاد می شود.

۲- مدار رسم شده مربوط به کدام گزینه است؟



۱. گیت AND دیودی

۲. گیت OR دیودی

۳. گیت AND دیودی که سطح آن منتقل شده است.

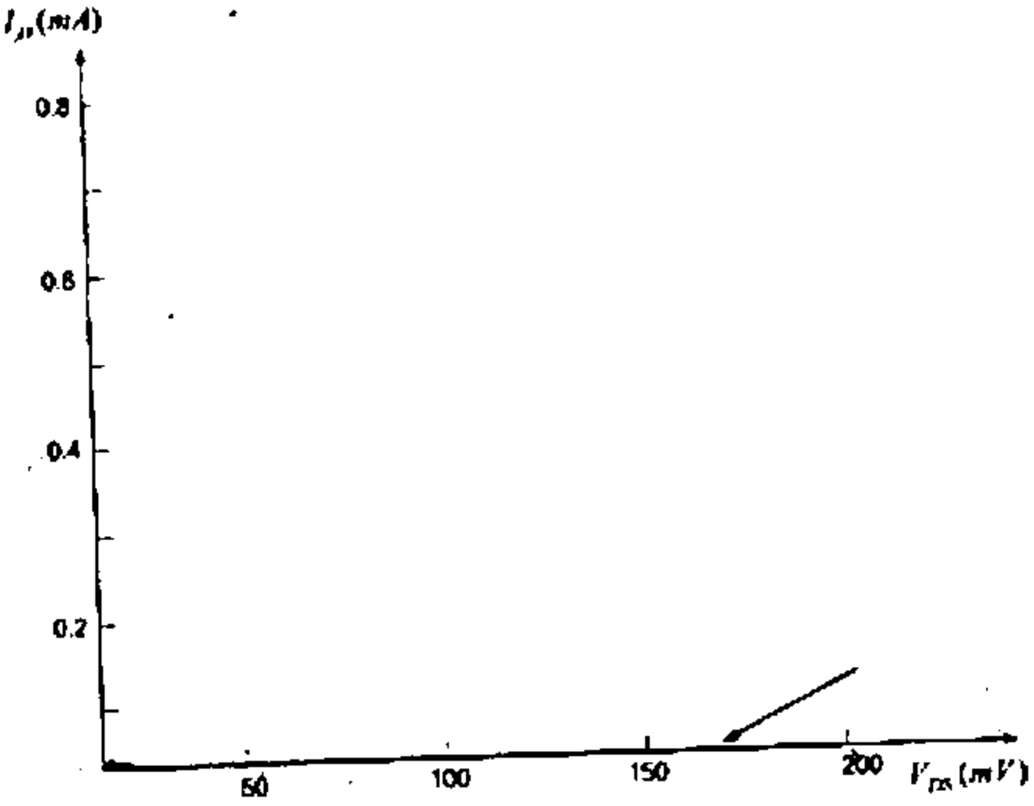
۴. گیت OR دیودی که سطح آن منتقل شده است.

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۳- در شکل رسم شده، قسمت مشخص شده کدام وضعیت را نشان می دهد؟



۱. $V_{GS} \le -V_t$ ۲. $V_{GS} \ge V_t$ ۳. $V_{GS} \le V_t$ ۴. $V_{GS} \ge -V_t$

۴- برای ترانزیستور MOS در ناحیه زیر اشباع، کدام یک از حالات زیر برقرار نیست؟

۱. جریانی بنام جریان زیر اشباع وجود دارد.

۲. جریان درین بصورت نمایی متناسب با V_{GS} است.

۳. جریان درین کوچکی وجود دارد.

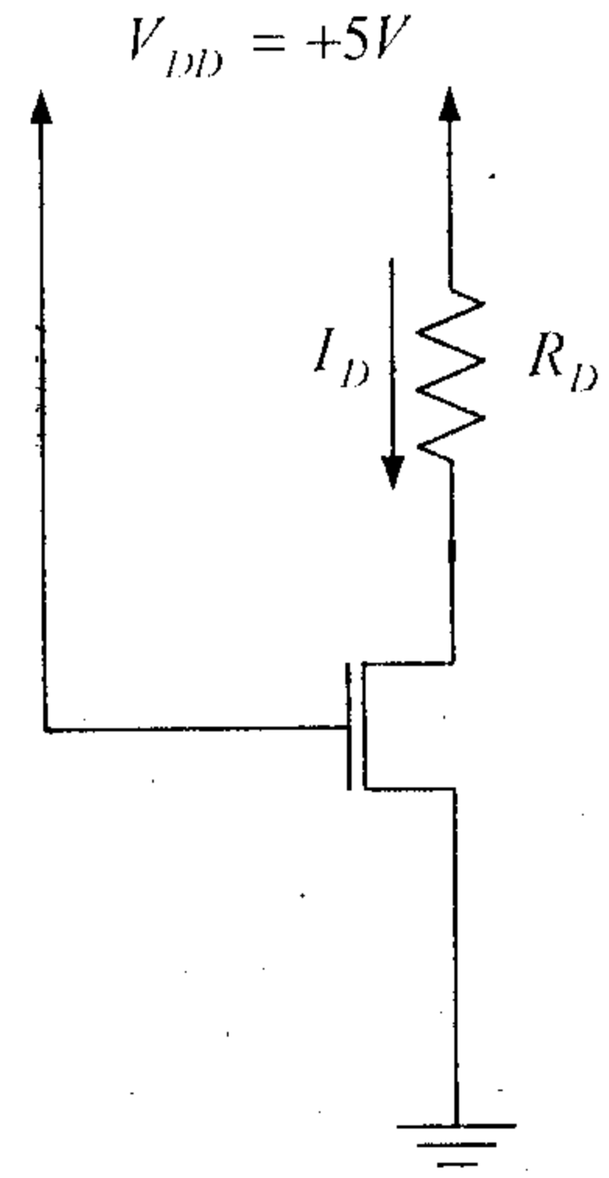
۴. جریان قطع است.

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۵- اگر بخواهیم مدار رسم شده در شکل زیر، در ناحیه خطی کار کند. لازم است کدام یک از گزینه ها برقرار شود؟



۱. $V_{DS} < V_{GS} - V_t$ ۲. $V_{DS} > V_{GS} - V_t$ ۳. $V_{GS} < V_{DS}$ ۴. $V_{GS} < V_t$

۶- برای بررسی روشن بودن ترانزیستور MOSFET با کانال N کافیست کدام یک از موارد زیر چک شود؟

۱. $V_{GS} < V_t$ ۲. $V_{DS} > V_{GS}$ ۳. $V_{GS} > V_t$ ۴. $V_{DS} < V_{GS}$

۷- MOS افزایشی و MOS تخلیه ای در کدام یک از موارد ذکر شده باهم تفاوت دارند؟

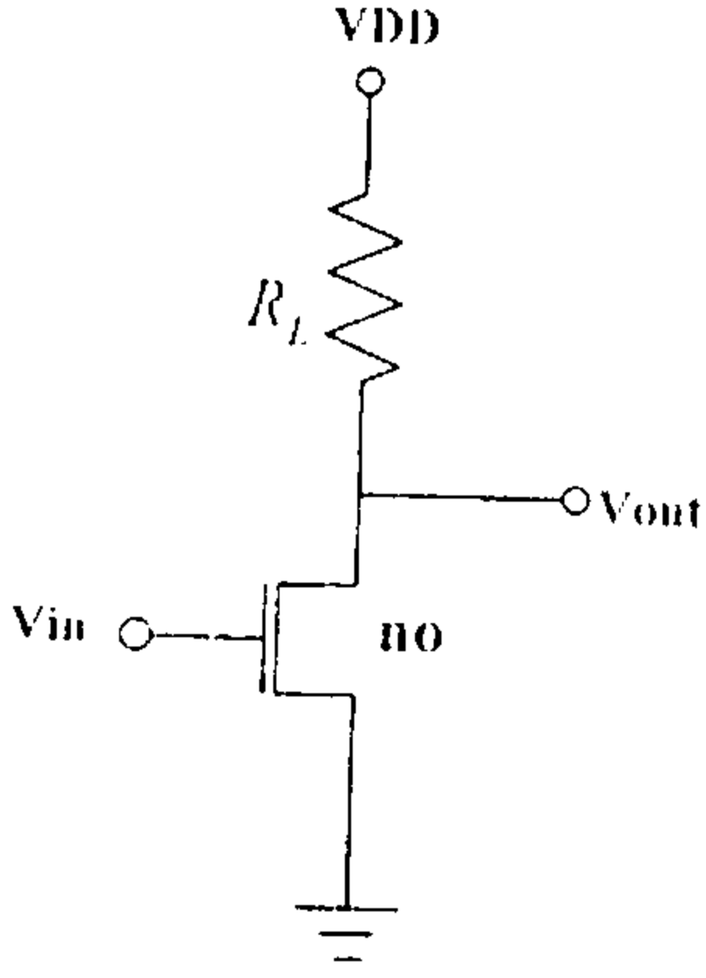
۱. شرط روشن بودن
۲. علامت V_t
۳. شرط کار در ناحیه تریودی
۴. شرط کار در ناحیه اشباع

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

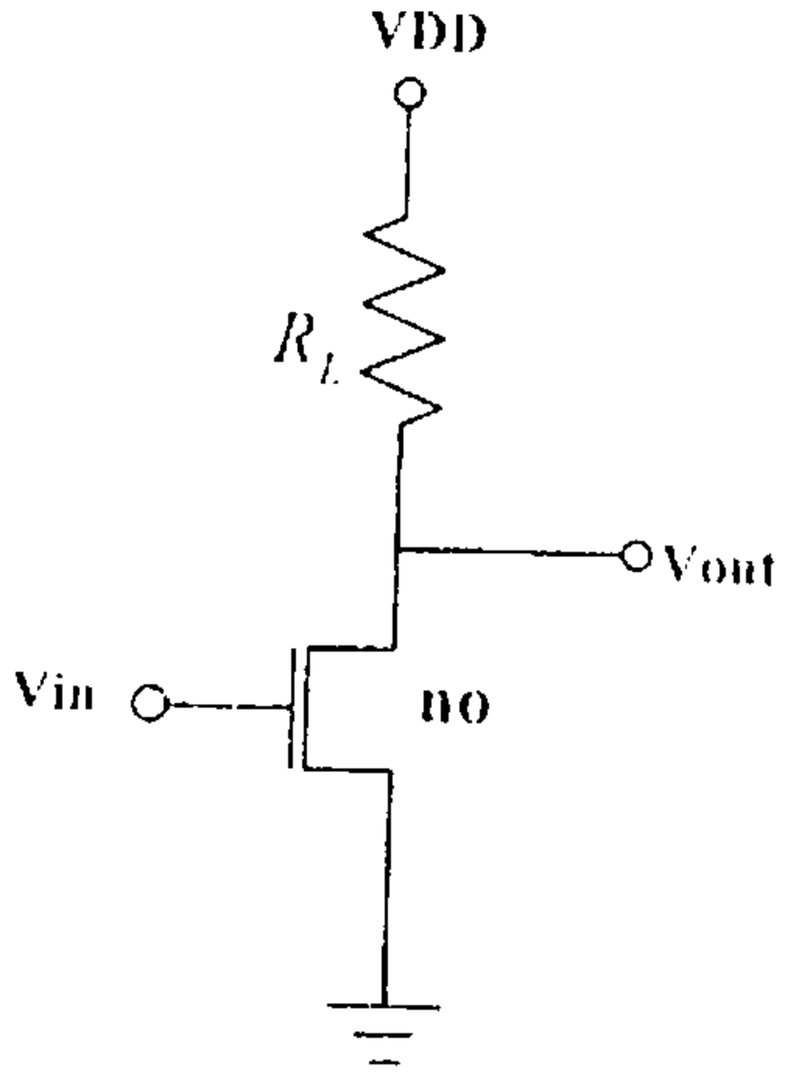
رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۸- برای شکل رسم شده، بهره ترانزیستور K_{no} را بدست آورید؟ (
$((W/L)_{no}=(10\mu m/5\mu m), k'_n=20\mu A/V^2, V_{DD}=5V, R_L=50k\Omega$



۱. $5\mu A/V^2$ ۲. $10\mu A/V^2$ ۳. $20\mu A/V^2$ ۴. $40\mu A/V^2$

۹- برای شکل زیر ماکزیمم ولتاژ خروجی را بدست آورید؟
$((W/L)_{no}=(10\mu m/5\mu m), k'_n=20\mu A/V^2, V_{DD}=5V, R_L=50k\Omega$



۱. ۵ ۲. ۱۰ ۳. ۱۵ ۴. ۲۰

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۱۰- معکوس کننده ای با بار افزایشی با مشخصات $(\frac{W}{L})_o = 9$ و $(\frac{W}{L})_L = \frac{1}{3}$ ساخته شده است.مقدار K_R را بیابید؟

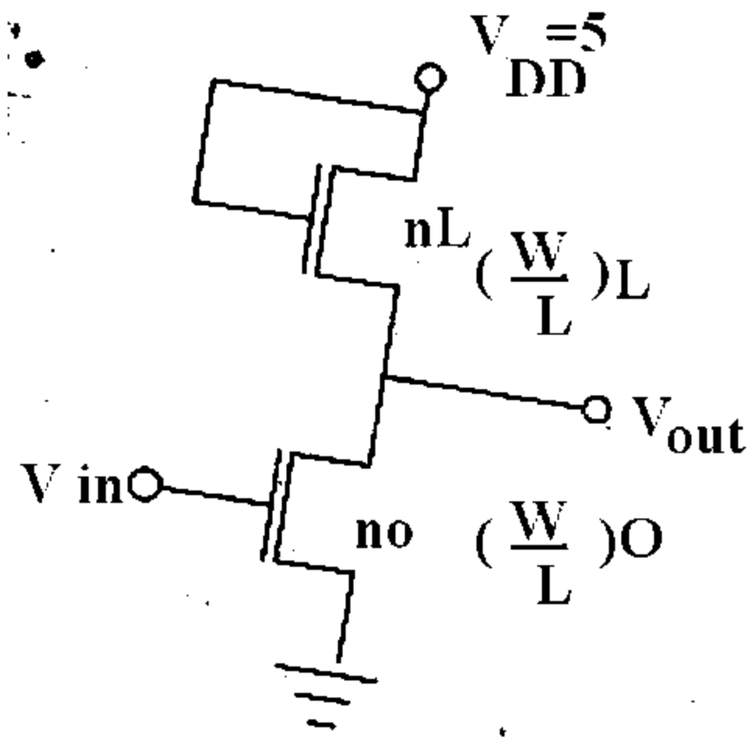
۱. ۹ ۲. ۲۷ ۳. ۳ ۴. ۰/۶

۱۱- معکوس کننده ای با بار افزایشی با مشخصات $(\frac{W}{L})_o = 3$ و $(\frac{W}{L})_L = \frac{1}{3}$ ساخته شده است و حداقل ابعاد قابل پیاده سازی برای ترانزیستور در این تکنولوژی $5\mu m$ است. سطح اشغال شده توسط ترانزیستور را پیدا کنید؟

۱. $75(\mu m)^2$ ۲. $15(\mu m)^2$ ۳. $150(\mu m)^2$ ۴. $750(\mu m)^2$

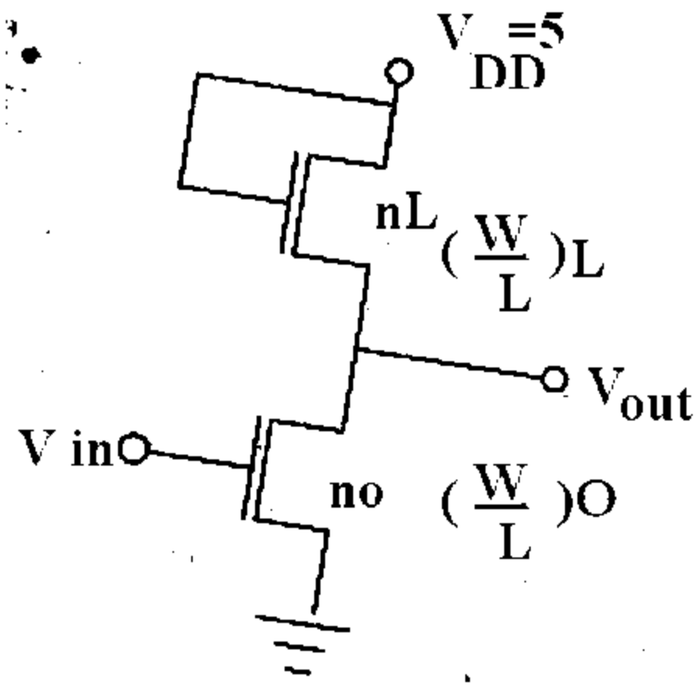
۱۲- برای معکوس کننده افزایشی شکل زیر، حداکثر ولتاژ خروجی چند ولت است؟ (

$$((\frac{W}{L})_O = \frac{10\mu m}{5\mu m}, (\frac{W}{L})_L = \frac{5\mu m}{15\mu m}, V_{TO} = V_{TL} = 1.2V$$



۱. ۱/۲ ۲. ۵ ۳. ۳/۸ ۴. ۶/۲

۱۳- برای معکوس کننده زیر، مقدار V_M (نقطه میانی مشخصه انتقال ولتاژ) را بیابید؟



$$(\frac{W}{L})_O = \frac{10\mu m}{5\mu m}, (\frac{W}{L})_L = \frac{5\mu m}{15\mu m}, V_{TO} = V_{TL} = 1.2V$$

۱. ۱/۲ ولت ۲. ۱/۹۵ ولت ۳. ۳/۸ ولت ۴. ۴ ولت

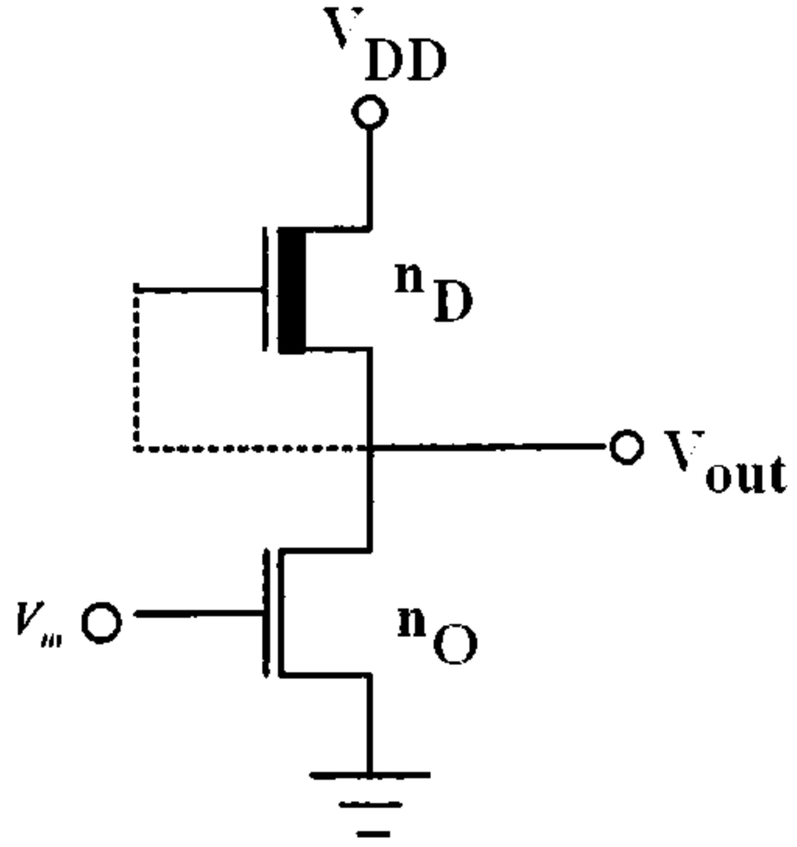
تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۱۴- برای معکوس کننده شکل رسم شده، مقدار بهره K_O ترانزیستور مربوطه را بدست آورید؟

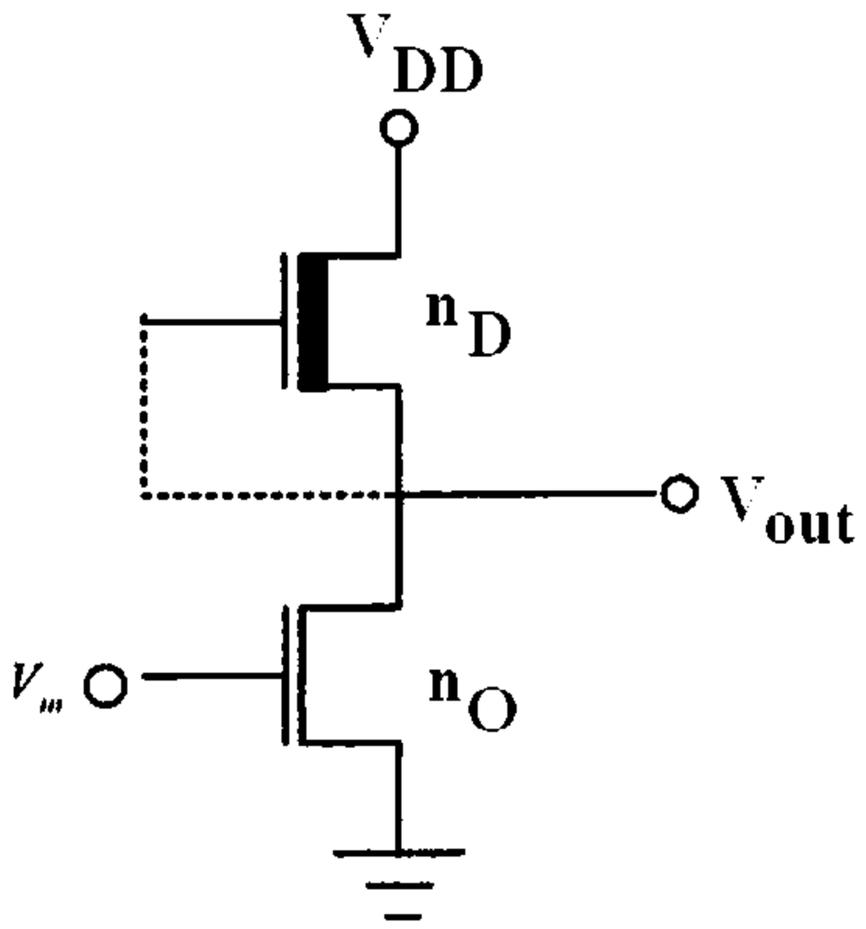
$$(\frac{W}{L})_D=\frac{10\mu m}{10\mu m},(\frac{W}{L})_O=\frac{20\mu m}{5\mu m},V_{T_D}=-3v,V_{T_n}=1v$$



۱. $4\mu A/V^2$ ۲. $10\mu A/V^2$ ۳. $20\mu A/V^2$ ۴. $80\mu A/V^2$

۱۵- برای شکل زیر، حداقل ولتاژ خروجی را بدست آورید؟ (

$$(\frac{W}{L})_D=\frac{10\mu m}{10\mu m},(\frac{W}{L})_O=\frac{20\mu m}{5\mu m},V_{T_D}=-3v,V_{T_n}=1v,V_{DD}=5V$$



۱. ۰/۲۹ ۲. ۲/۵ ۳. ۱ ۴. ۵

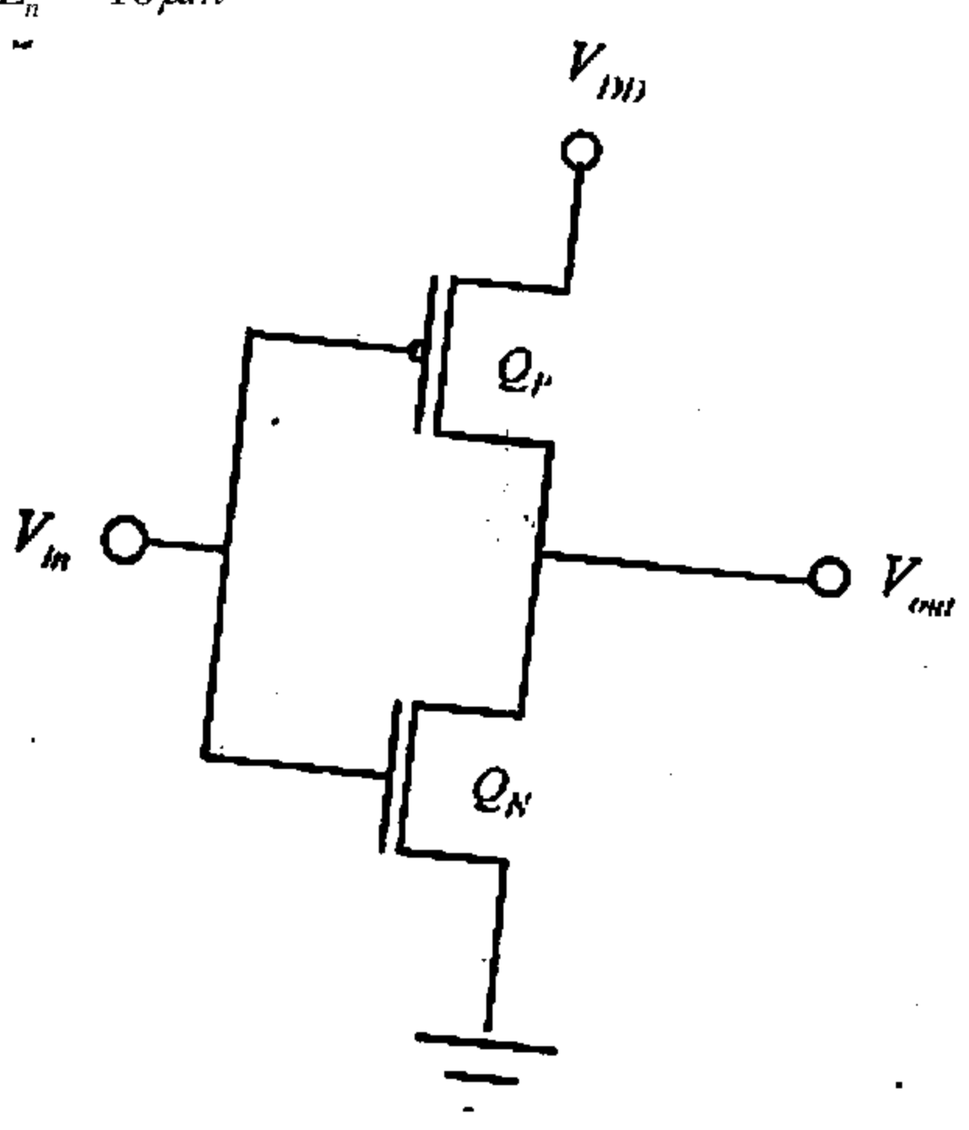
تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۱۶- ماکزیمم ولتاژ خروجی را با توجه به شکل معکوس کننده داده شده، بدست آورید؟

$$V_{T_n}=1v, V_{T_p}=-1v, \frac{W_p}{L_p}=\frac{25\mu m}{10\mu m}, \frac{W_n}{L_n}=\frac{10\mu m}{10\mu m}, K'_n=2.5K'_p=20\mu A/V^2, V_{DD}=5v$$



۱. ۱ ولت ۲. ۴/۶ ولت ۳. ۲/۵ ولت ۴. ۵ ولت

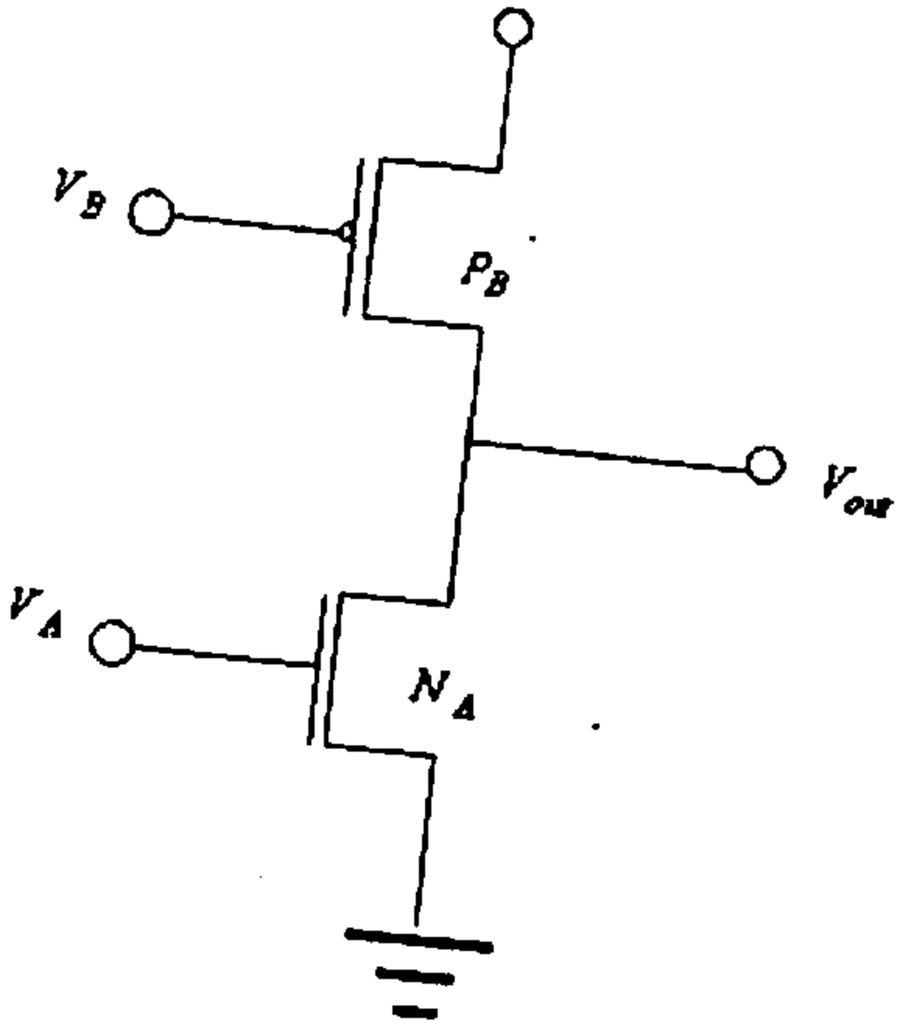
تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

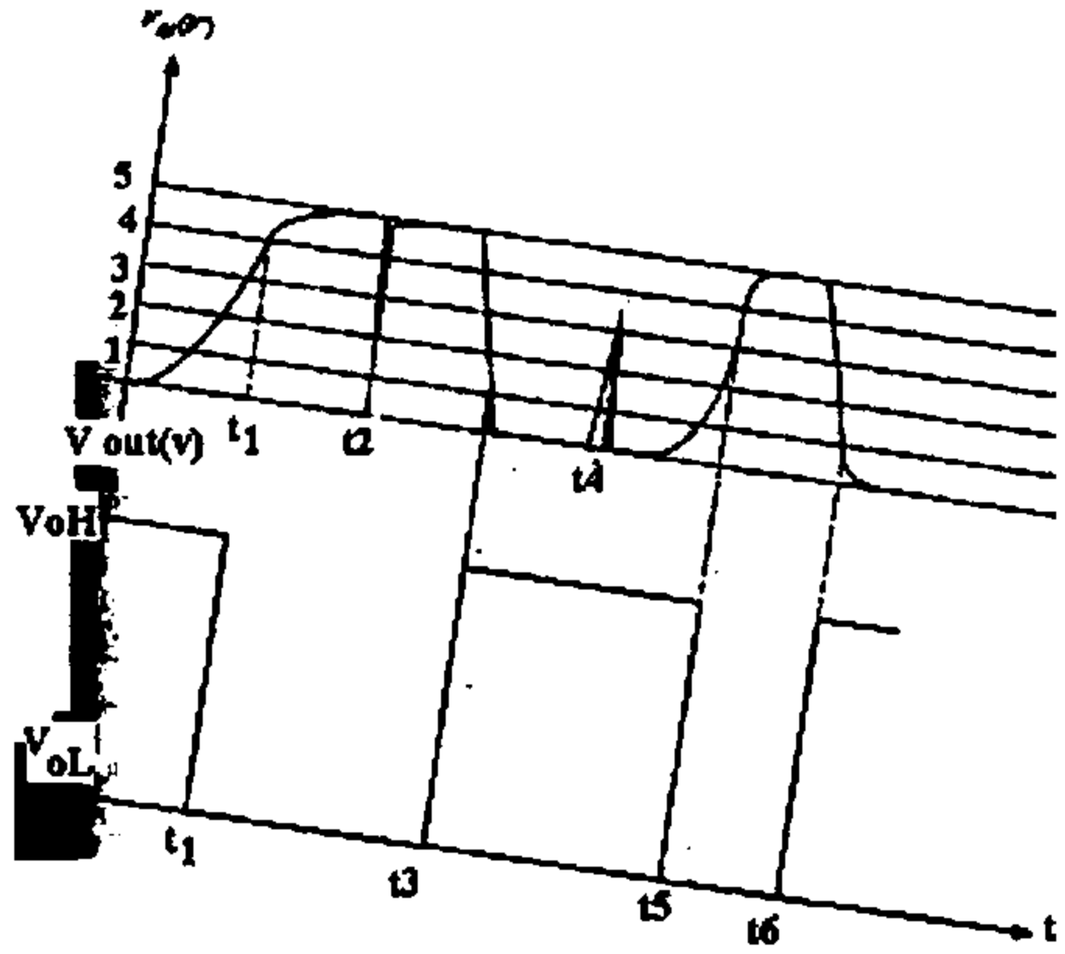
۱۷- مقدار ولتاژ خروجی مدار CMOS شکل ارائه شده را در حالت X- محاسبه کنید. فرض کنید:

$$K_p = K_n = 80\mu A/V^2, V_{T_n} = -V_{T_p} = 1v, V_{DD} = 5v, V_{OL} = 0v$$



۱. ۵ ولت ۲. ۲/۵ ولت ۳. ۱ ولت ۴. ۴ ولت

۱۸- در شکل زیر یک شکل موج ورودی و خروجی حاصل از یک مدار اشمیت تریگر دیده می شود. ولتاژ تریگر V_{ID} را بدست آورید؟



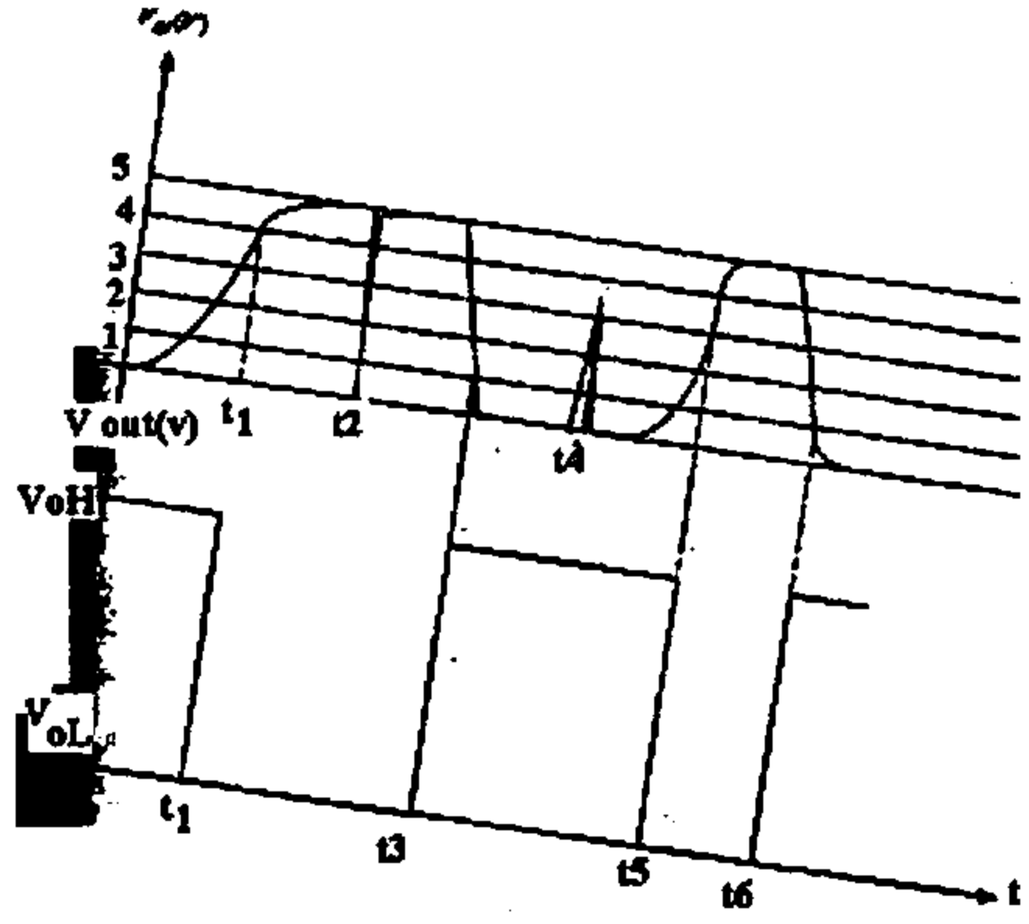
۱. ۱ ۲. ۵ ۳. ۴ ۴. ۲

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

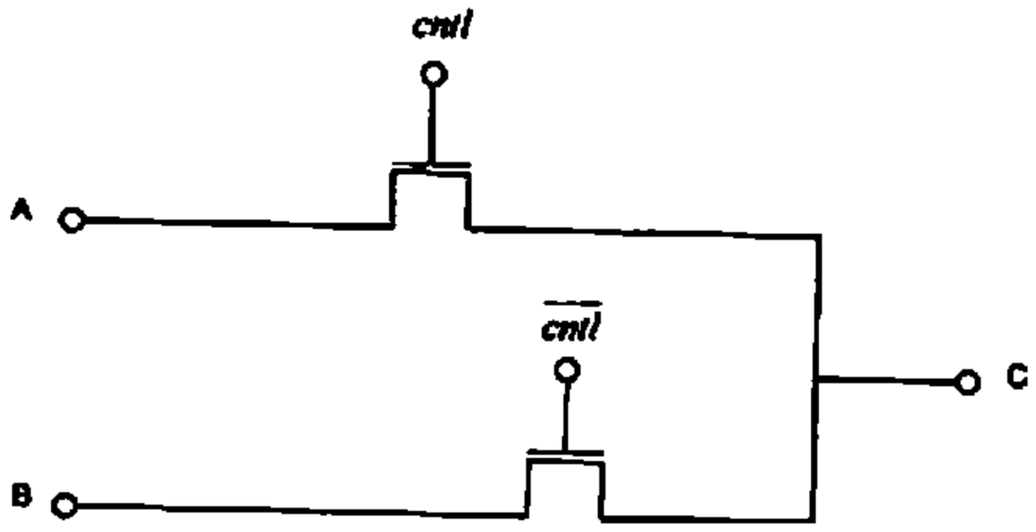
رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۱۹- برای شکل زیر ولتاژ تریگر V_{IU} را بدست آورید؟



۱. ۱ ۲. ۳ ۳. ۲ ۴. ۴ ۲

۲۰- مدار رسم شده، معرف کدام یک از گزینه ها است؟



۱. مالتی پلکسر ۲ به ۱

۲. گیت XOR

۳. مدار لچ

۴. مدار جبران کننده افت ولتاژ

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

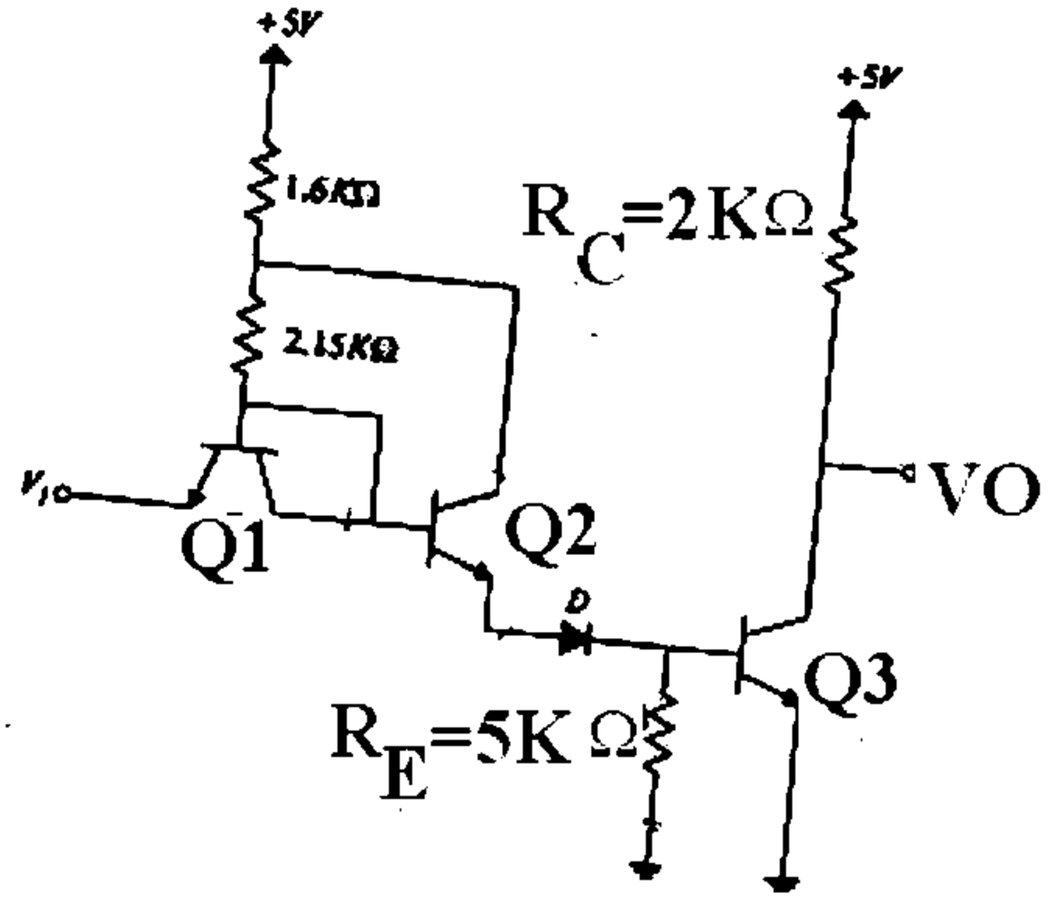
عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۲۱- برای مدار DTL شکل زیر فرض کنید:

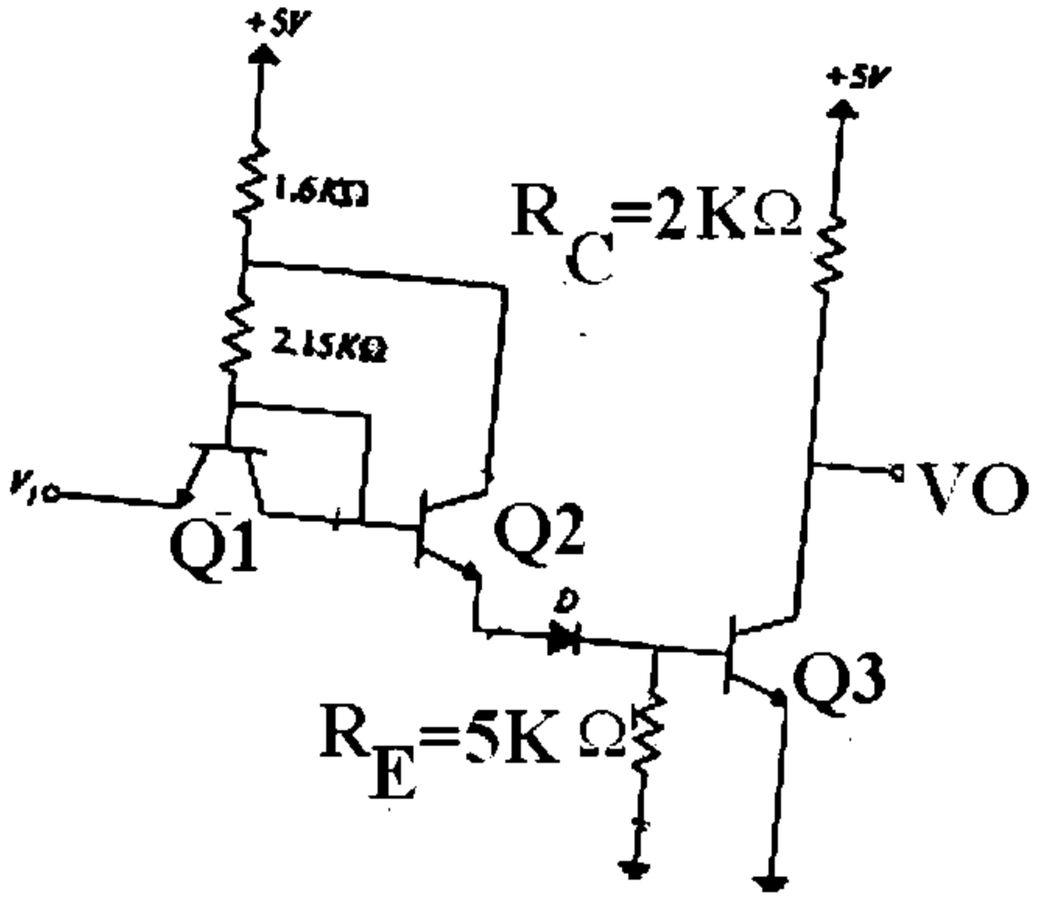
$$\beta(Q_2) = \beta(Q_3) = 50, V_1 = 0.2V$$

جریان ورودی را بیابید؟



۱. ۱۶ میلی آمپر ۲. ۱/۶ میلی آمپر ۳. ۱۱ میلی آمپر ۴. ۱/۱ میلی آمپر

۲۲- برای مدار DTL رسم شده، اگر $\beta(Q_2) = \beta(Q_3) = 50, V_1 = 5V$ جریان بیس Q_3 چند است؟



۱. ۱۶ میلی آمپر ۲. ۱/۶میلی آمپر ۳. ۱۱ میلی آمپر ۴. ۱/۱ میلی آمپر

۲۳- کدام گزینه صحیح نیست؟

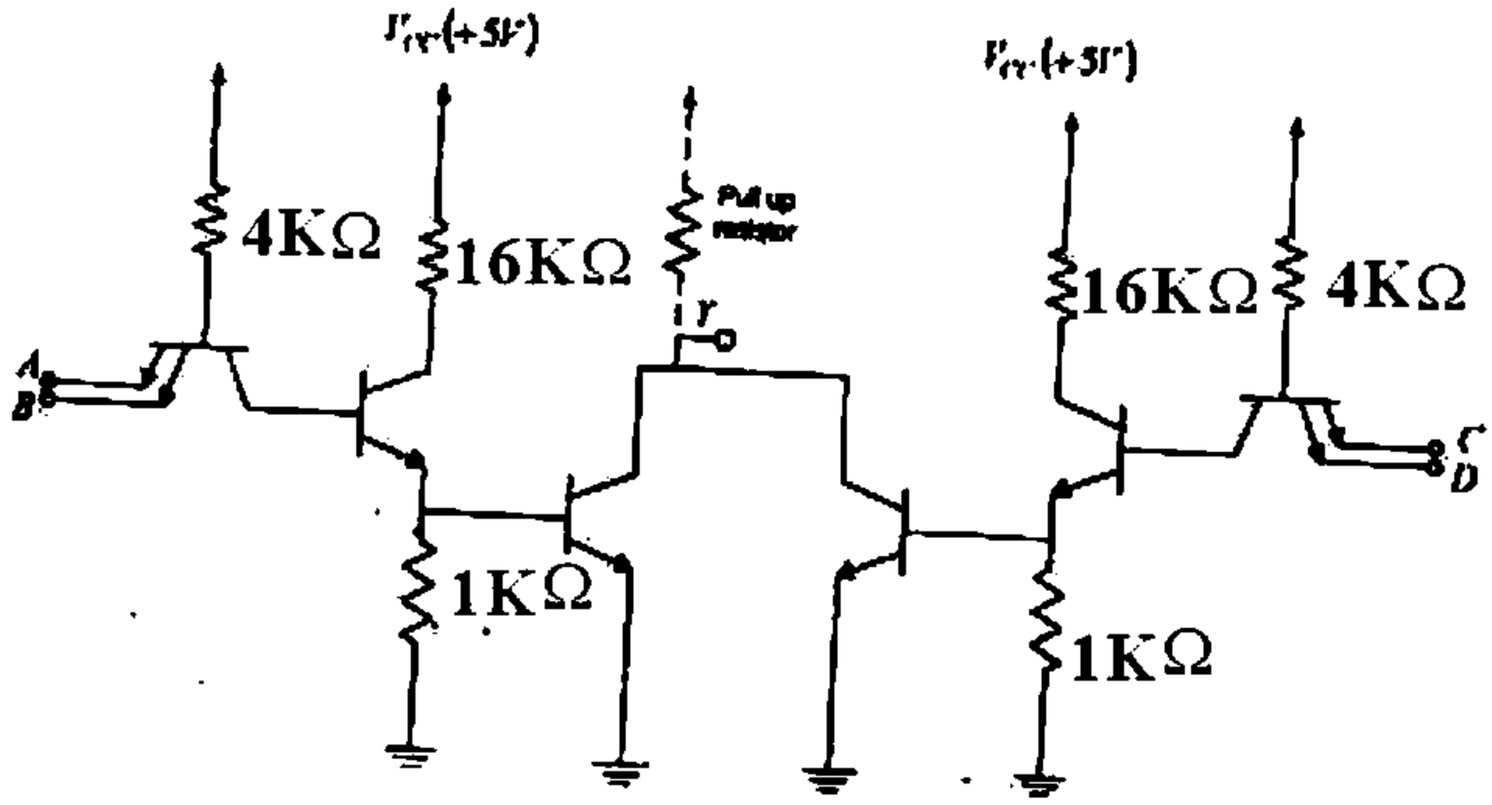
۱. گیت DTL حاشیه های نویز نسبتا خوب دارد.
۲. گیت DTL ظرفیت خروجی معقولی دارد.
۳. گیت DTL نسبتا کند است.
۴. گیت DTL زمان تأخیر بسیار کوتاهی دارد.

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۲۴- شگل زیر، بیانگر کدام تابع است؟



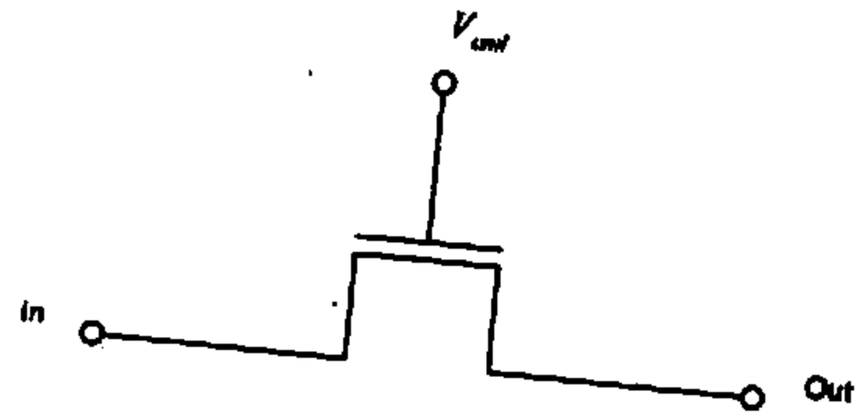
۱. تابع $F = (AB + CD)'$

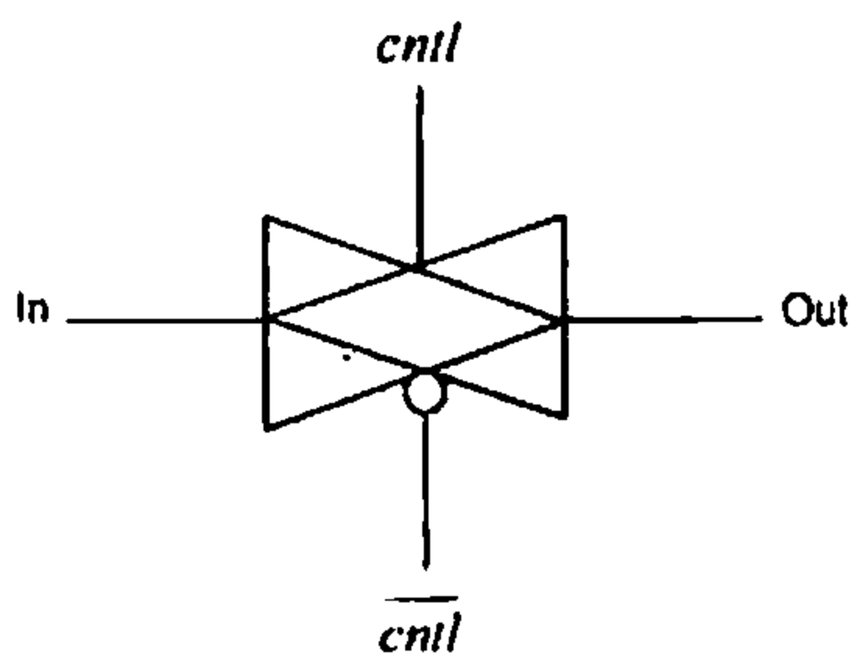
۲. تابع $F = A'B + CD$

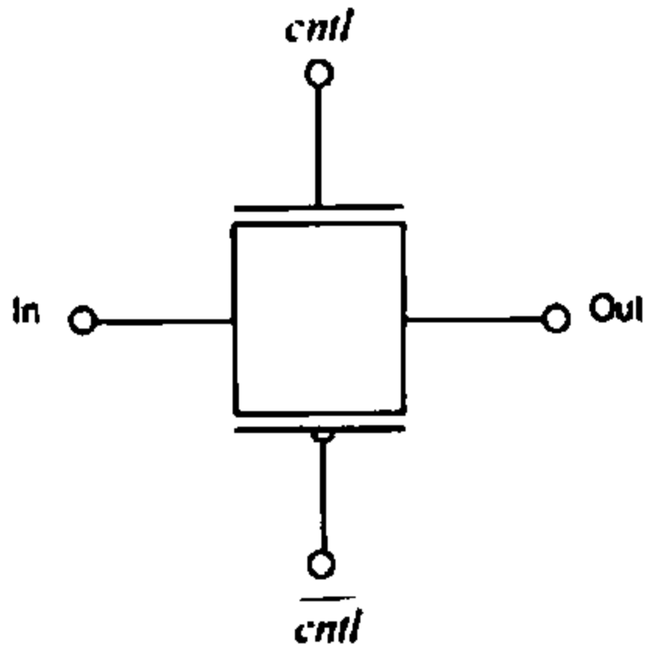
۳. تابع $F = AB' + CD$

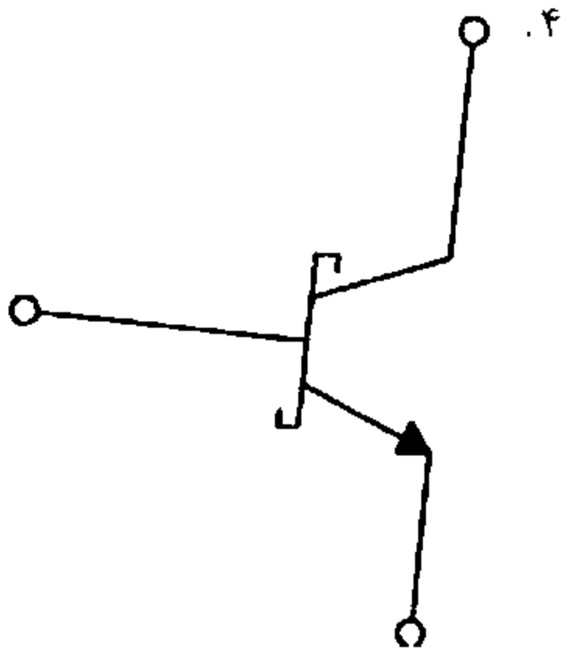
۴. تابع $F = AB + CD$

۲۵- کدام گزینه نماد مداری ترانزیستور شاتکی را نشان می دهد؟

۱.


۲.


۳.


۴.


تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

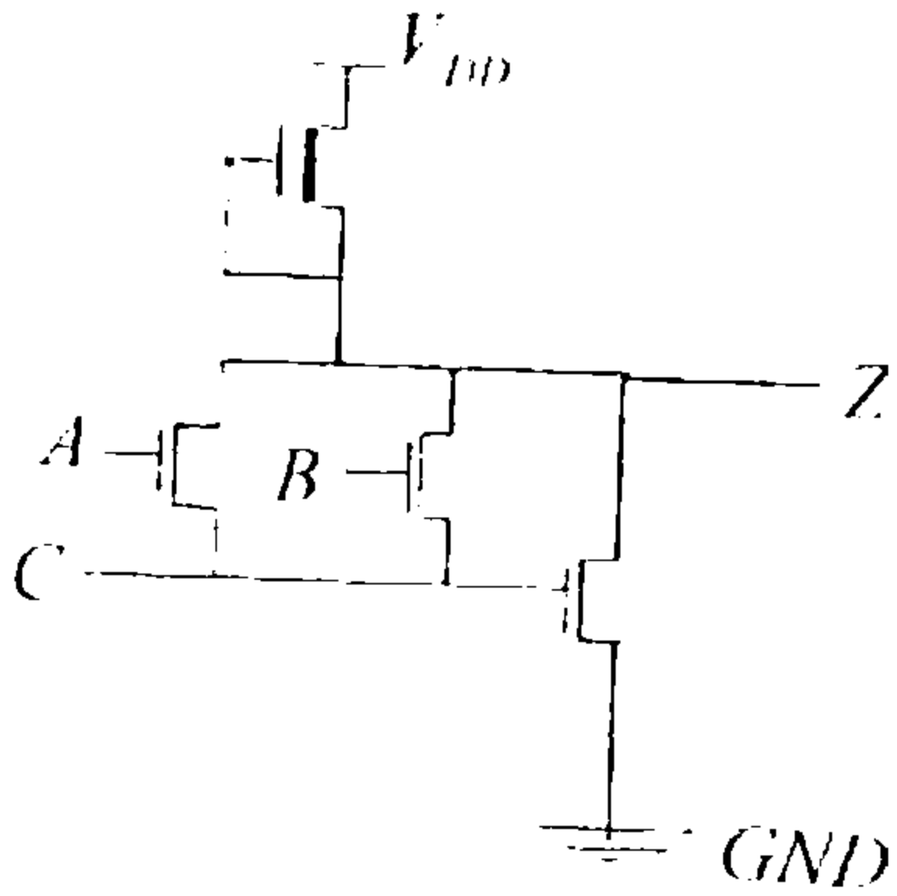
سوالات تشریحی

۱- در یک ترانزیستور از نوع MOSFET تأثیر "افزایش میزان تزریق ناخالصی در زیر لایه بر روی ولتاژ آستانه ترانزیستور" را با ارائه دلیل بیان کنید؟ ۱،۴۰ نمره

۲- با فرض اینکه ولتاژ منبع تغذیه V_{DD} ثابت بماند تغییر پارامترهای L و W با ضریب $\alpha > 1, \frac{1}{\alpha}$ چه تأثیری بر روی ظرفیت خازن گیت در گیتهای تکنولوژی MOSFET دارد؟ ۱،۴۰ نمره

۳- تابع XOR را با استفاده از منطق شبه NMOS پیاده سازی کنید. ۱،۴۰ نمره

۴- مدار شکل زیر چه تابعی را پیاده سازی می کند؟ ۱،۴۰ نمره



۵- مداری طراحی کنید که مبدل ECL به CMOS باشد. ۱،۴۰ نمره

1115202 - 92-93-2

شماره سوال	پاسخ صحیح	وضعیت کلید
1	ب	عادی
2	الف	عادی
3	ج	عادی
4	د	عادی
5	الف	عادی
6	ج	عادی
7	ب	عادی
8	د	عادی
9	الف	عادی
10	ب	عادی
11	ج	عادی
12	ج	عادی
13	ب	عادی
14	د	عادی
15	الف	عادی
16	د	عادی
17	ب	عادی
18	ج	عادی
19	الف	عادی
20	الف	عادی
21	د	عادی
22	ب	عادی
23	د	عادی
24	الف	عادی
25	د	عادی

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

استفاده از ماشین حساب مهندسی مجاز است

سوالات تشریحی

۱- ص ۶۸ — ۱،۴۰ نمره

۲- بخشی از سوال ۳ صفحه ۶۹ — ۱،۴۰ نمره

۳- مثال ص ۱۵۶ — ۱،۴۰ نمره

۴- ص ۱۴۲ — ۱،۴۰ نمره

۵- ص ۲۷۸ — ۱،۴۰ نمره

92-93-1

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

استفاده از ماشین حساب ساده مجاز است

۱- کدام گزینه عبارت زیر را به طور صحیح کامل می نماید ؟ (به ترتیب از راست به چپ گزینه مورد نظررا در جای خالی قرار دهید)

مدت لازم برای رسیدن خروجی از ۹۰ ٪ به ۱۰ ٪ مقدار نهایی خود را با..... ، و مدت لازم برای رسیدن خروجی از ۱۰ ٪ به ۹۰ ٪ مقدار نهایی خود را با..... نشان می دهند.

۱. t_{THL} ، t_{TLH} ۲. t_{TLH} ، t_{THL} ۳. t_{PHL} ، t_{PLH} ۴. t_{PLH} ، t_{PHL}

۲- یک معکوس کننده که تلف توان ایستای ناچیزی دارد با آهنگ یک مگاهرتز قطع و وصل می شود و با منبع تغذیه ۱۰ ولتی کار می کند و بار ۵۰ پیکوفاراد را تحریک می کند، تلف توان پویا و جریان میانگین کشیده شده از منبع تغذیه به ترتیب چقدر است ؟

۱. 0.5 mA ، 0.5 mW ۲. 0.25 mA ، 0.5 mW

۳. 0.25 mA ، 5 mW ۴. 0.5 mA ، 5 mW

۳- کدام گزینه عبارت زیر را به طور صحیح کامل می کند؟

در دیودهای پیوندی PN ، در حالت عادی مقداری نفوذ ..... در نزدیکی ماده P ، و مقداری نفوذ ..... در نزدیکی ماده N وجود دارد و یک ناحیه تخلیه را در مرز پیوند بوجود آورده است، که در اثر اعمال یک ولتاژ مثبت به P (نسبت به N) می توان عرض این ناحیه را ..... داد.

۱. الکترون، حفره، کاهش ۲. حفره، الکترون، کاهش

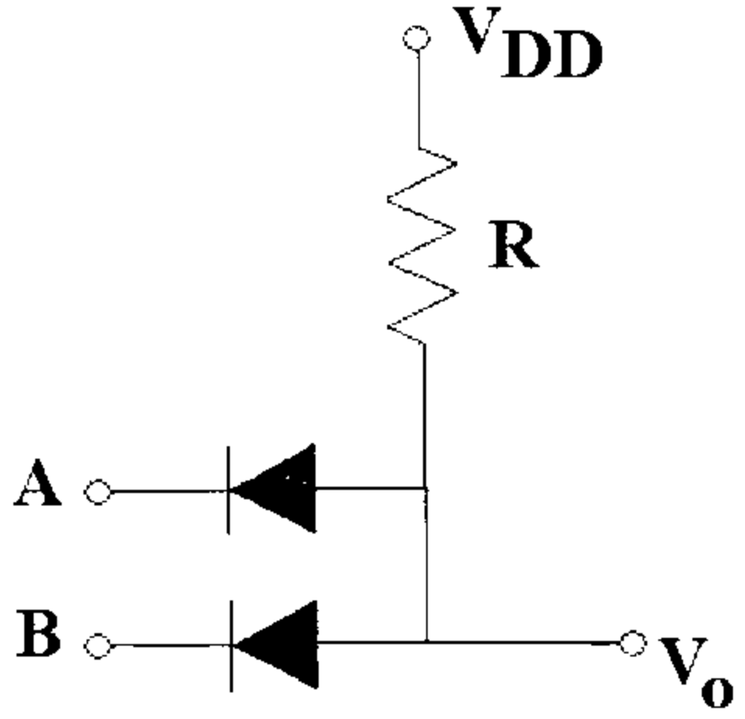
۳. الکترون، حفره، افزایش ۴. حفره، الکترون، افزایش

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

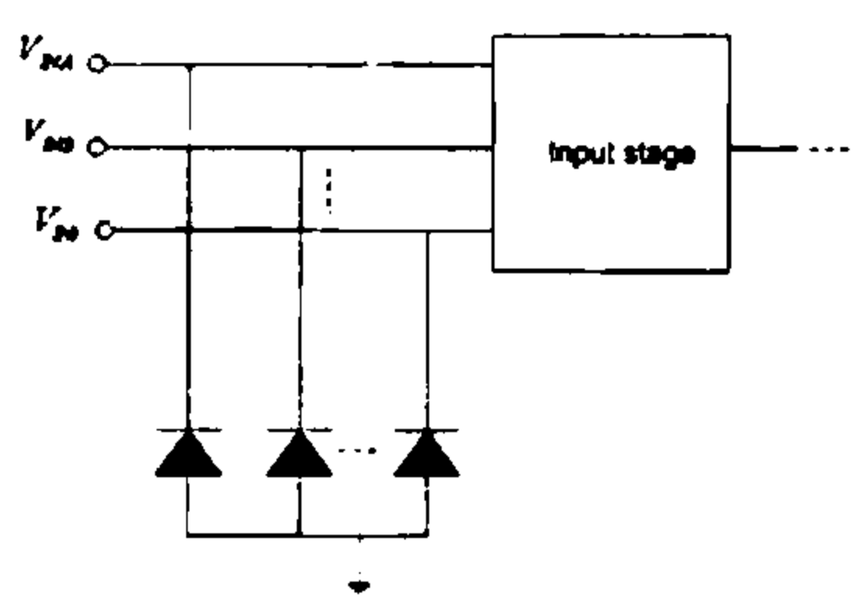
رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۴- مدار شکل زیر معادل کدام گیت منطقی می‌باشد؟



۱. AND ۲. NAND ۳. OR ۴. NOR

۵- در شکل زیر، دیودها به چه منظوری استفاده شده اند؟



۱. مشکل خرابی گیت هنگام تغییر ولتاژ ورودی از پایین به بالا را تعدیل می کنند.

۲. باعث می شود ورودی های گیت از ۰/۷- ولت بیشتر نشوند.

۳. باعث می شود ورودی های گیت از ۰/۷- ولت کمتر نشوند.

۴. باعث می شود ورودی های گیت از ۰/۷ ولت کمتر نشوند.

۶- در یک ترانزیستور NMOSافزایشی، شرط وصل کردن ترانزیستور و شرط کار در ناحیه تریودی به ترتیب کدام است؟

۱. $V_{DS} \leq V_{GS} - V_t \ , V_{GS} > V_t$

۲. $V_{DS} \geq V_{GS} - V_t \ , V_{GS} > V_t$

۳. $V_{DS} \leq V_{GS} - V_t \ , V_{GS} < V_t$

۴. $V_{DS} \geq V_{GS} - V_t \ , V_{GS} < V_t$

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

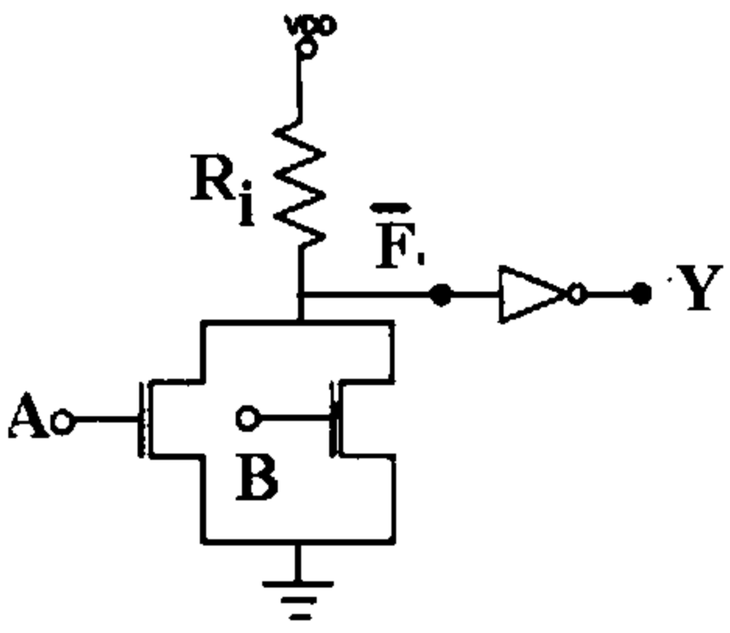
رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۷- کدام گزینه عبارات زیر را در مورد ترانزیستورهای NMOS افزایشی، به طور صحیح کامل می نماید؟

افزایش میزان تزریق ناخالصی در زیر لایه ولتاژ آستانه ترانزیستور را ..... می دهد، و اثر کلی افزایش دمای ترانزیستور ..... میزان جریان درین است.

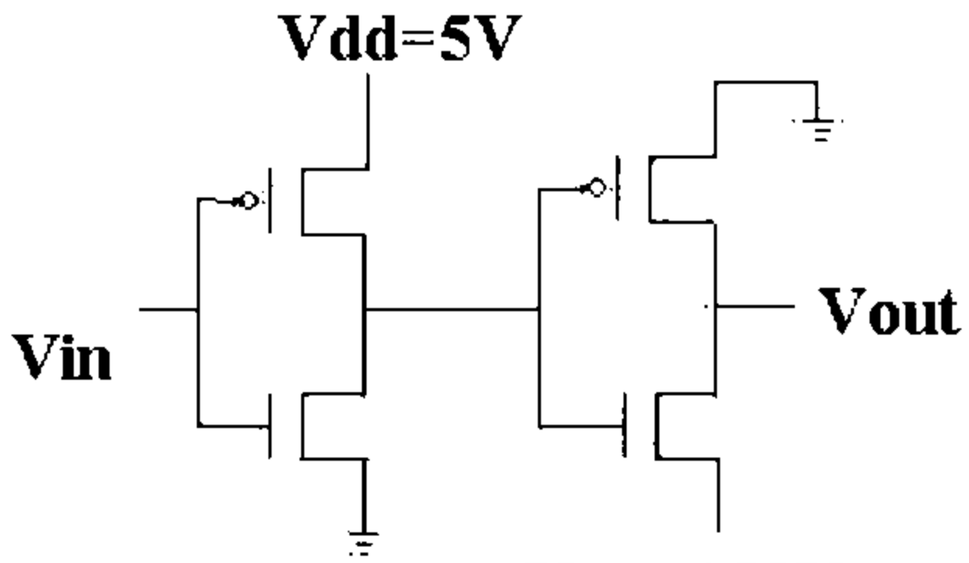
۱. افزایش، افزایش ۲. افزایش، کاهش ۳. کاهش ، کاهش ۴. کاهش ، افزایش

۸- گیت زیر کدام تابع را پیاده سازی می کند ؟



۱. $Y = A.B$ ۲. $Y = \overline{A.B}$ ۳. $Y = A + B$ ۴. $Y = \overline{A + B}$

۹- اگر در مدار شکل زیر Vin برابر ۰ و ۵ ولت انتخاب شود، این مدار می تواند به عنوان واسط کدام مدارها استفاده شود؟



۱. n_O قطع و n_D خطی ۲. n_O خطی و n_D اشباع ۳. n_O اشباع و n_D خطی ۴. n_O خطی و n_D قطع

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

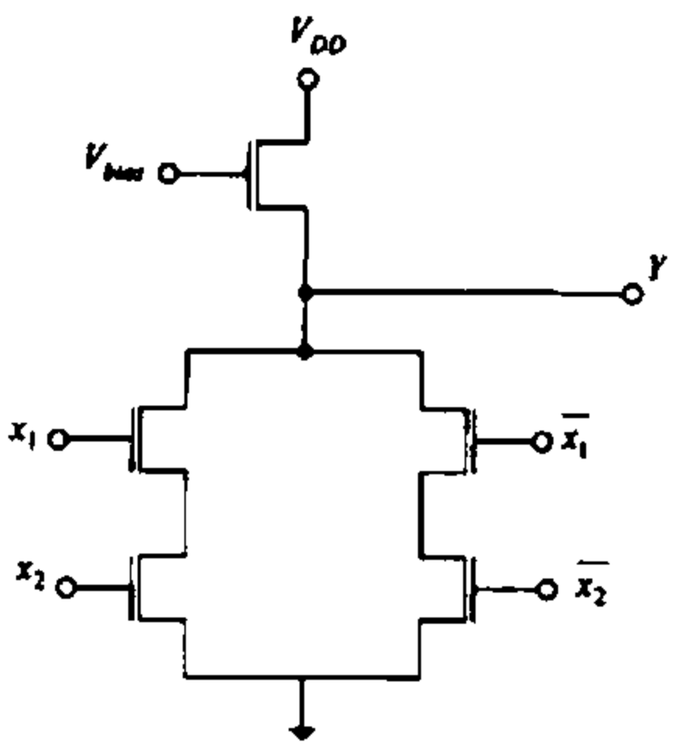
۱۰- برای یک MOSFET افزایشی کانال n، با فرض آنکه برای $V_{GS}=V_{DS}=9v$ داریم $I_D=4mA$ و برای $V_{GS}=V_{DS}=5v$ مقدار $I_D=1mA$ باشد، V_t چند ولت است؟

۱. 1 ۲. 1.2 ۳. 0.8 ۴. 0.4

۱۱- اساس کار مدارهای پویا کدام گزینه است ؟

۱. شارژ و دشارژ خازن های پارازیتی
۲. جلوگیری از اشباع ترانزیستورها
۳. استفاده از ترانزیستورهای عبور
۴. استفاده از چندین گیت به صورت زنجیره ای

۱۲- شکل زیر بیانگر چه گیتی است ؟



۱. مدار XOR با منطق CMOS پویا
۲. مدار XNOR با منطق CMOS پویا
۳. مدار XOR با منطق شبه NMOS
۴. مدار XNOR با منطق شبه NMOS

۱۳- کدام گزینه عبارت زیر را به طور صحیح کامل می نماید؟

اگر در خروجی مدارهای پویا یک معکوس کننده اضافه شود، ساختاری ایجاد می شود که به آن منطق ..... گفته می شود.

۱. NORA ۲. دامینو ۳. تفاضلی ۴. شبه پویا

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۱۴- در مورد مقایسه بین لچ ها و فلیپ فلاپ ها چه می توان گفت؟

۱. لچ ها حساس به سطح و فلیپ فلاپ ها حساس به لبه می باشند و هر دو تنها به صورت پویا پیاده سازی می شوند.

۲. لچ ها حساس به لبه و فلیپ فلاپ ها حساس به سطح می باشند و هر دو تنها به صورت پویا پیاده سازی می شوند.

۳. لچ ها حساس به سطح و فلیپ فلاپ ها حساس به لبه می باشند و هر دو هم به صورت پویا و هم به صورت ایستا پیاده سازی می شوند.

۴. لچ ها حساس به سطح هستند و تنها به صورت پویا پیاده سازی می شوند اما فلیپ فلاپ ها حساس به لبه هستند و هم به صورت پویا و هم به صورت ایستا پیاده سازی می شوند.

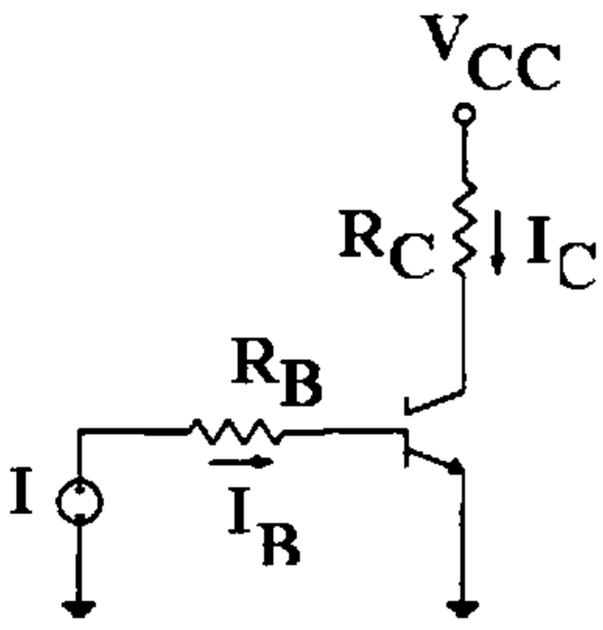
۱۵- کدام گزینه عبارات زیر را به طور صحیح کامل می نماید؟

در ساختمان ترانزیستورهای دوقطبی، عرض ..... را بزرگتر می سازند تا اینکه بارهای رسیده از امیتر را به راحتی جمع کند. و غلظت ..... را معمولاً بالا می گیرند تا اینکه جریان دهی در جهت مستقیم بیشتر باشد.

۱. کلکتور، بیس ۲. کلکتور، امیتر ۳. بیس، امیتر ۴. بیس، کلکتور

۱۶- در مدار شکل زیر حداکثر جریانی که کلکتور می تواند دریافت کند بدون آنکه ترانزیستور از ناحیه فعال خارج شود چقدر است؟

(فرض کنید $V_{CC}=5\ v$, $V_{BE}=0.7\ v$, $R_B=10\ k\Omega$, $R_C=1\ k\Omega$, $\beta=100$)



۱. 4.3 mA ۲. 0.43 mA ۳. 5 mA ۴. 0.5 mA

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال

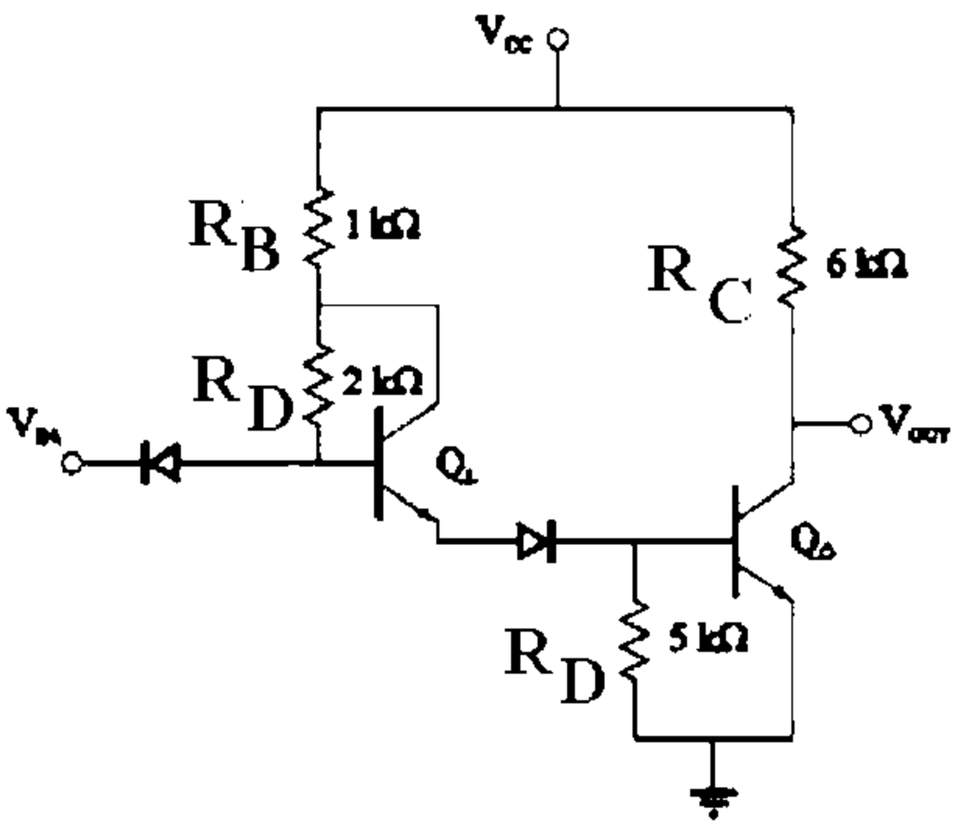
رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۱۷- ماکزیمم ظرفیت خروجی برای یک گیت پایه RTL با توجه به مقادیر زیر کدام گزینه است ؟

$V_{CC}=5\ v\ ,\ R_B=10\ k\Omega\ ,\ R_C=1\ k\Omega\ ,\ \beta_f=40\ ,\ V_{BE}(sat)=V_{BE}(FA)=0.8\ v\ ,\ V_{CE}(sat)=0.2\ v$

۱. ۴ ۲. ۹ ۳. ۱۲ ۴. ۲۵

۱۸- V_{IL} مدار زیر چند ولت می‌باشد؟ $(V_{BE}(sat)=0.8, V_{BE}(FA)=0.7, V_{CE}(sat)=0.2, V_D(on)=0.7)$



۱. 2.3 ۲. 1.6 ۳. 1.4 ۴. 0

۱۹- در مدار گیت TTL استاندارد به کدامیک از ترانزیستورها، ترانزیستور بالابر گویند ؟

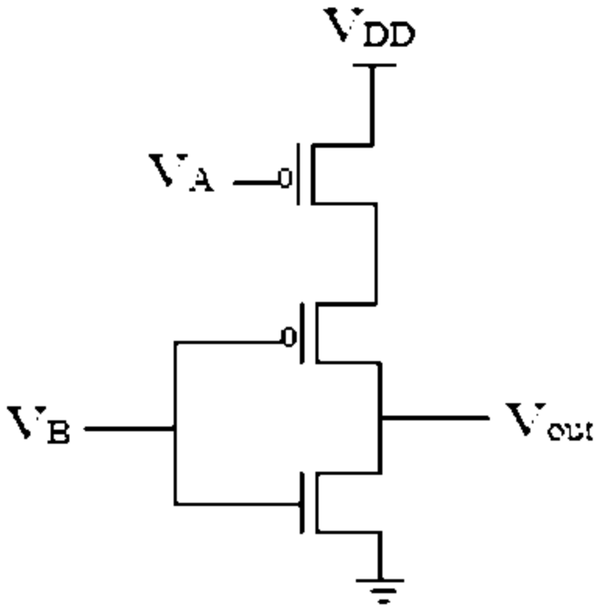
۱. ترانزیستور امیتر مشترک طبقه توتم پل
۲. ترانزیستور دنبالگر امیتر طبقه توتم پل
۳. تراتزیستور جداساز فاز طبقه میانی
۴. ترانزیستور ورودی

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

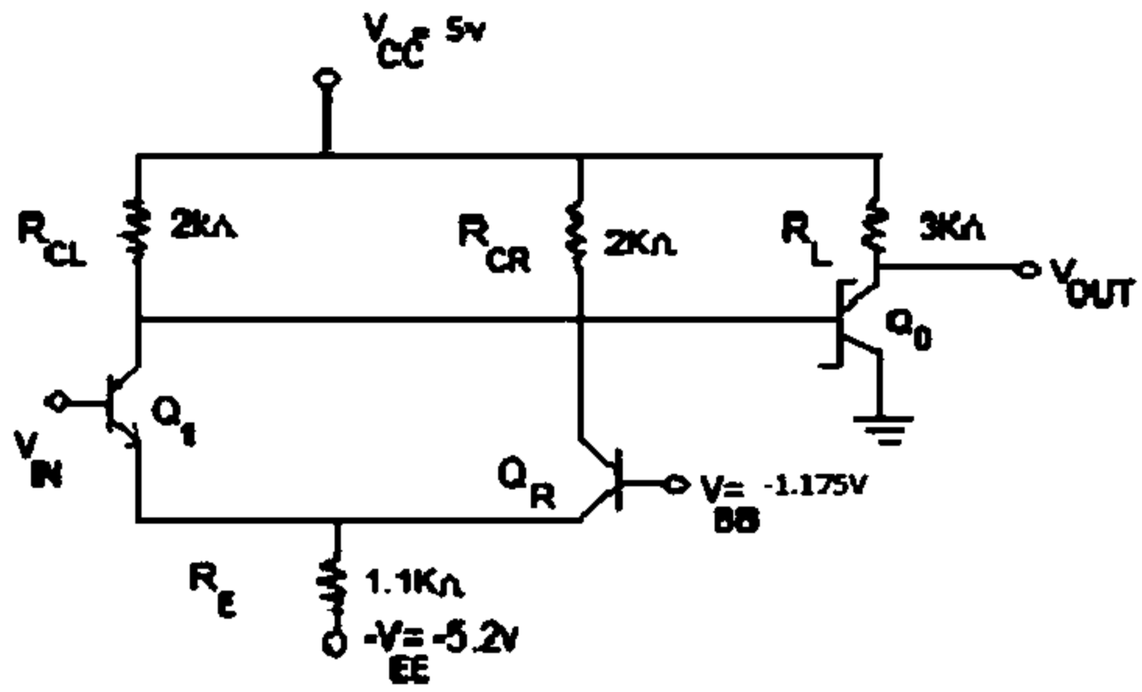
رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۲۰- در مدار شکل زیر اگر V_A بالا و V_B پایین باشد، خروجی چه حالتی پیدا می کند؟



۱. بالا ۲. امپدانس بالا ۳. پایین ۴. نامشخص

۲۱- اگر در مدار شکل زیر V_{IL}=-1.58V و V_{IH}=-0.77Vباشد، این مدار مبدل چه خانواده هایی است؟



۱. STTL به ECL ۲. ECL به STTL

۳. ECL به CMOS ۴. CMOS به STTL

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۲۲- در مدار گیت پایه ECL ، وظیفه طبقه میانی متشکل از Q_1 ، D_1 ، D_2 ، R_1 ، R_2 ، R_3 چیست ؟

۱. تولید سیگنال های مکمل
۲. تولید ولتاژ مرجع
۳. پر کردن خازن های بار
۴. انتقال سطح ولتاژ

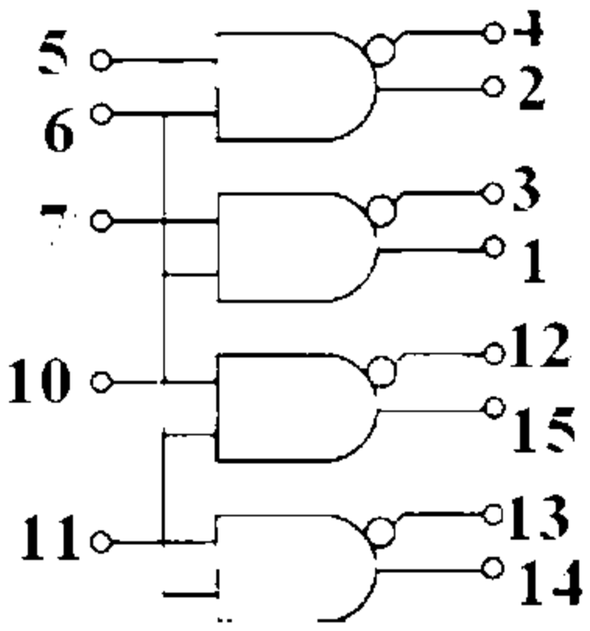
۲۳- به چه علت از ترانزیستورهای دنبالگرامیتر در طبقه خروجی مدار گیت پایه ECL استفاده می شود ؟

۱. تراز سیگنال های ورودی را به اندازه یک افت ولتاژ انتقال می دهند.
۲. جریان خروجی زیاد لازم برای پر کردن خارن های بار را تأمین می کنند.
۳. هر کدام تأخیر زمانی خاصی را در خروجی ایجاد می کنند.
۴. باعث کم شدن جریان خروجی می شود.

۲۴- کمترین تأخیر انتشار و کمترین میزان اتلاف توان به ترتیب در بین کدامیک از خانواده های منطقی یافت می شود؟

۱. TTL ، ECL
۲. CMOS ، ECL
۳. TTL ، GaAs
۴. CMOS ، GaAs

۲۵- کدام گزینه بیانگر عملکرد مدار شکل زیر می باشد؟



۱. مبدل چهارتایی STTL به ECL
۲. مبدل چهارتایی ECL به STTL
۳. مبدل چهارتایی STTL به CMOS
۴. مبدل چهارتایی CMOS به STTL

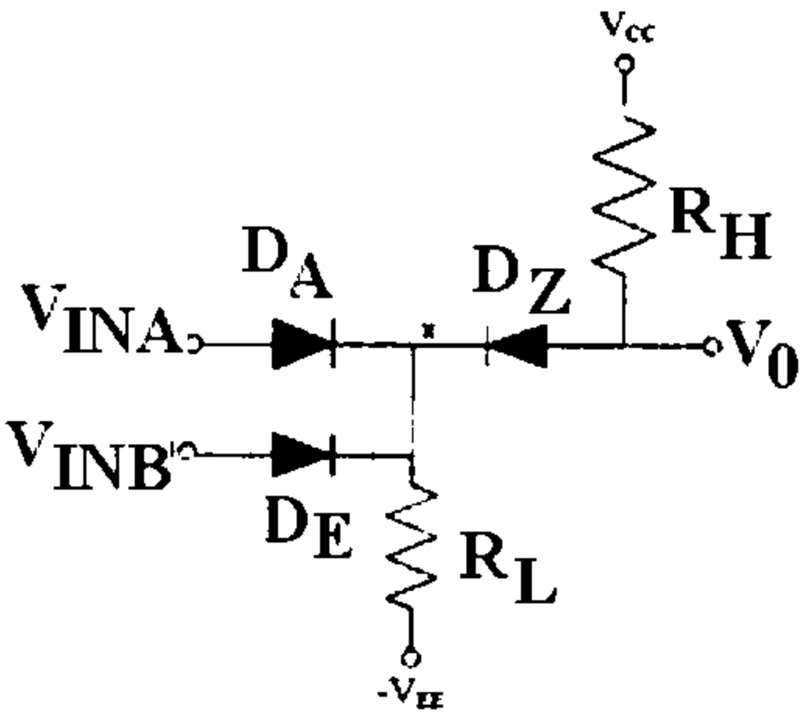
تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

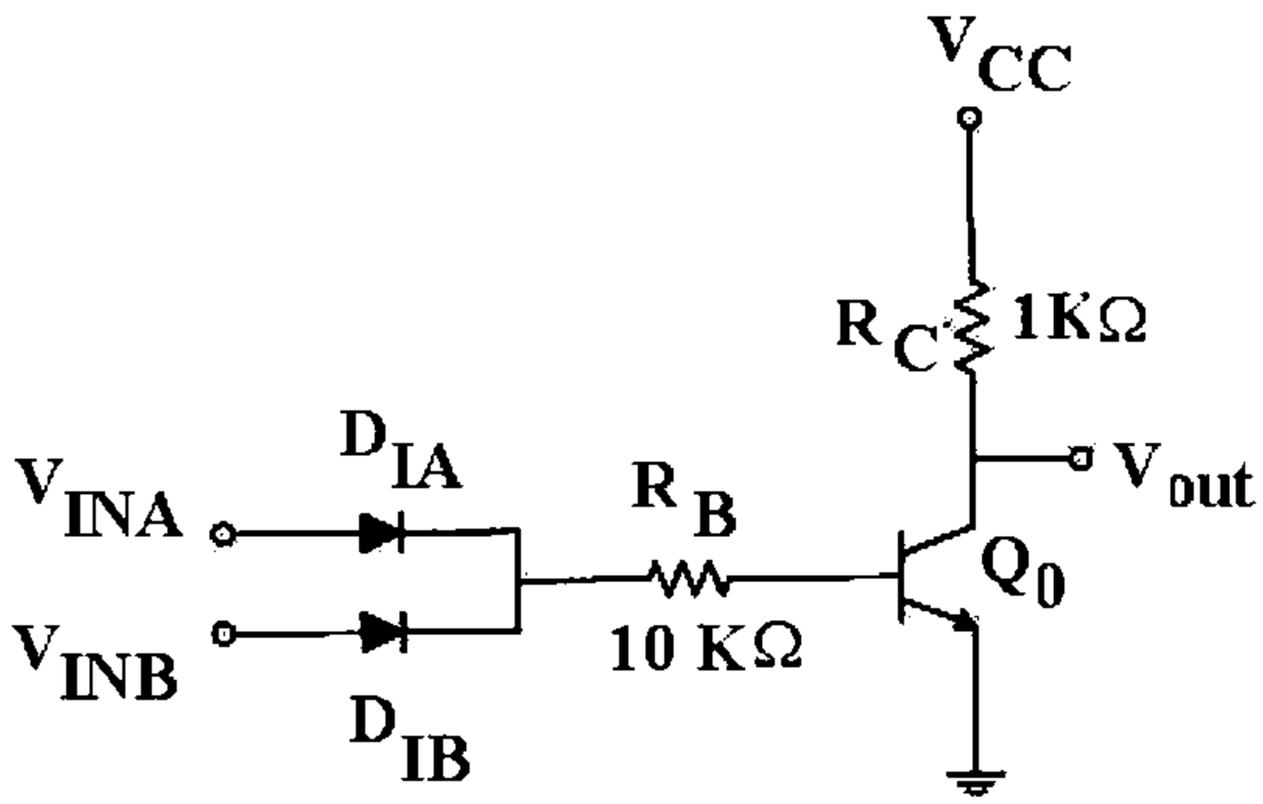
سوالات تشریحی

۱- در شکل زیر یک مدار گیت **OR** دیودی با سطح منتقل شده نشان داده شده است. مقادیر ولتاژ خروجی مینیمم و ماکزیمم را بدست آورید. (فرض کنید $R_L=2\ k\Omega\ ,\ R_H=1\ k\Omega\ ,\ V_D(ON)=0.7\ v\ ,\ V_{CC}=-V_{EE}=+4\ v$) ۱،۴۰ نمره



۲- در مدار شکل زیر اولاً مشخص کنید که چه تابعی را پیاده‌سازی می‌کند، ثانیاً با فرض $V_{INA}=V_{INB}$ مقادیر $NM_L\ ,NM_H$ را حساب کنید. ۱،۴۰ نمره

($\beta\ =50, V_{CE}(sat)=0.2v, V_{BE}(sat)=0.8, V_{BE}(FA)=0.7v, V_D(on)=0.7, V_{CC}=5v$)



۳- یک گیت NAND دو ورودی TTL رسم کنید. ۱،۴۰ نمره

۴- یک مقایسه کننده چهاربیتی با منطق دامینو بسازید. این مقایسه کننده باید به صورت انتشار بیت پیاده سازی گردد و از مقایسه کننده های تک بیتی تشکیل گردد. ۱،۴۰ نمره

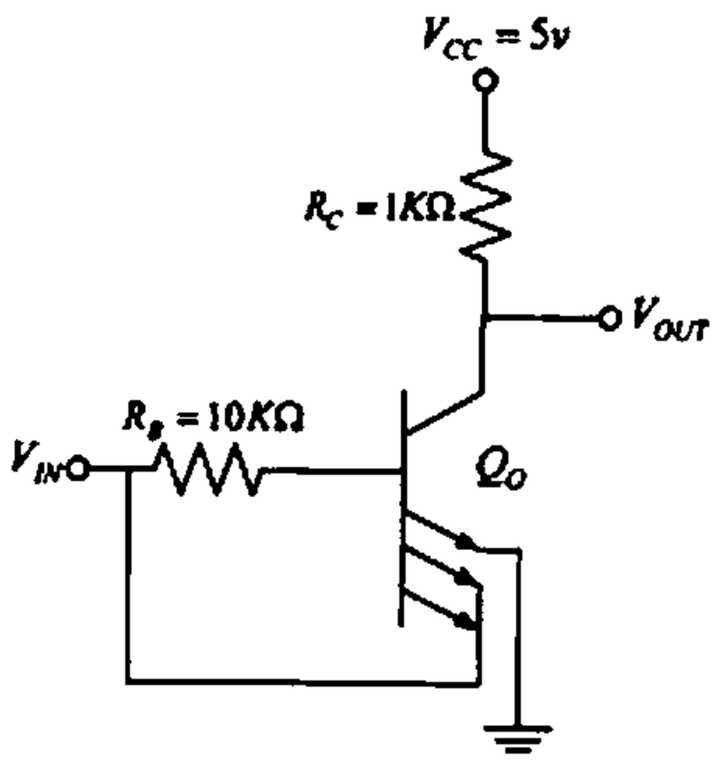
تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

۵- برای مدار شکل زیر مقادیر V_{OL} ، V_{OH} ، V_{IL} ، V_{IH} و توان مصرفی ایستای گیت را محاسبه کنید. فرض کنید هیچ گیتی توسط مدار تحریک نمی شود و داریم : نمره ۱.۴۰

$$V_{CE(SAT)}=0.2\ v,\ V_{BE(FA)}=0.7\ v,\ V_{BE(SAT)}=0.8\ V,\ \beta_F=40$$



1115202 - 92-93-1

وضعیت کلید	پاسخ صحیح	شماره سوال
عادی	ب	1
عادی	د	2
عادی	الف	3
عادی	الف	4
عادی	ج	5
عادی	الف	6
عادی	ب	7
عادی	ج	8
عادی	ب	9
عادی	الف	10
عادی	الف	11
عادی	ج	12
عادی	ب	13
عادی	ج	14
عادی	ب	15
عادی	الف	16
عادی	د	17
عادی	ج	18
عادی	ب	19
عادی	ب	20
عادی	ب	21
عادی	ب	22
عادی	ب	23
عادی	د	24
عادی	الف	25

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال

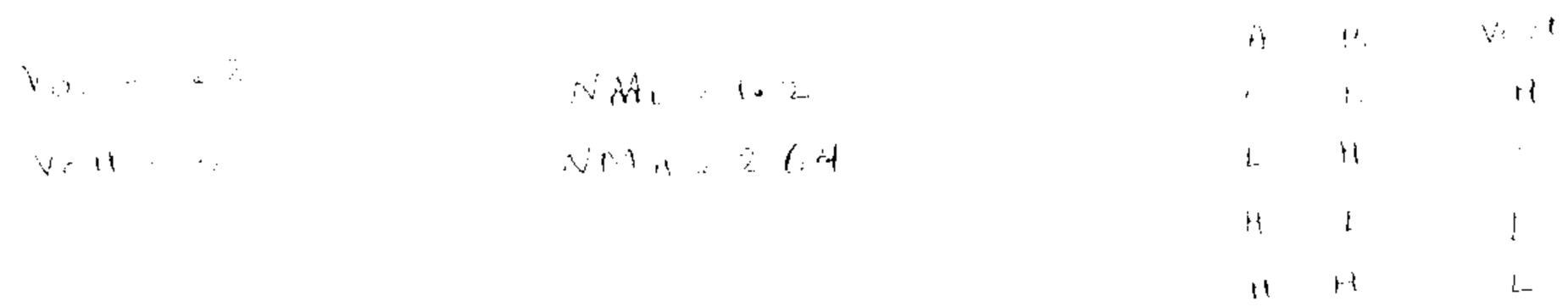
رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)۱۱۱۵۲۰۲

استفاده از ماشین حساب ساده مجاز است

سوالات تشریحی

۱- صفحات ۳۹ تا ۴۱ کتاب درسی — ۱،۴۰ نمره

۲- — ۱،۴۰ نمره



۳- شکل صفحه ۲۳۳ کتاب — ۱،۴۰ نمره

۴- صفحات ۱۶۸ تا ۱۷۰ کتاب درسی — ۱،۴۰ نمره

۵- صفحه ۲۶۳ کتاب درسی — ۱،۴۰ نمره

91-92-3

تعداد سوالات : تستی : ۳۰ **تشریحی :** ۰ | **زمان آزمون (دقیقه) : تستی :** ۱۰۰ **تشریحی :** ۰ | **سری سوال :** یک ۱

عنـــوان درس : مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات (چندبخشی)۱۵۱۱۰۰۵

استفاده از ماشین حساب ساده مجاز است

۱- کدام گزینه عبارت زیر را به طور صحیح کامل می نماید ؟ (به ترتیب از راست به چپ گزینه مورد نظر در جای خالی قرار دهید)

مدت لازم برای رسیدن خروجی از ۹۰ ٪ به ۱۰ ٪ مقدار نهایی خود را با ..... ، و مدت لازم برای رسیدن خروجی از ۱۰ ٪ به ۹۰ ٪ مقدار نهایی خود را با ..... نشان می دهند.

۱. t_{THL} ، t_{TLH} ۲. t_{TLH} ، t_{THL} ۳. t_{PHL} ، t_{PLH} ۴. t_{PLH} ، t_{PHL}

۲- ظرفیت خروجی یک گیت با مشخصات زیر چقدر است؟

I_{OUT} (low)=54.3 mA , I_{OUT}(high)=71.4 mA , I_{IN}(Low)=2.43 mA , I_{IN}(High)=98.9 µA

۱. ۷۲۱ ۲. ۵۴۹ ۳. ۲۵ ۴. ۲۲

۳- برای مقایسه خانواده های منطقی از چه پارامتری استفاده می شود؟

۱. t_P ۲. P_D ۳. $P_D.t_P$ ۴. P_D/t_P

۴- یک معکوس کننده که تلف توان ایستای ناچیزی دارد با آهنگ یک مگاهرتز قطع و وصل می شود و با منبع تغذیه ۱۰ ولتی کار می کند و بار ۵۰ پیکوفاراد را تحریک می کند، تلف توان پویا و جریان میانگین کشیده شده از منبع تغذیه به ترتیب چقدر است ؟

۱. 0.5 mA ، 0.5 mW ۲. 0.25 mA ، 0.5 mW

۳. 0.25 mA ، 5 mW ۴. 0.5 mA ، 5 mW

تعداد سوالات : تستی : ۳۰ **تشریحی :** ۰ | **زمان آزمون (دقیقه) : تستی :** ۱۰۰ **تشریحی :** ۰ | **سری سوال :** یک ۱

عنـــوان درس : مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات (چندبخشی)۱۵۱۱۰۰۵

۵- کدام گزینه عبارت زیر را به طور صحیح کامل می کند؟

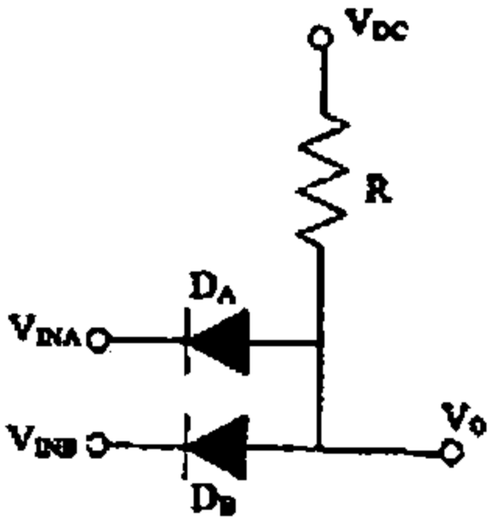
در دیودهای پیوندی PN ، در حالت عادی مقداری نفوذ ..... در نزدیکی ماده P ، و مقداری نفوذ ..... در نزدیکی ماده N وجود دارد و یک ناحیه تخلیه را در مرز پیوند بوجود آورده است، که در اثر اعمال یک ولتاژ مثبت به P (نسبت به N) می توان عرض این ناحیه را ..... داد.

۱. حفره، الکترون، کاهش
۲. حفره، الکترون، افزایش
۳. الکترون، حفره، کاهش
۴. الکترون، حفره، افزایش

۶- کدام گزینه نادرست است؟

۱. اگرسطح ولتاژ بالا را برای منطق صفر و سطح ولتاژ پایین را برای منطق یک استفاده کنیم اصطلاحاً گفته می شود که در منطق منفی کار می کنیم.
۲. خانواده منطقی BJT شامل TTL و ECL است.
۳. خانواده منطقی BICMOS شامل ترکیبی از NMOS وBJT است.
۴. مزیت تکنولوژی گالیوم آرسناید (Ga As) نسبت به تکنولوژی های دیگر سرعت بالاتر آن است.

۷- با توجه به مدار شکل زیر، چه موقع دیود A وصل خواهد بود؟



۱. اگر V_{INA} به اندازه یک ولت از V_{INB} بیشتر باشد.
۲. وقتی ورودی INA بزرگتر از $V_{DC} - V_D(on)$ باشد.
۳. اگر ورودی INA برابر صفر باشد.
۴. بستگی به مقدار R دارد.

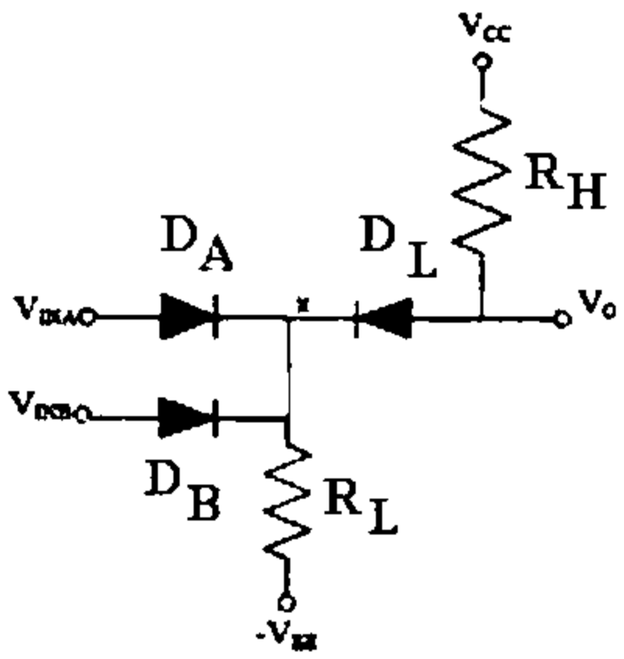
تعداد سوالات : تستی : ۳۰ **تشریحی :** ۰ | **زمان آزمون (دقیقه) : تستی :** ۱۰۰ **تشریحی :** ۰ | **سری سوال :** ۱ یک

عنـــوان درس : مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات (چندبخشی)۱۵۱۱۰۰۵

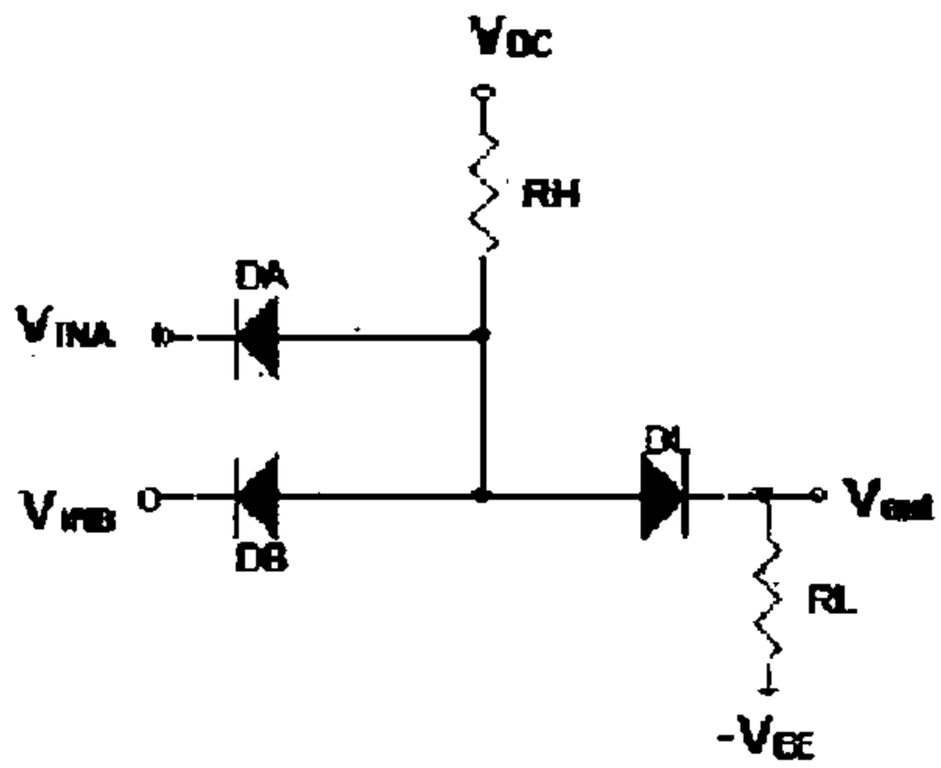
۸- در شکل زیر یک مدار گیت **OR** دیودی با سطح منتقل شده نشان داده شده است. مقدار V_{OL} کدام گزینه است؟

(فرض کنید $R_L=2\ k\Omega$, $R_H=1\ k\Omega$, $V_D(ON)=0.7\ v$, $V_{CC}= -V_{EE}= +4\ v$)



۱. 2.43 V ۲. 1.57 V ۳. 0.87 V ۴. +4 V

۹- مدار شکل زیر چه گیتی را پیاده سازی میکند و در آن دیود D_L چه نقشی دارد؟



۱. گیت AND- دیود D_L عمل یکسوسازی انجام میدهد.

۲. گیت OR- دیود D_L عمل یکسوسازی انجام میدهد.

۳. گیت AND- دیود D_L سطح ولتاژ را انتقال میدهد.

۴. گیت OR- دیود D_L سطح ولتاژ را انتقال میدهد.

تعداد سوالات : تستی : ۳۰ **تشریحی :** ۰ | **زمان آزمون (دقیقه) : تستی :** ۱۰۰ **تشریحی :** ۰ | **سری سوال :** ۱ یک

عنـــوان درس: مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس: مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات (چندبخشی)۱۵۱۱۰۰۵

۱۰- در یک ترانزیستور NMOS افزایشی، شرط وصل کردن ترانزیستور و شرط کار در ناحیه تریودی به ترتیب کدام است؟

۱. $V_{DS} \leq V_{GS} - V_t , V_{GS} > V_t$

۲. $V_{DS} \geq V_{GS} - V_t , V_{GS} > V_t$

۳. $V_{DS} \leq V_{GS} - V_t , V_{GS} < V_t$

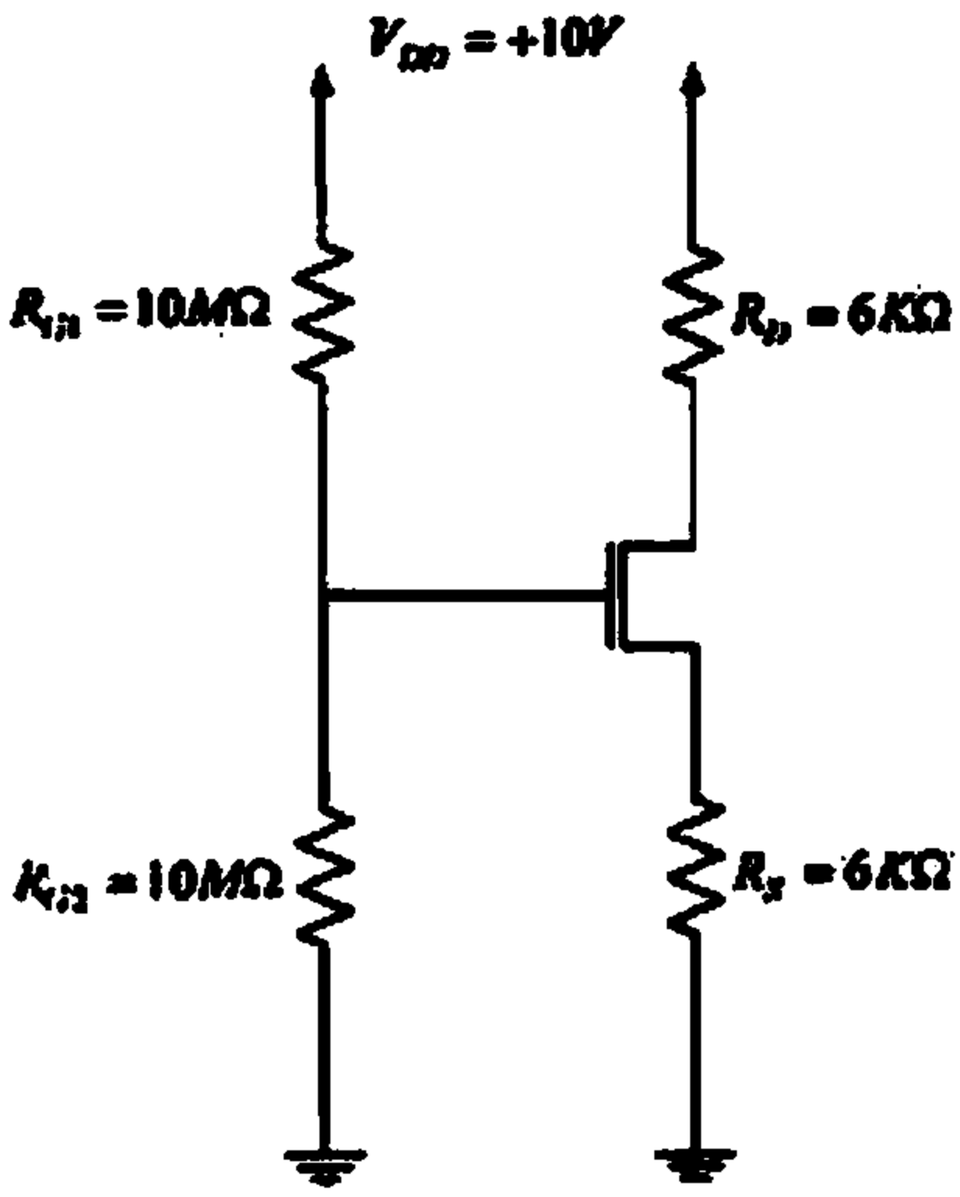
۴. $V_{DS} \geq V_{GS} - V_t , V_{GS} < V_t$

۱۱- کدام گزینه عبارات زیر را در مورد ترانزیستورهای NMOS افزایشی، به طور صحیح کامل می نماید؟

افزایش میزان تزریق ناخالصی در زیر لایه ولتاژ آستانه ترانزیستور را ..... می دهد، و اثر کلی افزایش دمای ترانزیستور ..... میزان جریان درین است.

۱. افزایش، افزایش ۲. افزایش، کاهش ۳. کاهش ، کاهش ۴. کاهش ، افزایش

۱۲- در مدار زیر مقاومت بین درین و سورس ترانزیستور NMOS چقدر است؟ فرض کنید V_t=+1 v ، K_n= 0.5 mA/v^2 و از اثر مدوله سازی طول کانال صرفنظر کنید.



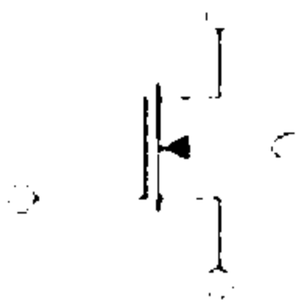
۱. 14 kΩ ۲. 12 kΩ ۳. 8 kΩ ۴. 6 kΩ

تعداد سوالات : تستی : ۳۰ **تشریحی :** ۰ | **زمان آزمون (دقیقه) : تستی :** ۱۰۰ **تشریحی :** ۰ | **سری سوال :** یک ۱

عنـــوان درس : مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات (چندبخشی)۱۵۱۱۰۰۵

۱۳- شکل زیر نماد مداری کدام ترانزیستور را نشان می دهد ؟



۱. PMOS افزایشی ۲. PMOS کاهشی ۳. NMOS افزایشی ۴. NMOS کاهشی

۱۴- در مورد وجوه کاری ترانزیستورهای دوقطبی چه می توان گفت؟

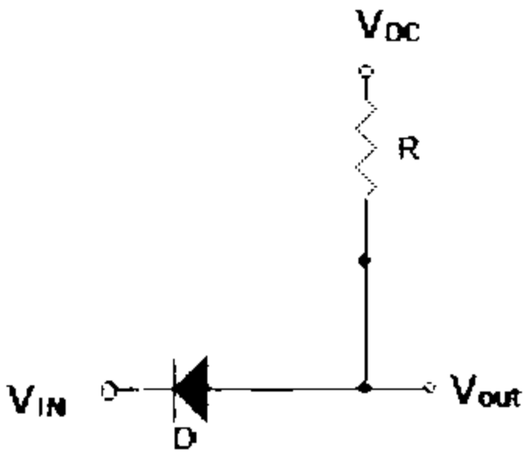
۱. در حالت کاری اشباع، پیوند بیس- امیتر بایاس معکوس و پیوند بیس-کلکتور بایاس مستقیم است.

۲. در حالت کاری فعال، پیوند بیس-امیتر بایاس مستقیم و پیوند بیس-کلکتور بایاس معکوس است.

۳. در حالت کاری فعال، هر دو پیوند بیس-امیتر و بیس-کلکتور بایاس مستقیم است.

۴. در حالت کاری اشباع، هر دو پیوند بیس-امیتر و بیس-کلکتور بایاس معکوس است.

۱۵- در مدار شکل زیر به ازای چه مقداری از ولتاژ ورودی، خروجی برابر V_{cc} می شود؟



۱. صفر ۲. $V_{Don}-V_{CC}$ ۳. V_{Don} ۴. V_{cc}

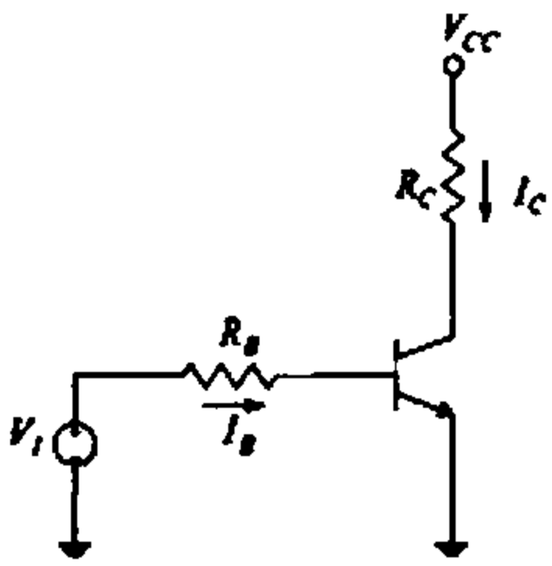
تعداد سوالات : تستی : ۳۰ **تشریحی :** ۰ | **زمان آزمون (دقیقه) : تستی :** ۱۰۰ **تشریحی :** ۰ | **سری سوال :** یک ۱

عنـــوان درس : مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات (چندبخشی)۱۵۱۱۰۰۵

۱۶- در مدار شکل زیر حداکثر جریانی که کلکتور می تواند دریافت کند بدون آنکه ترانزیستور از ناحیه فعال خارج شود چقدر است؟

(فرض کنید $V_{CC}=5\ v$, $V_{BE}=0.7\ v$, $R_B=10\ k\Omega$, $R_C=1\ k\Omega$, $\beta=100$)



۱. 5 mA ۲. 0.5 mA ۳. 4.3 mA ۴. 0.43 mA

۱۷- کدام گزینه عبارت زیر را به طور صحیح کامل می کند؟

مدل ابرز- مول یک مدل ..... است که با استفاده از آن می توان نواحی کاری مختلف ترانزیستورهای ..... را تحلیل کرد.

۱. سیگنال کوچک، BJT ۲. سیگنال بزرگ، BJT

۳. سیگنال کوچک ، MOSFET ۴. سیگنال بزرگ، MOSFET

۱۸- ماکزیمم ظرفیت خروجی برای یک گیت پایه RTL با توجه به مقادیر زیر کدام گزینه است ؟

$V_{CC}=5\ v$, $R_B=10\ k\Omega$, $R_C=1\ k\Omega$, $\beta_f=40$, $V_{BE}(sat)= V_{BE}(FA)=0.8\ v$, $V_{CE}(sat)=0.2\ v$

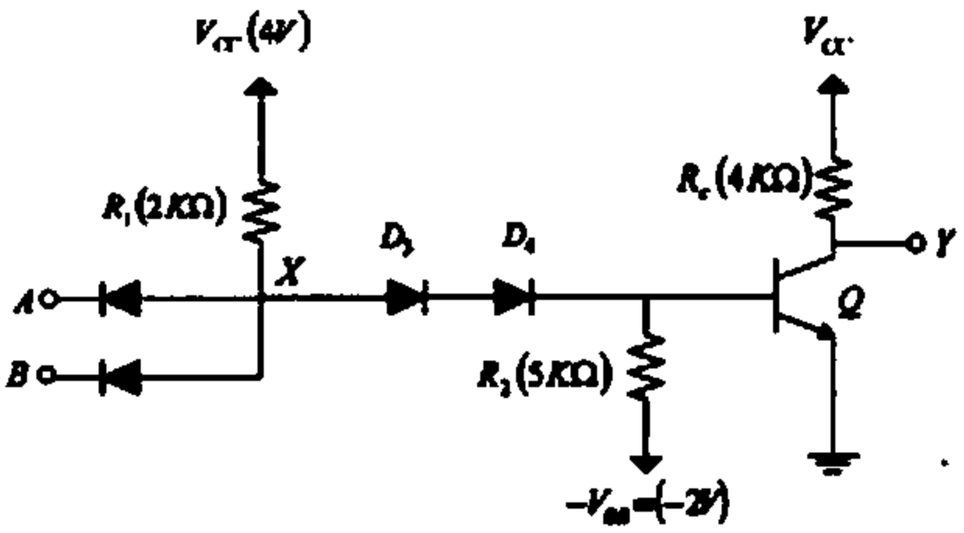
۱. ۷ ۲. ۱۲ ۳. ۲۵ ۴. ۳۲

تعداد سوالات : تستی : ۳۰ **تشریحی :** ۰ | **زمان آزمون (دقیقه) : تستی :** ۱۰۰ **تشریحی :** ۰ | **سری سوال :** ۱ یک

عنـــوان درس : مبانی الکترونیک دیجیتال

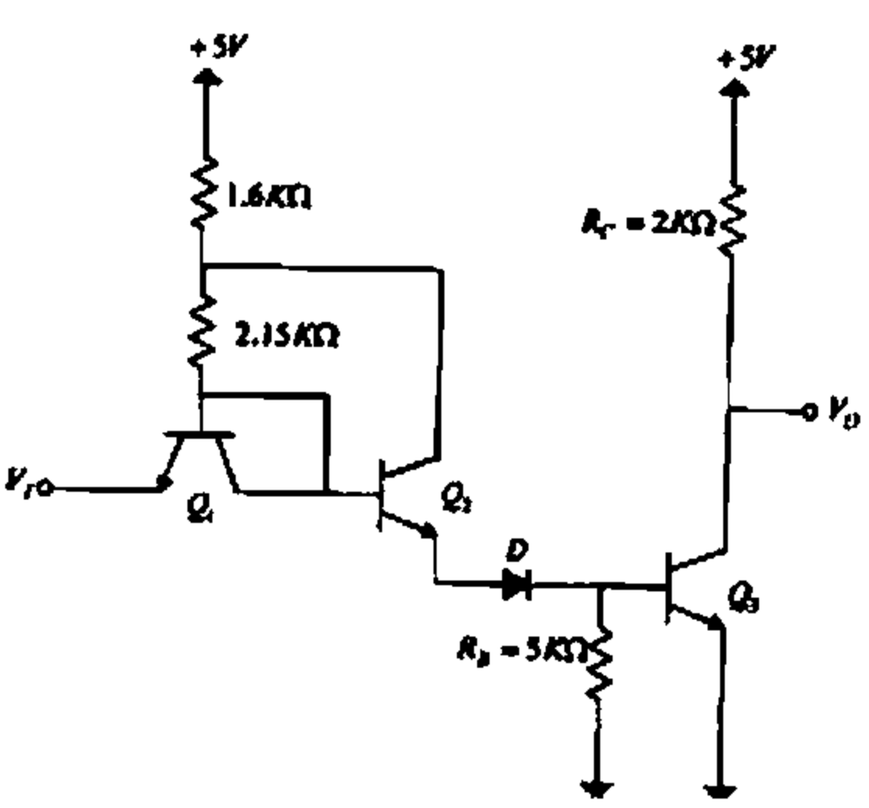
رشته تحصیلی/کد درس : مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات (چندبخشی)۱۵۱۱۰۰۵

۱۹- مدار شکل زیر کدام تابع را پیاده سازی می کند ؟



۱. $Y = A + B$ ۲. $Y = \overline{A + B}$ ۳. $Y = A.B$ ۴. $Y = \overline{A.B}$

۲۰- در مدار DTL شکل زیر اگر $V_I = 5$ v باشد جریان بیس Q_3 چقدر است؟ (فرض کنید $\beta(Q_2)= \beta(Q_3)=50$)



۱. 1.6 mA ۲. 1.1 mA ۳. 0.95 mA ۴. 0.54 mA

۲۱- در مدار گیت TTL استاندارد به کدامیک از ترانزیستورها، ترانزیستور بالابر گویند ؟

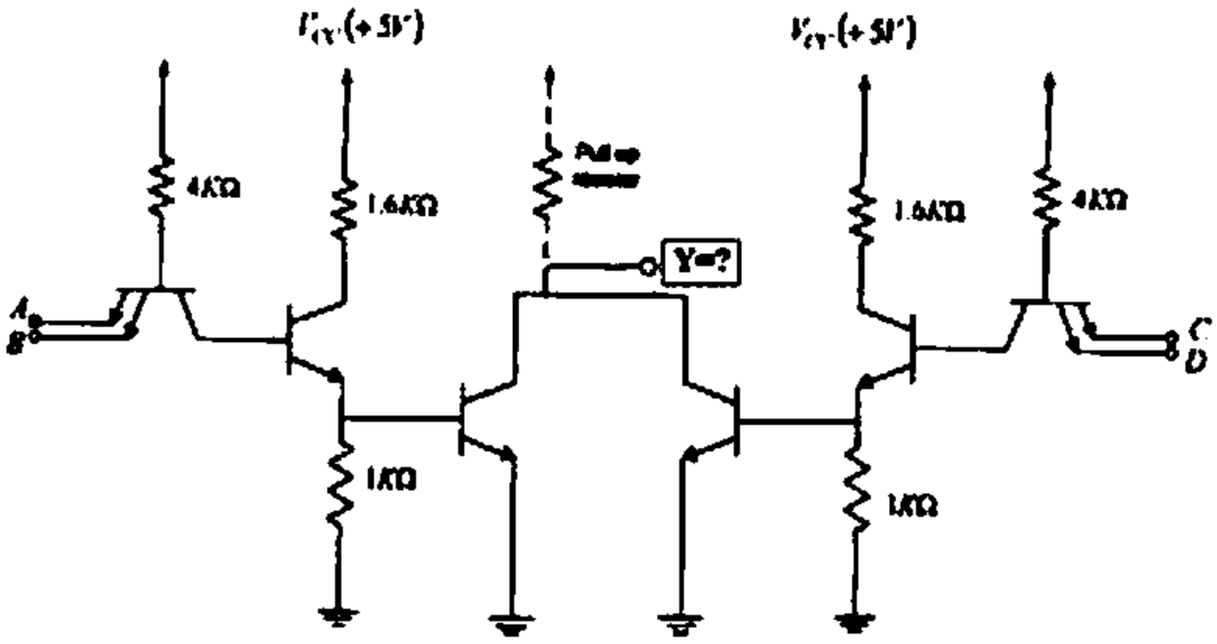
۱. ترانزیستور امیتر مشترک طبقه توتم پل
۲. ترانزیستور دنبالگر امیتر طبقه توتم پل
۳. تراتزیستور جداساز فاز طبقه میانی
۴. ترانزیستور ورودی

تعداد سوالات : تستی : ۳۰ **تشریحی :** ۰ | **زمان آزمون (دقیقه) : تستی :** ۱۰۰ **تشریحی :** ۰ | **سری سوال :** ۱ یک

عنـــوان درس : مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات (چندبخشی)۱۵۱۱۰۰۵

۲۲- مدار شکل زیر چه تابعی را پیاده سازی می کند ؟



۱. $Y = AB + CD$

۲. $Y = \overline{AB + CD}$

۳. $Y = \overline{AB} + \overline{CD}$

۴. $Y = (\overline{A + B}).(\overline{C + D})$

۲۳- در کدام یک از خانواده های منطقی زیر، با بکار بردن زوج تفاضلی BJT به صورت کلید جریان و جلوگیری از اشباع ترانزیستورها ، و نیز به کارگیری نوسان های منطقی کوچک می توان به سرعت زیاد دست یافت؟

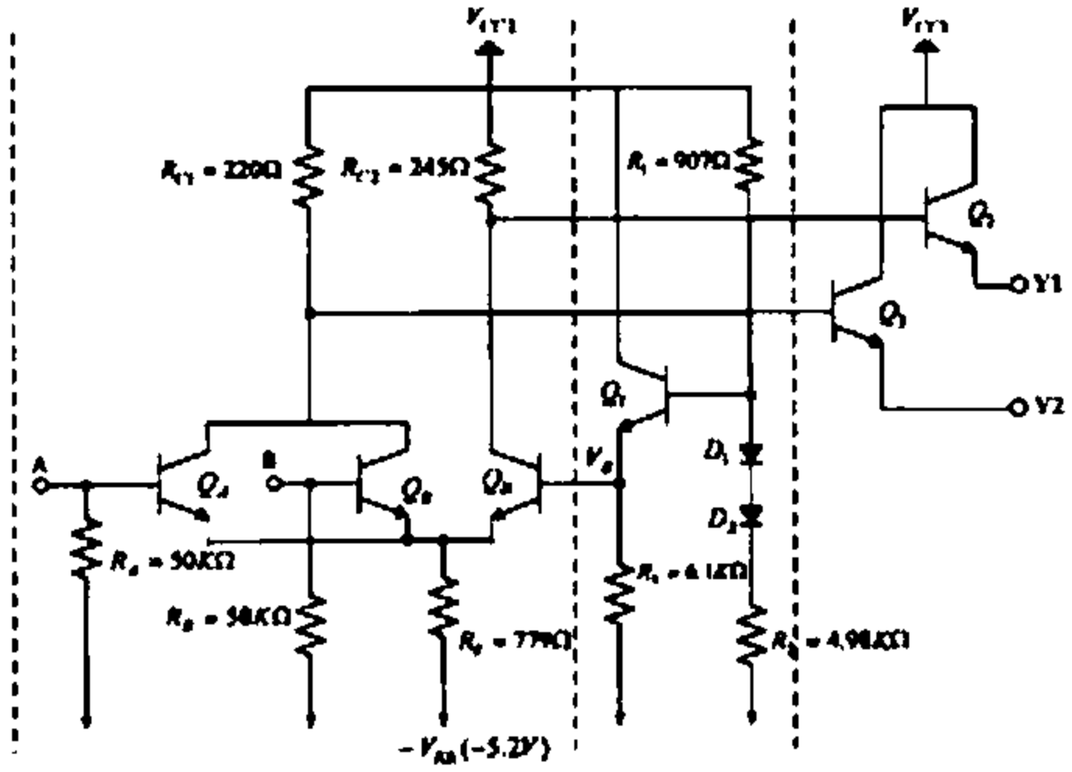
۱. HCMOS ۲. GaAs ۳. STTL ۴. ECL

تعداد سوالات : تستی : ۳۰ **تشریحی :** ۰ | **زمان آزمون (دقیقه) : تستی :** ۱۰۰ **تشریحی :** ۰ | **سری سوال :** ۱ یک

عنـــوان درس : مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات (چندبخشی)۱۵۱۱۰۰۵

۲۴- شکل زیر مدار گیت پایه ECL را نشان می دهد. با توجه به شکل خروجی های Y1 و Y2 چه توابعی را پیاده سازی می کنند ؟



۱. Y1 تابع منطقی AND , Y2 تابع منطقی NAND

۲. Y1 تابع منطقی NAND , Y2 تابع منطقی AND

۳. Y1 تابع منطقی OR , Y2 تابع منطقی NOR

۴. Y1 تابع منطقی NOR , Y2 تابع منطقی OR

۲۵- در مدار گیت پایه ECL وظیفه طبقه میانی متشکل از Q_1 ، D_1 ، D_2 ، R_1 ، R_2 ، R_3 چیست ؟

۱. تولید ولتاژ مرجع

۲. انتقال سطح ولتاژ

۳. تولید سیگنال های مکمل

۴. پر کردن خازن های بار

۲۶- به چه علت از ترانزیستورهای دنبالگرامیتر در طبقه خروجی مدار گیت پایه ECL استفاده شده است؟

۱. عمل شارژ خازنهای بار را سرعت می بخشند.

۲. جریان خروجی کم برای پر کردن خازن های بار را تأمین می کنند.

۳. هر کدام تأخیر زمانی خاصی را در خروجی ایجاد می کنند.

۴. مقاومت خروجی زیادی به گیت می دهند.

تعداد سوالات : تستی : ۳۰ **تشریحی :** ۰ | **زمان آزمون (دقیقه) : تستی :** ۱۰۰ **تشریحی :** ۰ | **سری سوال :** ۱ یک

عنـــوان درس : مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات (چندبخشی)۱۵۱۱۰۰۵

۲۷- در یک ترانزیستور دوقطبی خاص $\alpha_F \approx 1$ و $\alpha_R = 0.01$ و جریان اشباع معکوس امیتر آن حدود 10^{-14} A می باشد. اندازه جریان اشباع معکوس کلکتور و نسبت پیوند کلکتور به پیوند امیتر به ترتیب چقدر است ؟

۱. 10^{-12} A ، ۵۰ برابر

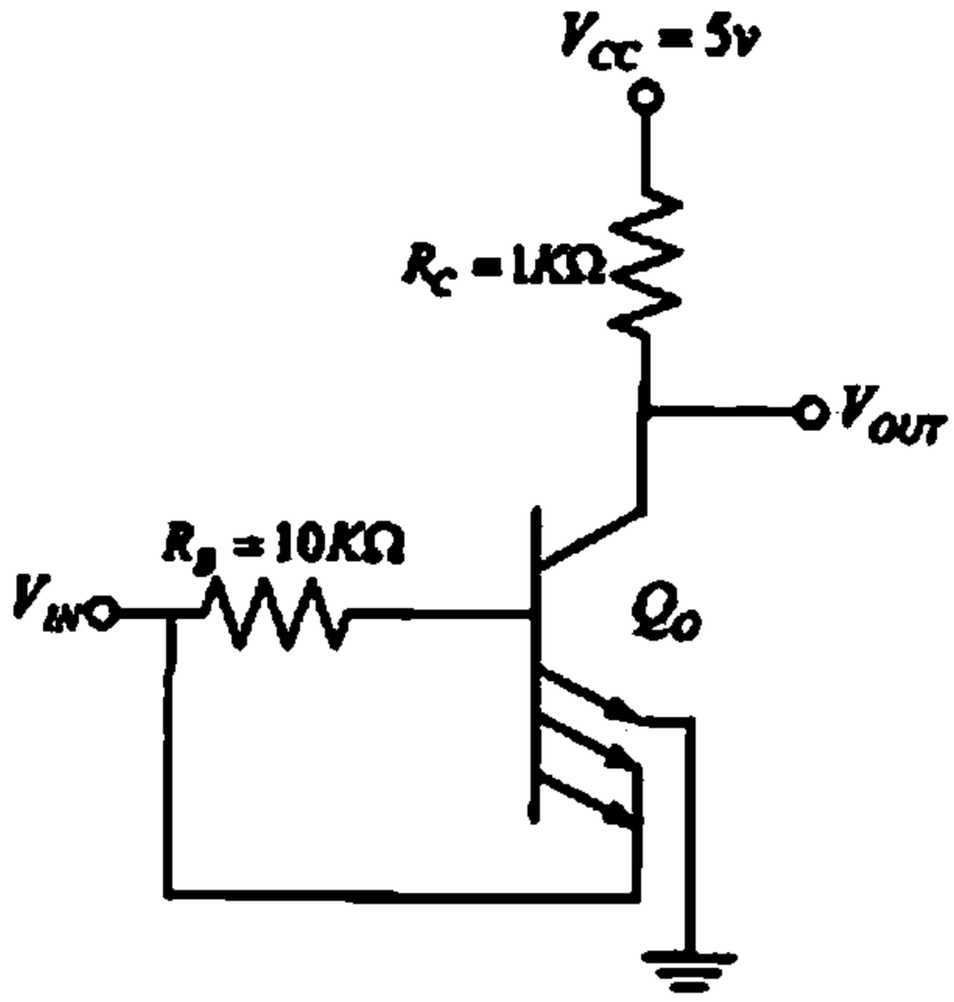
۲. 10^{-12} A ، ۱۰۰ برابر

۳. 5×10^{-13} A ، ۵۰ برابر

۴. 5×10^{-13} A ، ۱۰۰ برابر

۲۸- در مدار شکل زیر مقادیر NM_H و NM_L کدام است ؟ فرض کنید هیچ گیتی توسط مدار تحریک نمی شود و داریم :

$V_{CE(SAT)}=0.2$ v, $V_{BE(FA)}=0.7$ v, $V_{BE(SAT)}=0.8$ V, $\beta_F=40$



۱. $NM_L=4.8$ v ، $NM_H=1.3$ v

۲. $NM_L=1.3$ v ، $NM_H=4.8$ v

۳. $NM_L=3$ v ، $NM_H=0.5$ v

۴. $NM_L=0.5$ v ، $NM_H=3$ v

۲۹- کمترین تأخیر انتشار و کمترین میزان اتلاف توان به ترتیب در بین کدامیک از خانواده های منطقی یافت می شود؟

۱. GaAs ، TTL

۲. GaAs ، CMOS

۳. ECL ، CMOS

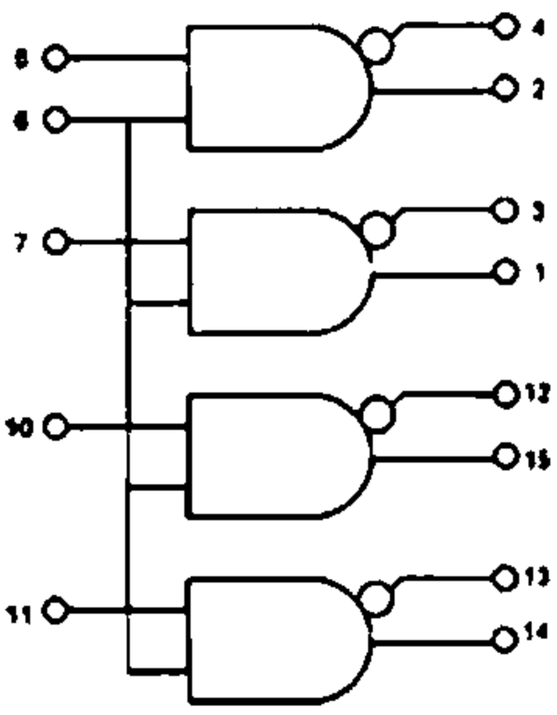
۴. ECL ، TTL

تعداد سوالات : تستی : ۳۰ **تشریحی :** ۰ | **زمان آزمون (دقیقه) : تستی :** ۱۰۰ **تشریحی :** ۰ | **سری سوال :** یک ۱

عنـــوان درس : مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات (چندبخشی)۱۵۱۱۰۰۵

۳۰- کدام گزینه بیانگر عملکرد مدار شکل زیر می باشد؟



۱. مبدل چهارتایی STTL به ECL

۲. مبدل چهارتایی ECL به STTL

۳. مبدل چهارتایی STTL به CMOS

۴. مبدل چهارتایی CMOS به STTL

1115202 - 91-92-3

شماره سوال	پاسخ صحیح	وضعیت کلید
1	ب	عادي
2	د	عادي
3	ج	عادي
4	د	عادي
5	ج	عادي
6	ج	عادي
7	ج	عادي
8	ب	عادي
9	ج	عادي
10	الف	عادي
11	ب	عادي
12	ج	عادي
13	د	عادي
14	ب	عادي
15	د	عادي
16	ج	عادي
17	ب	عادي
18	ج	عادي
19	د	عادي
20	الف	عادي
21	ب	عادي
22	ب	عادي
23	د	عادي
24	ج	عادي
25	الف	عادي
26	الف	عادي
27	ب	عادي
28	د	عادي
29	ب	عادي
30	الف	عادي

91-92-2

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)چندبخشی۱۱۱۵۲۰۲

استفاده از ماشین حساب ساده ، ماشین حساب مهندسی مجاز است

۱- برای ساخت نیمه هادی نوع P از چه ماده ای استفاده می گردد و در آن اکثریت حاملها کدام است؟

۱. پذیرنده الکترون- الکترونها
۲. پذیرنده الکترون- حفره ها
۳. دهنده الکترون- الکترونها
۴. دهنده الکترون- حفره ها

۲- با توجه به رابطه شاکلی مقدار جریان یک دیود پیوندی PN با $V_D=0.7\ v$ و در دمای $27^{\circ}C$ چقدر است؟

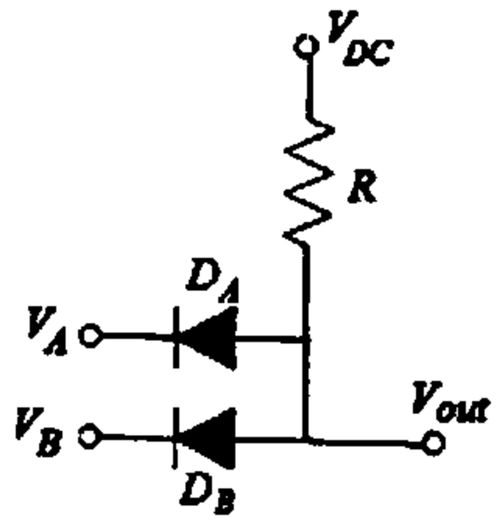
$I_S= 10^{-14}\ A\ ,\ K=1.34\times10^{-23}\ ,\ q=1.6\times10^{-19}$

۱. 1.21 mA
۲. 12.1 mA
۳. 14.5 mA
۴. 1.45 mA

۳- دلیل استفاده از دیودهای شاتکی در ورودی گیت TTL شاتکی چیست؟

۱. کاهش ولتاژ
۲. افزایش سرعت
۳. کاهش توان مصرفی
۴. حذف کردن ولتاژهای منفی در ورودی

۴- مدار زیر معرف کدام گیت دیودی است؟



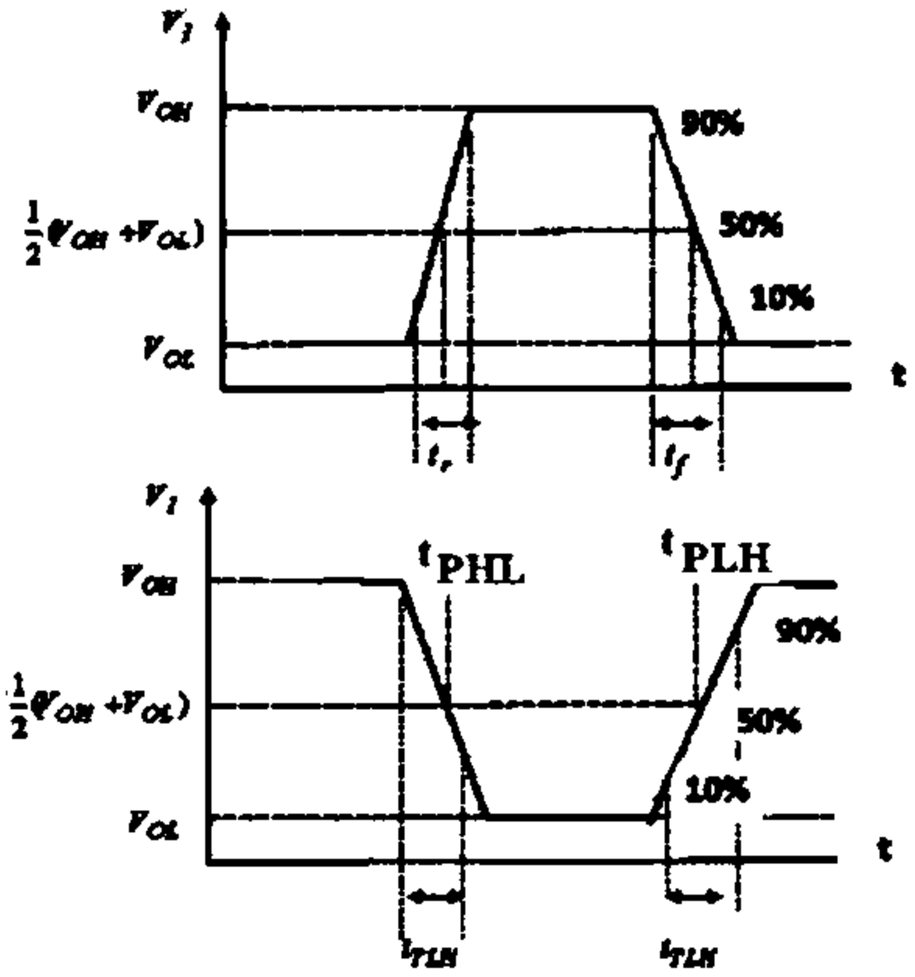
۱. OR
۲. NOR
۳. NAND
۴. AND

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)چندبخشی۱۱۱۵۲۰۲

۵- با توجه به شکل کدام گزینه زمان تأخیر انتشار را به درستی بیان می کند؟



۱. $\frac{1}{2}(t_{PHL}+t_{PLH})$

۲. $\frac{1}{2}(t_{HL}+t_{LH})$

۳. $\frac{1}{2}(t_{PHL}+t_{LH})$

۴. $\frac{1}{2}(t_{PLH}+t_{TLH})$

۶- جریان درین در ماسفتها به چه عاملی بستگی دارد؟

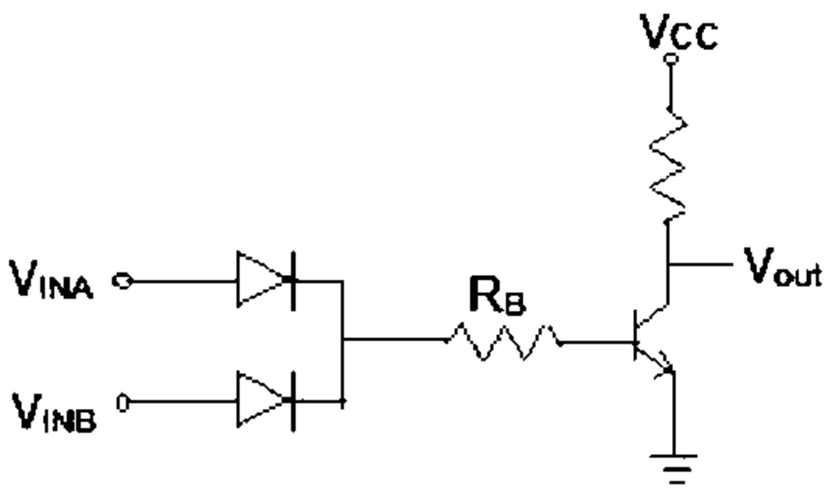
۱. فقط Vds

۲. فقط Vgs

۳. چگالی الکترونها (حفره ها) در کانال و ولتاژ Vds

۴. Vt

۷- رابطه خروجی در مدار شکل زیر چیست؟



۱. $V_{out}=(V_{INA}\cdot V_{INB})'$

۲. $V_{out}=(V_{INA}+V_{INB})'$

۳. $V_{out}=(V_{INA}+V_{INB})$

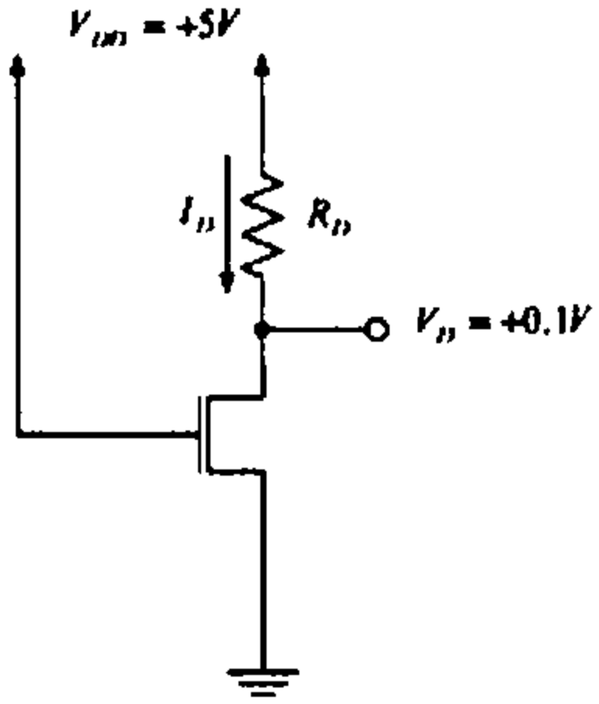
۴. $V_{out}=(V_{INA}\cdot V_{INB})$

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)چندبخشی۱۱۱۵۲۰۲

۸- در مدار شکل زیر ولتاژ درین ۰/۱ ولت است. فرض کنید V_t=1 v ، $k_n = 0.5\,mA/v^2$ ، $V_{DD} = +5v$ باشد.
ترانزیستور در چه ناحیه ای کار می کند و در این شرایط جریان I_D چقدر است؟

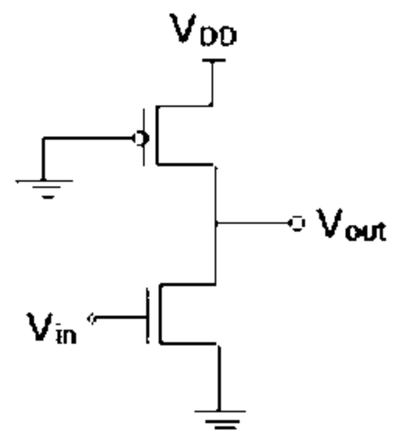


۱. خطی، 0.89 mA ۲. خطی، 0.395 mA ۳. اشباع، 0.395 mA ۴. اشباع، 0.89 mA

۹- کدام گزینه عبارت زیر را به طور صحیح کامل می کند؟
به مدارهایی که عملکرد آنها بر پایه خاصیت هیسترزیس است گیتهای ..... گفته میشود. این گونه مدارها به روش CMOSو با اعمال فیدبک مثبت ..... پیاده سازی میشوند.

۱. اشمیت-تریگر، دنبالگر- سورس ۲. اشمیت-تریگر، دنبالگر- درین
۳. دامینو، دنبالگر- سورس ۴. دامینو، دنبالگر- درین

۱۰- مدار شکل زیر از چه نوعی است؟



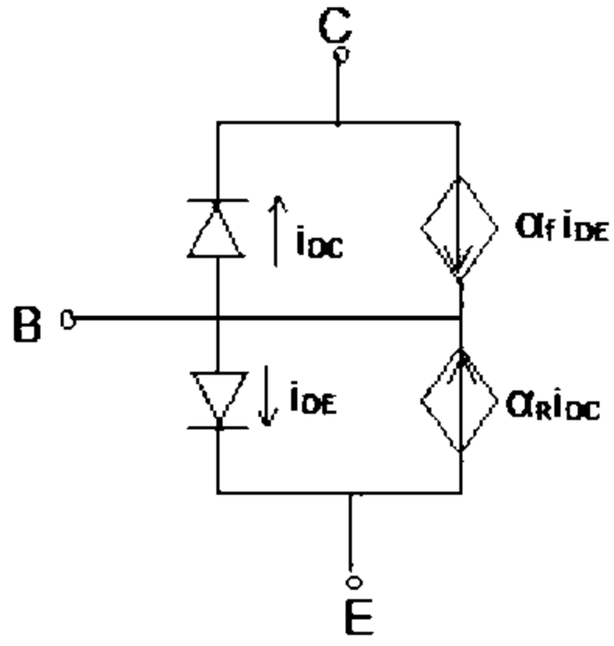
۱. معکوس کننده CMOS ۲. معکوس کننده CMOS پویا
۳. معکوس کننده نوع شبه PMOS ۴. معکوس کننده نوع شبه NMOS

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)چندبخشی۱۱۱۵۲۰۲

۱۱- در مدل ابرز- مول ترانزیستورهای دوقطبی چه رابطه ای برای جریان کلکتور بدست می آید؟



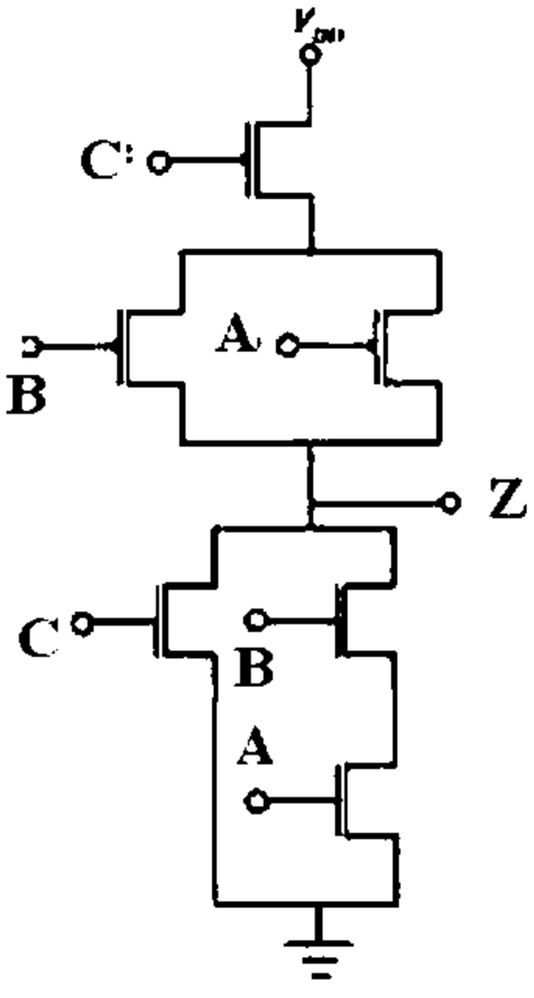
۱. $i_c = I_s\left(e^{\frac{V_{BE}}{VT}}-1\right)-\frac{I_s}{\alpha f}\left(e^{\frac{V_{BE}}{VT}}-1\right)$

۲. $i_c = I_s\left(e^{\frac{V_{BE}}{VT}}-1\right)+\frac{I_s}{\alpha F}\left(e^{\frac{V_{BC}}{VT}}-1\right)$

۳. $i_c = I_s\left(e^{\frac{V_{BE}}{VT}}-1\right)-\frac{I_s}{\alpha R}\left(e^{\frac{V_{BC}}{VT}}-1\right)$

۴. $i_c = I_s\left(e^{\frac{V_{BE}}{VT}}-1\right)$

۱۲- مدار شکل زیر کدام تابع را پیاده سازی می کند؟



۱. $Z = \overline{(AB + C)}$

۲. $Z = AB + C$

۳. $Z = \overline{(A + B).C}$

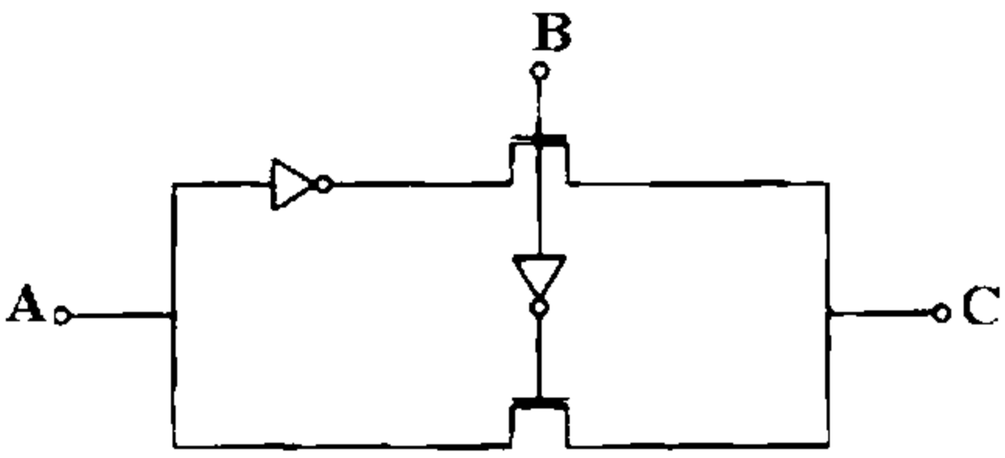
۴. $Z = (A + B).C$

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)چندبخشی۱۱۱۵۲۰۲

۱۳- مدار شکل زیر کدام عملکرد را نشان می دهد و برای پیاده سازی آن چند ترانزیستور نیاز است؟



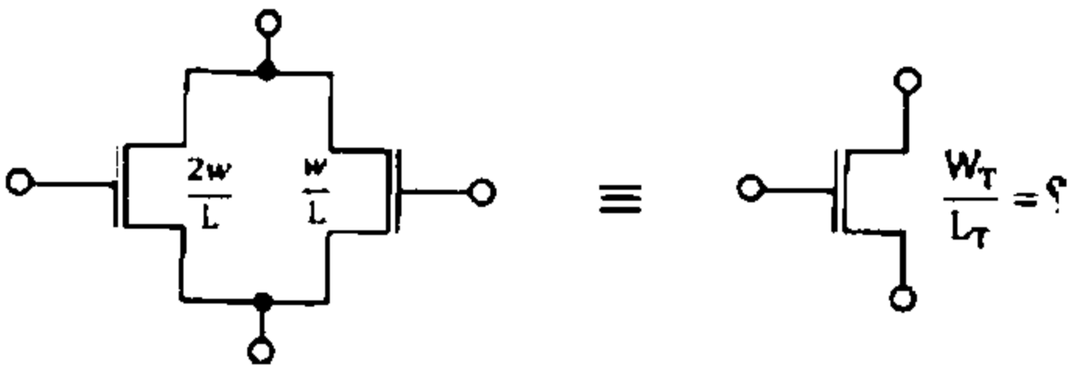
۱. تابع XOR ، ۴ ترانزیستور
۲. تابع XOR ، ۶ ترانزیستور
۳. مالتی پلکسر ۲به۱، ۴ ترانزیستور
۴. مالتی پلکسر ۲به۱، ۶ ترانزیستور

۱۴- کدام گزینه عبارت زیر را به طور صحیح کامل می کند؟

منطق NORA منطقی است که در آن از ..... استفاده می شود و در آن مشکل ..... حذف شده است.

۱. لچ های پویا، مقایسه
۲. لچ های پویا، مسابقه
۳. فلیپ فلاپ، مقایسه
۴. فلیپ فلاپ ، مسابقه

۱۵- مشخصه ترانزیستور معادل در شکل زیر کدام است؟



۱. $\frac{W_T}{L_T} = \frac{2W^2}{L^2}$
۲. $\frac{W_T}{L_T} = \frac{3W}{2L}$
۳. $\frac{W_T}{L_T} = \frac{2W}{3L}$
۴. $\frac{W_T}{L_T} = \frac{3W}{L}$

۱۶- در ترانزیستورهای دوقطبی برای اینکه جریان رسیده از امیتر به راحتی به کلکتور برسد، چه کاری انجام می شود؟

۱. غلظت حاملها در بیس را زیاد می کنند.
۲. غلظت حاملها در امیتر را کاهش می دهند.
۳. عرض بیس را کوچکتر می سازند.
۴. عرض بیس را بزرگتر انتخاب می کنند.

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

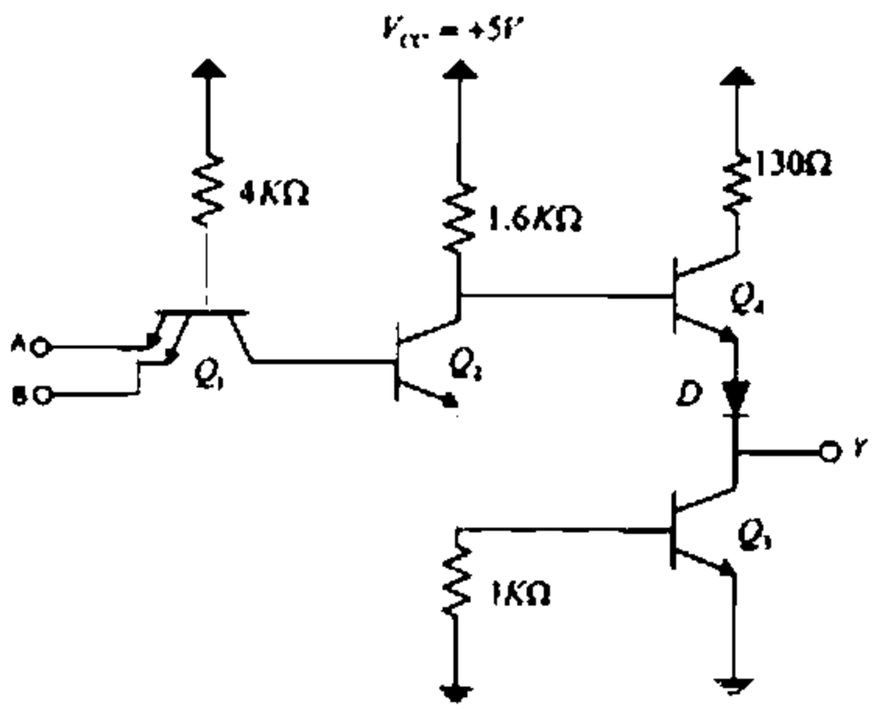
عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)چندبخشی۱۱۱۵۲۰۲

۱۷- در یک ترانزیستور دوقطبی جریان اشباع معکوس امیتر حدود 10^{-14} A و $\alpha_F=1$ و $\alpha_R=0.02$ می باشند. جریان اشباع معکوس کلکتور چقدر است؟

۱. 10^{-14} A ۲. 2×10^{-14} A ۳. 5×10^{-13} A ۴. 2×10^{-16} A

۱۸- گیت TTL شکل زیر کدام تابع را پیاده سازی می کند؟



۱. $A+B$ ۲. $A.B$ ۳. $\overline{A+B}$ ۴. $\overline{A.B}$

۱۹- در مدار گیت TTL استاندارد، وظیفه ترانزیستور طبقه میانی چیست؟

۱. جلوگیری از اشباع ترانزیستور ورودی
۲. تولید دو سیگنال خروجی مکمل
۳. افزایش حاشیه امنیت نویز
۴. تغییر سطح ولتاژ

۲۰- کدام گزینه عبارت زیر را به طور صحیح کامل می کند؟

برای افزایش سرعت TTL بین ..... ترانزیستور ها ، دیود شاتکی گذاشته می شود. این کار باعث می شود بخشی از جریان تحریک بیس BJT از دیود شاتکی عبور کند و بنابراین مانع از ..... ترانزیستور شود.

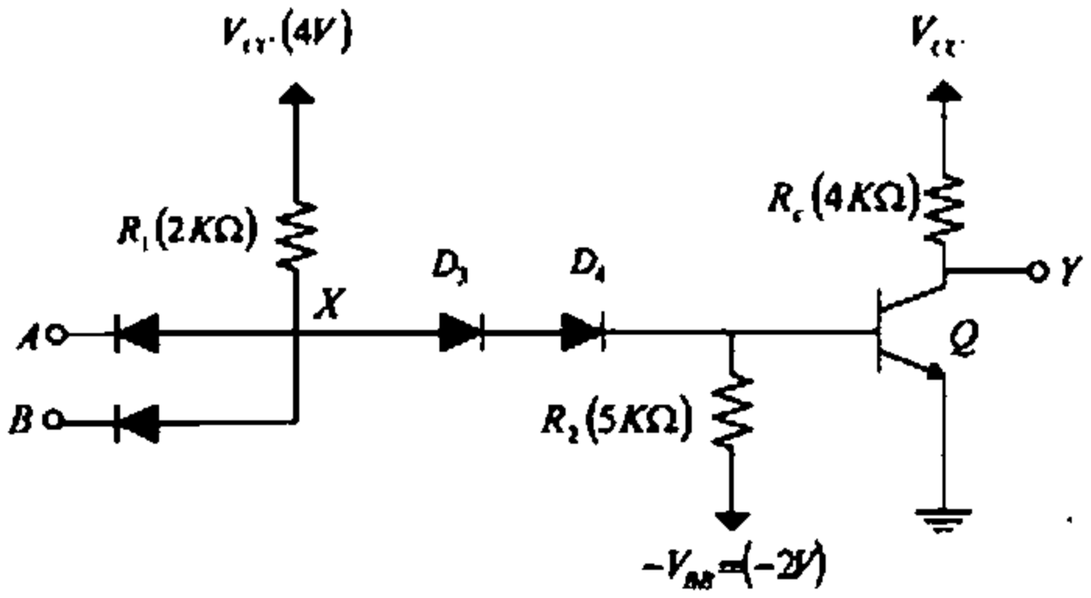
۱. بیس و کلکتور، اشباع
۲. بیس و کلکتور، قطع
۳. بیس و امیتر، اشباع
۴. بیس و امیتر، قطع

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

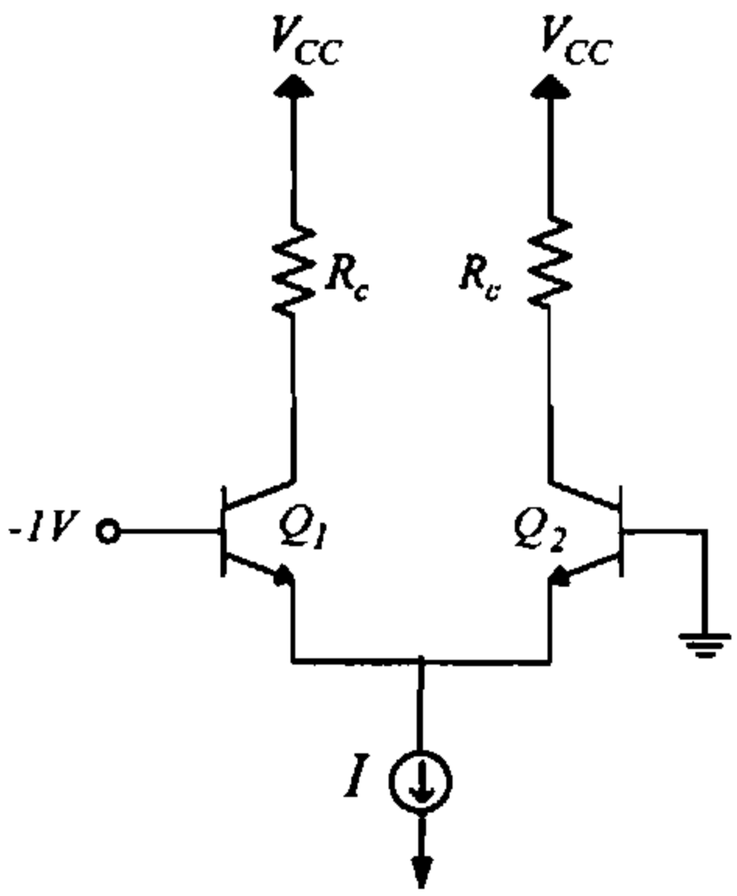
رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)چندبخشی۱۱۱۵۲۰۲

۲۱- اگر در گیت زیر هر دو ورودی در سطح بالا باشند ترانزیستور Q در چه ناحیه ای قرار می گیرد و در این وضعیت جریان کلکتور آن چقدر است؟



۱. قطع، 0.54 mA ۲. قطع، 0.95 mA ۳. اشباع، 0.54 mA ۴. اشباع، 0.95 mA

۲۲- در مدار شکل زیر باتوجه به مقادیر داده شده وضعیت ترانزیستورها چگونه است؟



۱. Q_1 قطع است و Q_2 تمام جریان را می کشد.

۲. Q_2 قطع است و Q_1 تمام جریان را می کشد.

۳. Q_1 و Q_2 هر دو هدایت می کنند.

۴. Q_1 و Q_2 هر دو قطع می باشند

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)چندبخشی۱۱۱۵۲۰۲

۲۳- حاشیه های امنیت نویز بالا و پایین را در گیت ECL با مقادیر زیر بدست آورید.

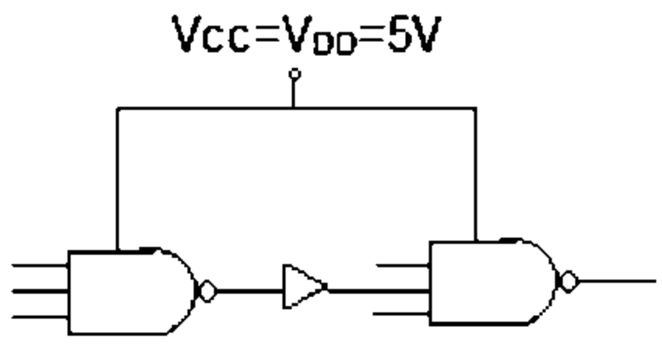
V_{IH}=-1.205 v , V_{IL}=-1.435 v , V_{OL}=-1.77 v , V_{OH}=-0.88 v

۱. NM_L=0.325 v , NM_H=0.335 v
۲. NM_L=0.335 v , NM_H=0.325 v
۳. NM_L=0.335 v , NM_H=0.335 v
۴. NM_L=0.325 v , NM_H=0.325 v

۲۴- کدام ویژگی منطق ECL باعث افزایش سرعت آن شده است؟

۱. کاهش مقدار مقاومتها
۲. استفاده از دیودهای شاتکی
۳. به کار بردن زوج تفاضلی
۴. افزایش مقدار مقاومتها

۲۵- مدار شکل زیر مبدل چه گیتهایی است؟



۱. ECL به CMOS
۲. ECL به STTL
۳. CMOS به STTL
۴. STTL به CMOS

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

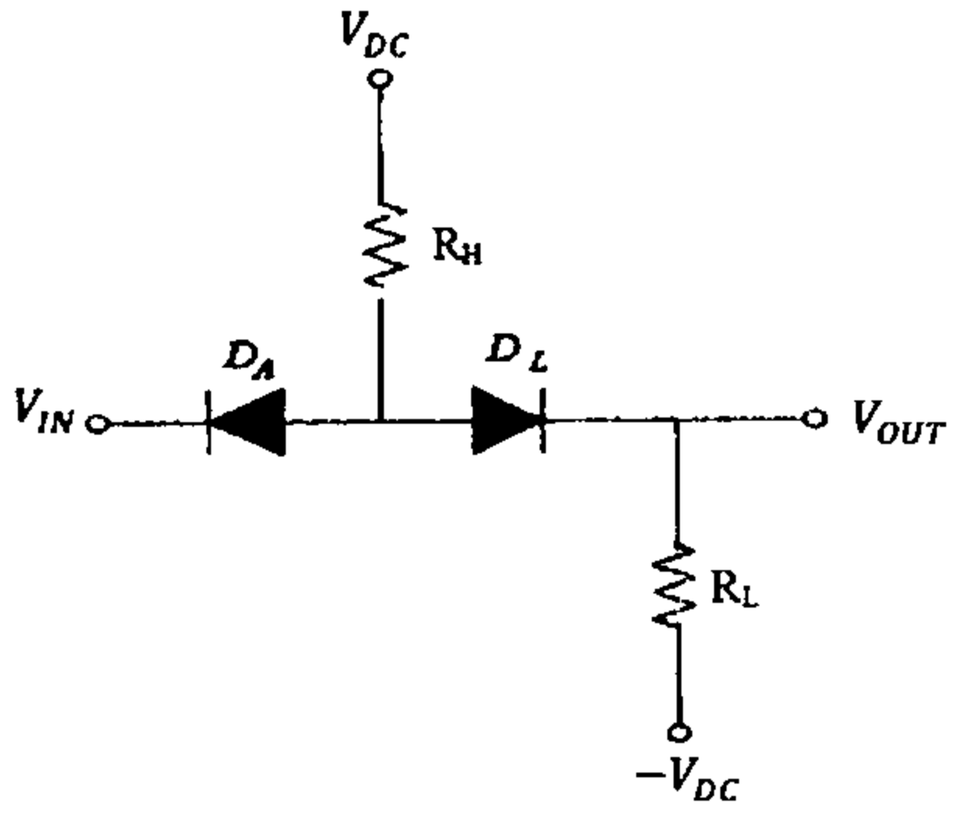
عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)چندبخشی۱۱۱۵۲۰۲

سوالات تشریحی

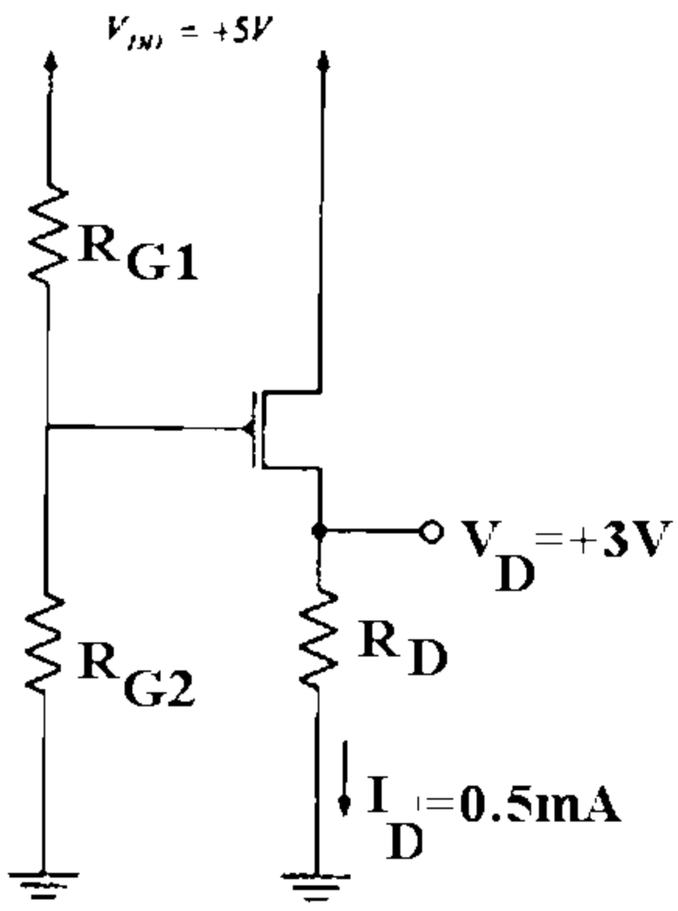
۱- برای مدار شکل زیر مشخصه انتقال ولتاژ را در فاصله $-V_{DC} \le V_{IN} \le V_{DC}$ رسم کنید. نمره ۱،۴۰

فرض کنید $R_L=R_H=1\ k\Omega$, $V_D(ON)=0.7\ v$, $V_{DC}=+4\ v$



۲- در مدار شکل زیر بیشترین مقدار R_D با حفظ عملکرد در ناحیه اشباع چقدر است؟ فرض کنید که با $I_D=0.5\ mA$ و ترانزیستور در ناحیه اشباع کار می کند. نمره ۱،۴۰

همچنین $V_t=-1\ V$ ، $K_P= 0.5\ mA/V^2$ و $\lambda=0$ می باشد.



تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)چندبخشی۱۱۱۵۲۰۲

۳- تابع F که عملکرد آن با جدول درستی زیر بیان می شود را با استفاده ار منطق CMOS پیاده سازی کنید. نمره ۱،۴۰

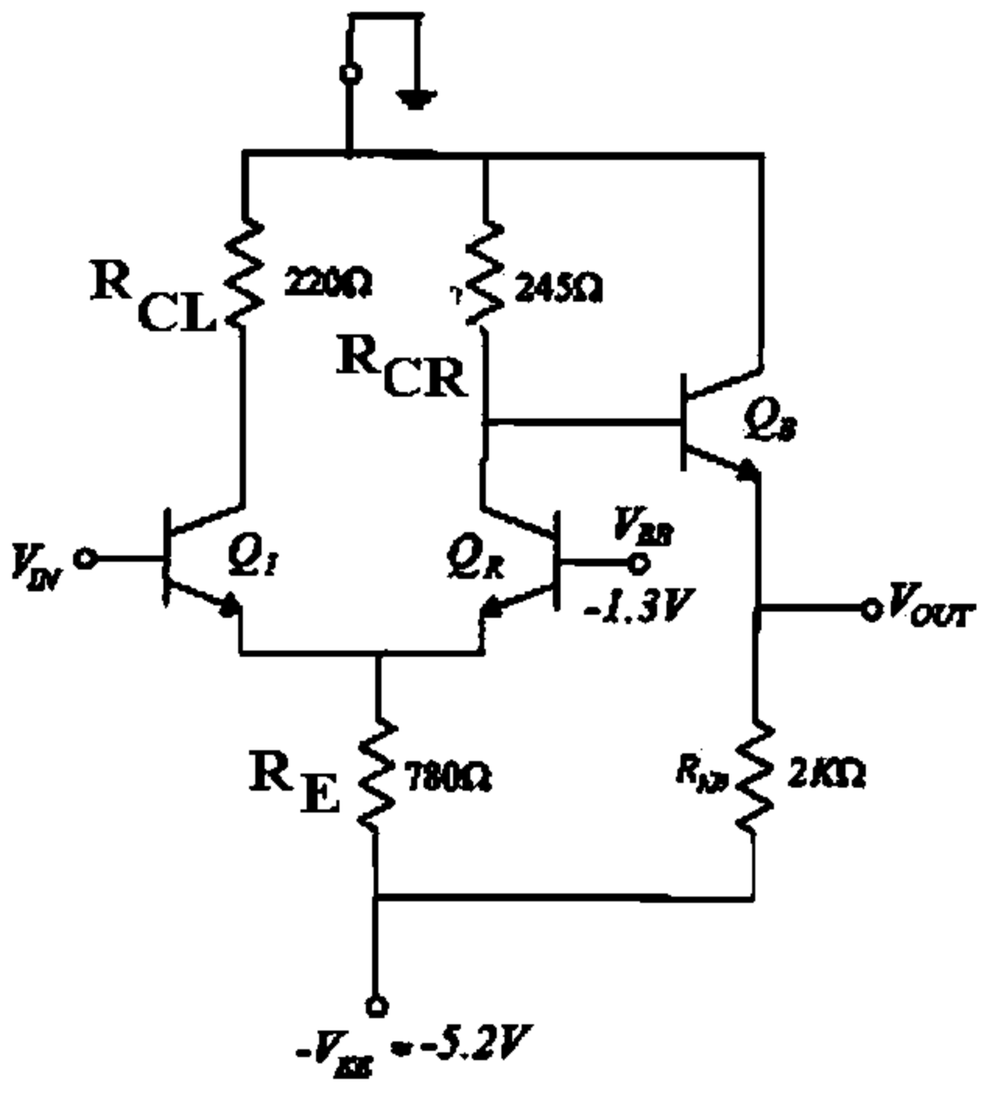
A	B	F
0	0	0
0	1	1
1	0	0
1	1	0

۴- یک گیت NOT-RTL پایه در خروجی به N طبقه مشابه متصل شده است. ماکزیمم ظرفیت خروجی و ماکزیمم توان مصرفی را در این شرایط به دست آورید؟ نمره ۱،۴۰

V_{CC}=5 v , R_B=10 kΩ , R_C=1 kΩ , β_f=25 , $V_{BE}(sat)$=0.8 v , $V_{CE}(sat)$=0.2 v

۵- در مدار مبدل ECL به STTL شکل زیر، جریان کلکتور Q_1 را برای حالاتی که V_{IN} در سطوح ولتاژ بالا و پایین قرار دارد، محاسبه کنید. نمره ۱،۴۰

(فرض کنید $V_{BE}(ECL)$=0.75 v ، $V_{IN}(Low)$= -1.58 v و $V_{IN}(High)$= -0.77 v باشد.)



1115202 - 91-92-2

وضعیت کلید	پاسخ صحیح	شماره سوال
عادي	ب	1
عادي	ج	2
عادي	د	3
عادي	د	4
عادي	الف	5
عادي	ج	6
عادي	ب	7
عادي	ب	8
عادي	الف	9
عادي	د	10
عادي	ج	11
عادي	الف	12
عادي	ب	13
عادي	ب	14
عادي	د	15
عادي	ج	16
عادي	ج	17
عادي	د	18
عادي	ب	19
عادي	الف	20
عادي	د	21
عادي	الف	22
عادي	ب	23
عادي	ج	24
عادي	ج	25

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)چندبخشی۱۱۱۵۲۰۲

استفاده از ماشین حساب ساده مجاز است

سوالات تشریحی

۱- سوال ۲-۲ از صفحه ۴۲ منبع درسی. V_{OH}= -0.35 و V_{OL}= -V_{DC}=-4 — ۱،۴۰ نمره

۲- سوال ۳-۱ از صفحه ۶۸ منبع درسی. جواب $R_D=8k\Omega$ — نمره ۱،۴۰

۳- $F=A'B$ که می توان رابطه را به صورت $F=(A+B)'$ در آورد. مانند مثال ص ۱۱۲ کتاب رسم کرد. — ۱،۴۰ نمره

۴- سوال از صفحه ۲۱۲-۲۱۶ منبع درسی می باشد. جواب : N=12 و P_{CC}=17.7 mW — نمره ۱،۴۰

۵- سوال ۷-۱ از صفحه ۲۷۷ منبع درسی. جواب : $I_{C,Q1}$(High)=4.72 mA ، $I_{C,Q1}$(Low)= 0 mA — نمره ۱،۴۰

91-92-1

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)چندبخشی۱۱۱۵۲۰۲

استفاده از ماشین حساب ساده ، ماشین حساب مهندسی مجاز است

۱- کدام گزینه عبارت زیر را کامل می‌کند؟

..... مینیمم ولتاژ ورودی است که گیت هنوز آن را به صورت منطق یک در نظر می‌گیرد و .... مینیمم ولتاژ خروجی است زمانی که خروجی در منطق صفر قرار می‌گیرد.

۱. V_{OL}, V_{IL} ۲. V_{OH}, V_{IL} ۳. V_{OL}, V_{IH} ۴. V_{OH}, V_{IH}

۲- اگر یک معکوس کننده که تلف توان ایستای ناچیزی دارد با آهنگ 1 مگاهرتز قطع و وصل شود و با منبع تغذیه 10 ولتی کار کند و بار 50 پیکو فاراد را تحریک کند، تلف توان پویا کدام است؟

۱. $5mW$ ۲. $0.5mW$ ۳. $1mW$ ۴. $10mW$

۳- برای مقایسه خانواده‌های منطقی از کدام یک از پارامترهای زیر استفاده می‌شود؟

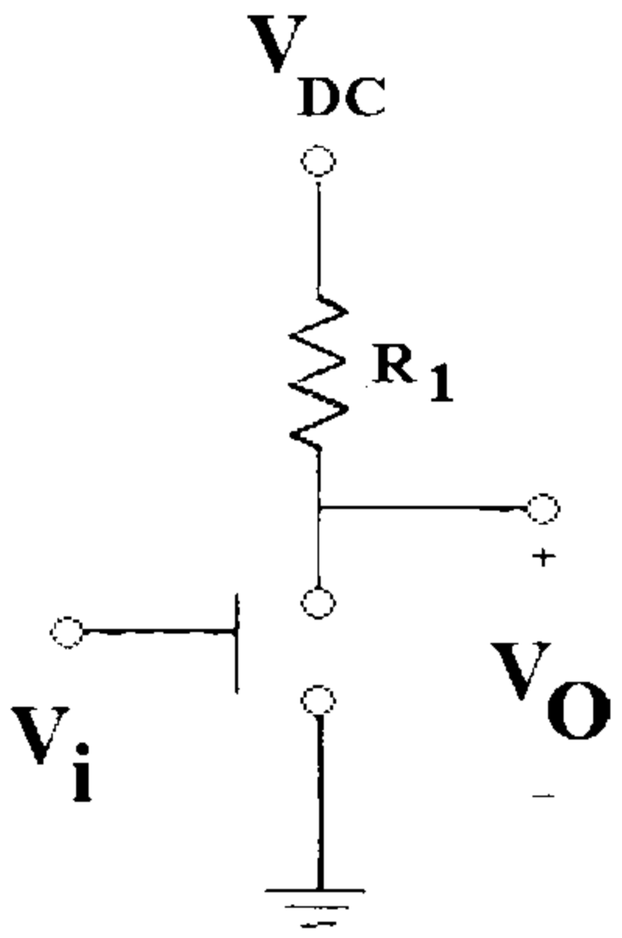
۱. تأخیر ۲. توان ۳. $\frac{\text{توان}}{\text{تاخیر}}$ ۴. توان × تأخیر

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)چندبخشی۱۱۱۵۲۰۲

۴- در مدار معکوس کننده شکل زیر در صورتی که $R_1 = 10k\,\Omega$ ، $V_{DC} = 5.5v$ و $R_{on} = 1k\,\Omega$ (مقاومت کلید در حالت وصل) باشد، V_{OL} و V_{OH} چند ولت است؟



۱. $V_{OH} = 5.5v\,, V_{OL} = 0v$

۲. $V_{OH} = 0.5v\,, V_{OL} = 0v$

۳. $V_{OH} = 5.5v\,, V_{OL} = 0.5v$

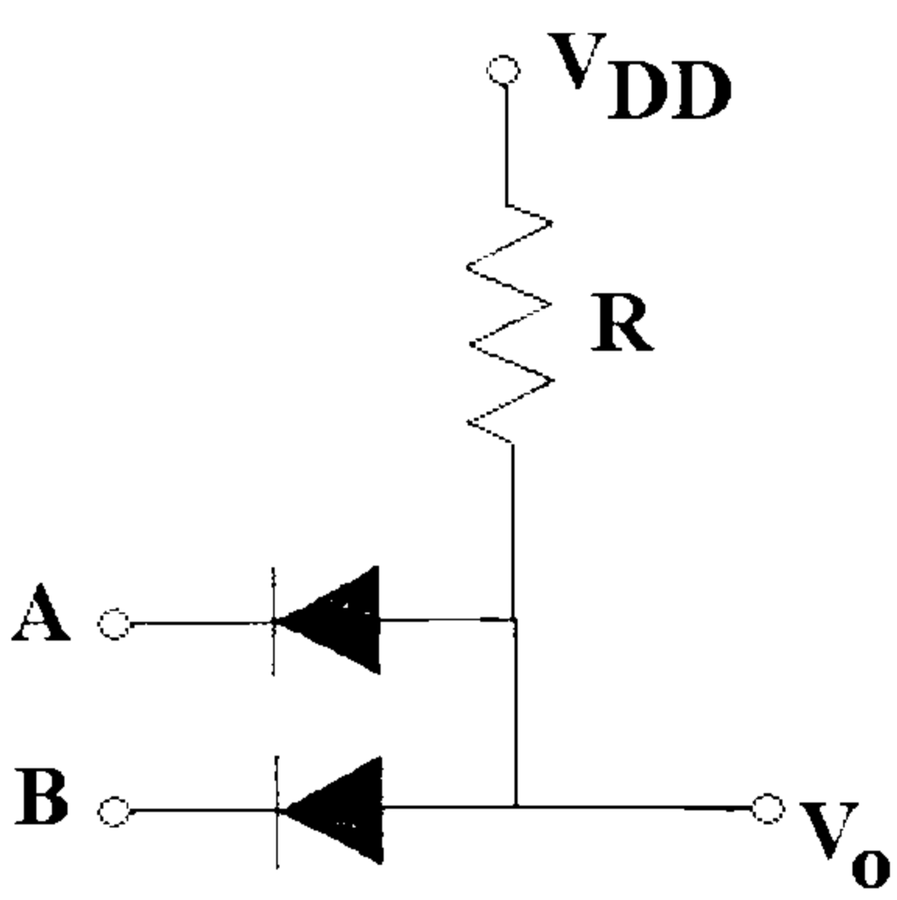
۴. $V_{OH} = 5v\,, V_{OL} = 0.5v$

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)چندبخشی۱۱۱۵۲۰۲

۵- مدار شکل زیر معادل کدام گیت منطقی می‌باشد؟



۱. AND ۲. NAND ۳. OR ۴. NOR

۶- کدام گزینه در باره دیود صحیح می‌باشد؟

۱. در یک ماده از نوع P، حفره‌ها حاملهای اقلیت می‌باشند.

۲. جریان‌های نشتی در دیود ناشی از حاملهای اکثریت می‌باشد.

۳. رابطه جریان دیود با ولتاژ دو سر آن خطی می‌باشد.

۴. جریان اشباع معکوس دیود ناشی از حاملهای اقلیت می‌باشد.

۷- برای یک MOSFET افزایشی کانال n با فرض آنکه $V_{DS} = V_{GS} = 5v$ و $V_{th} = 1v$ باشد، ناحیه کاری MOSFET کدام است؟

۱. خطی ۲. اشباع ۳. مرز خطی و اشباع ۴. قطع

۸- کدام گزینه صحیح می‌باشد؟

۱. با کاهش اختلاف پتانسیل بین سورس و بدنه، ولتاژ آستانه افزایش می‌یابد.

۲. با افزایش دما ولتاژ آستانه کاهش می‌یابد.

۳. در ناحیه زیر اشباع جریان درین به صورت خطی متناسب با V_{GS} است.

۴. در pMOS تخلیه‌ای ولتاژ آستانه منفی است.

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)چندبخشی۱۱۱۵۲۰۲

۹- برای یک MOSFET افزایشی کانال p، با فرض آنکه $V_D = 4v \ , V_S = 5v \ , V_G = 2v \ , \ |V_{th}| = 1v \ , k_p = 100\mu A/v^2$ باشد، جریان I_D چند میکرو آمپر است؟

۱. ۰ ۲. ۷۵ ۳. ۱۵۰ ۴. ۴۰۰

۱۰- کدام گزینه صحیح می‌باشد؟

۱. زیر لایه ترانزیستور nMOS از نوع n می‌باشد.

۲. ترانزیستورهای MOSFET در ابتدا به صورت نامتقارن ساخته می‌شوند.

۳. ترانزیستور nMOS سریعتر از ترانزیستور pMOS هم اندازه خود می‌باشد.

۴. در MOSFET نوع افزایشی از ابتدا کانال تعبیه شده است.

۱۱- در یک MOSFET افزایشی کانال n، مقدار ولتاژ V_{DS} با رابطه $(V_{GS} - V_{th})(1-\sqrt{1-\alpha})$ بیان می‌شود، به ازائ چه مقداری از α ترانزیستور در ناحیه تریودی عمل می‌کند؟

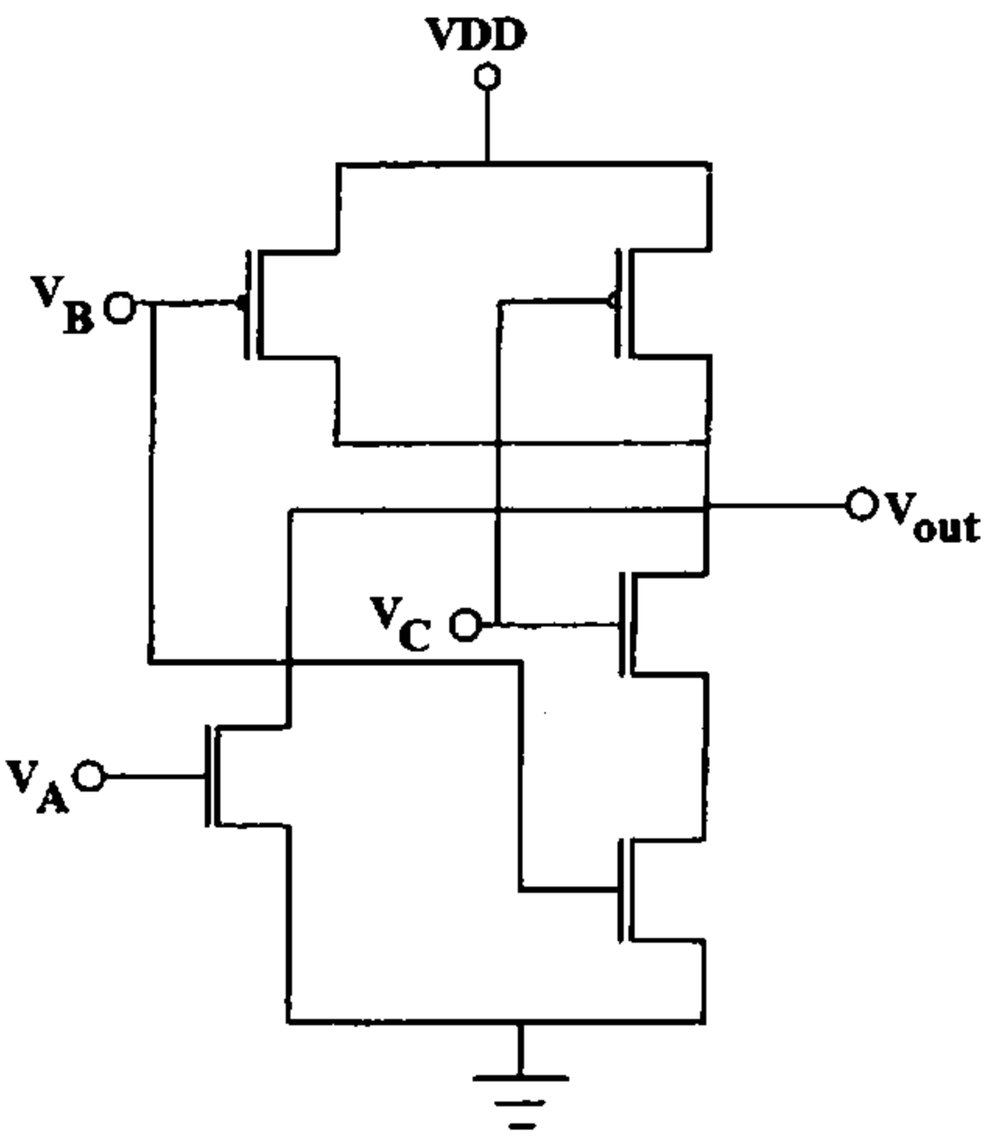
۱. $\alpha = 0.1$ ۲. $\alpha \leq 1$ ۳. $\alpha = 0.5$ ۴. $0.5 \leq \alpha \leq 1.5$

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)چندبخشی۱۱۱۵۲۰۲

۱۲- در مدار شکل زیر، به ازای کدام ترکیبات ورودی، خروجی در حالت X — قرار می‌گیرد؟



۱. $V_A = 0, V_B = 0, V_C = 0$

۲. $V_A = 1, V_B = 1, V_C = 1$

۳. $V_A = 1, V_B = 0, V_C = 1$

۴. $V_A = 0, V_B = 1, V_C = 0$

۱۳- کدام گزینه عبارت زیر را کامل می‌کند؟

.....کمترین اتلاف توان و ..... بیشترین سرعت را در بین خانواده های منطقی دارا می‌باشند.

۱. ECL ، CMOS

۲. ECL ، گالیوم آرسناید

۳. CMOS، ECL

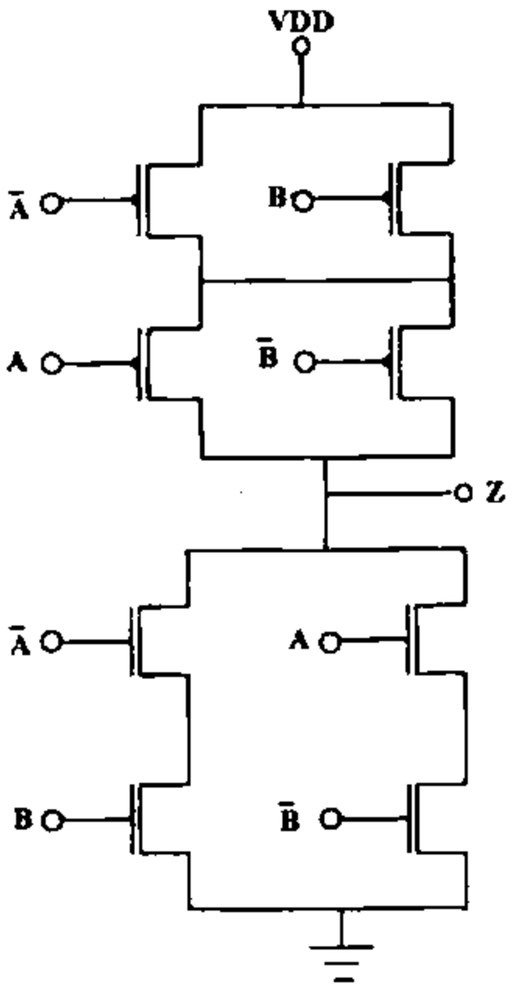
۴. CMOS، گالیوم آرسناید

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)چندبخشی۱۱۱۵۲۰۲

۱۴- مدار شکل زیر معادل کدام گیت منطقی می‌باشد؟



۱. XOR ۲. XNOR ۳. AND ۴. NOR

۱۵- کدام گزینه صحیح است؟

۱. سرعت مدارهای CMOS بیشتر از مدارهای BiCMOS است.

۲. فرآیند ساخت مدارهای CMOS ساده‌تر از مدارهای BiCMOS است.

۳. مصرف توان مدارهای CMOS بیشتر از مدارهای BiCMOS است.

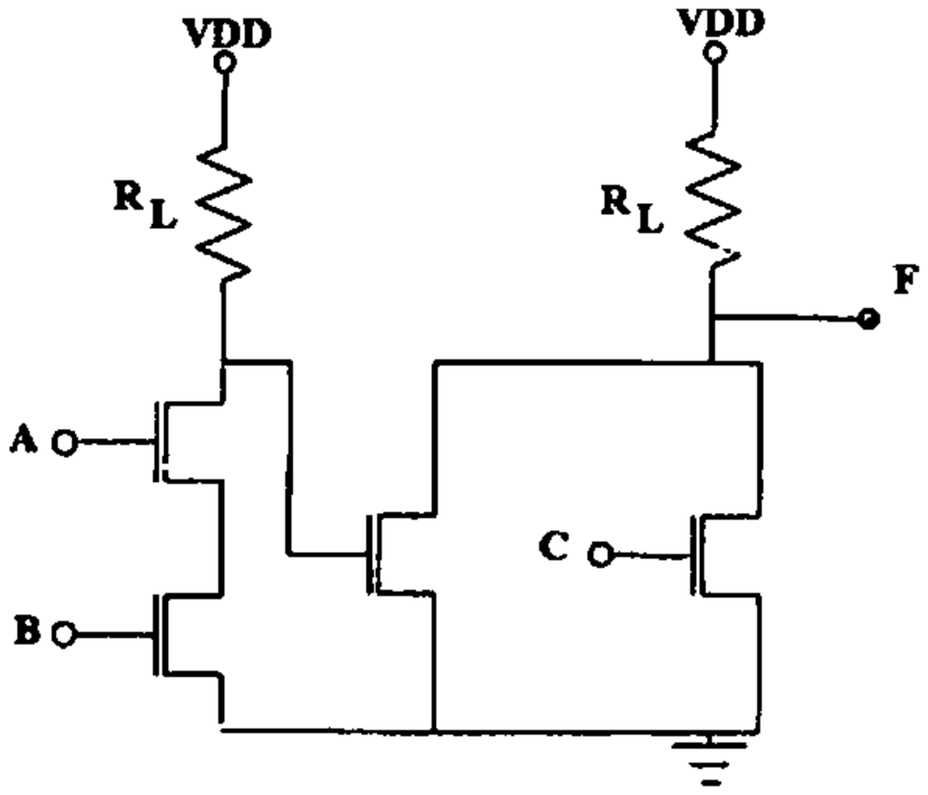
۴. قابلیت جریان دهی مدارهای CMOS بیشتر از مدارهای BiCMOS است.

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)چندبخشی۱۱۱۵۲۰۲

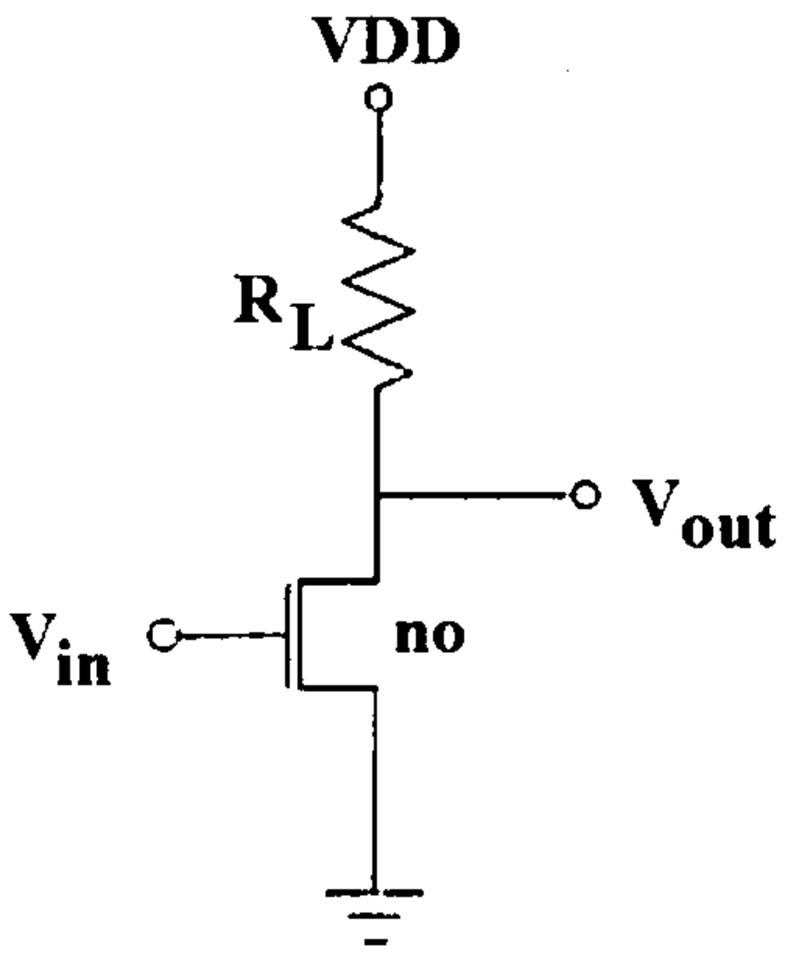
۱۶- مدار شکل زیر چه تابعی را پیاده‌سازی می‌کند؟



۱. $F = A.B.\overline{C}$ ۲. $F = (A+B).C$ ۳. $F = \overline{A} + \overline{B} + \overline{C}$ ۴. $F = \overline{A.B} + C$

۱۷- در مدار شکل زیر نقطه میانی مشخصه انتقال ولتاژ کدام است؟

$$k'_n = 20\frac{\mu A}{V^2}, \left(\frac{W}{L}\right)_{no} = \frac{10}{5}, V_{th} = 1V, V_{DD} = 3V, R_L = 50k\,\Omega$$



۱. 1.25 ۲. 1.5 ۳. 2 ۴. 2.5

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)چندبخشی۱۱۱۵۲۰۲

۱۸- کدام گزینه صحیح است؟

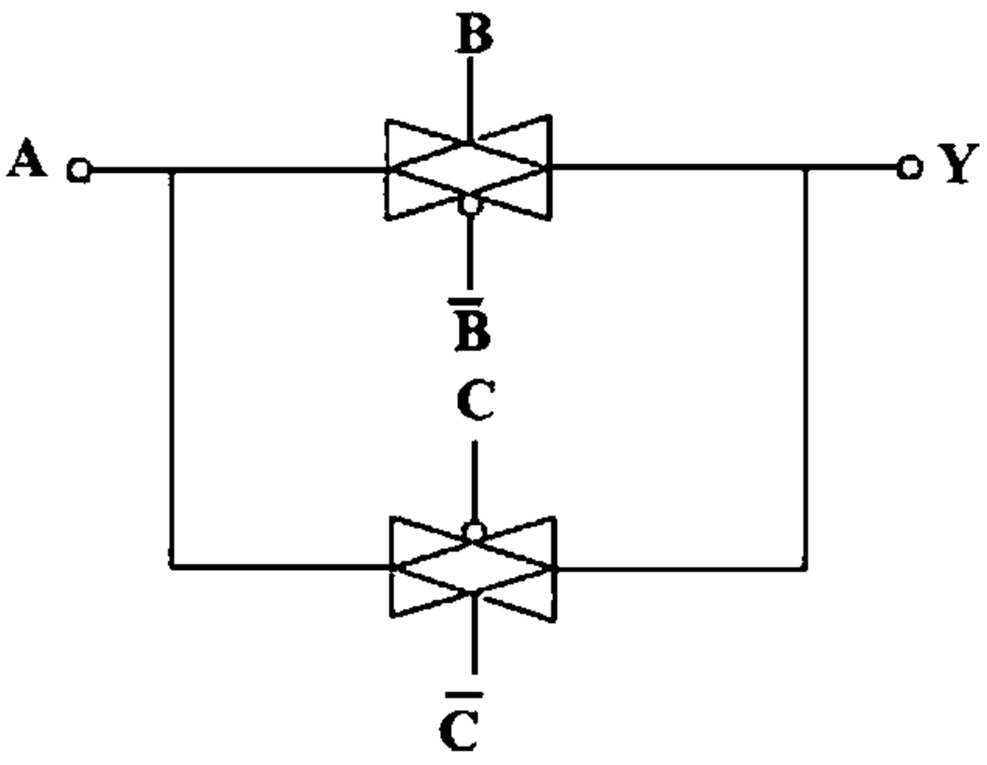
۱. تأخیر انتشار سیگنال در یک معکوس کننده CMOS با ظرفیت خازن در خروجی معکوس کننده رابطه عکس دارد.

۲. تأخیر انتشار سیگنال در یک معکوس کننده CMOS با ظرفیت خازن در خروجی معکوس کننده رابطه‌ای ندارد.

۳. تأخیر انتشار سیگنال در یک معکوس کننده CMOS با ولتاژ منبع تغذیه معکوس کننده رابطه مستقیم دارد.

۴. تأخیر انتشار سیگنال در یک معکوس کننده CMOS با اندازه طول کانال در تکنولوژی CMOS رابطه مستقیم دارد.

۱۹- مدار شکل زیر چه تابعی را پیاده‌سازی می‌کند؟



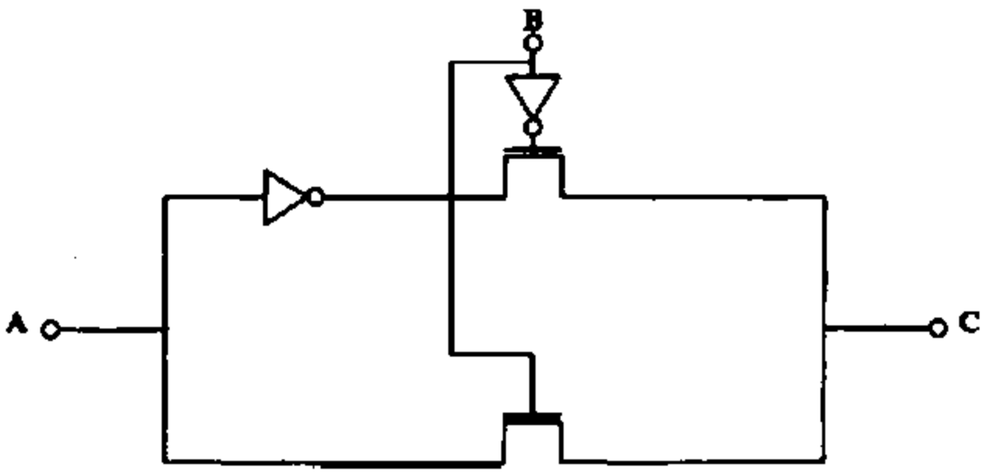
۱. $F = A + \overline{B}.C$

۲. $F = A.(\overline{B} + \overline{C})$

۳. $F = A + B.\overline{C}$

۴. $F = A.(B + \overline{C})$

۲۰- مدار شکل زیر چه تابعی را پیاده‌سازی می‌کند؟



۱. $\overline{A}B + A\overline{B}$

۲. $AB + \overline{A}\overline{B}$

۳. A

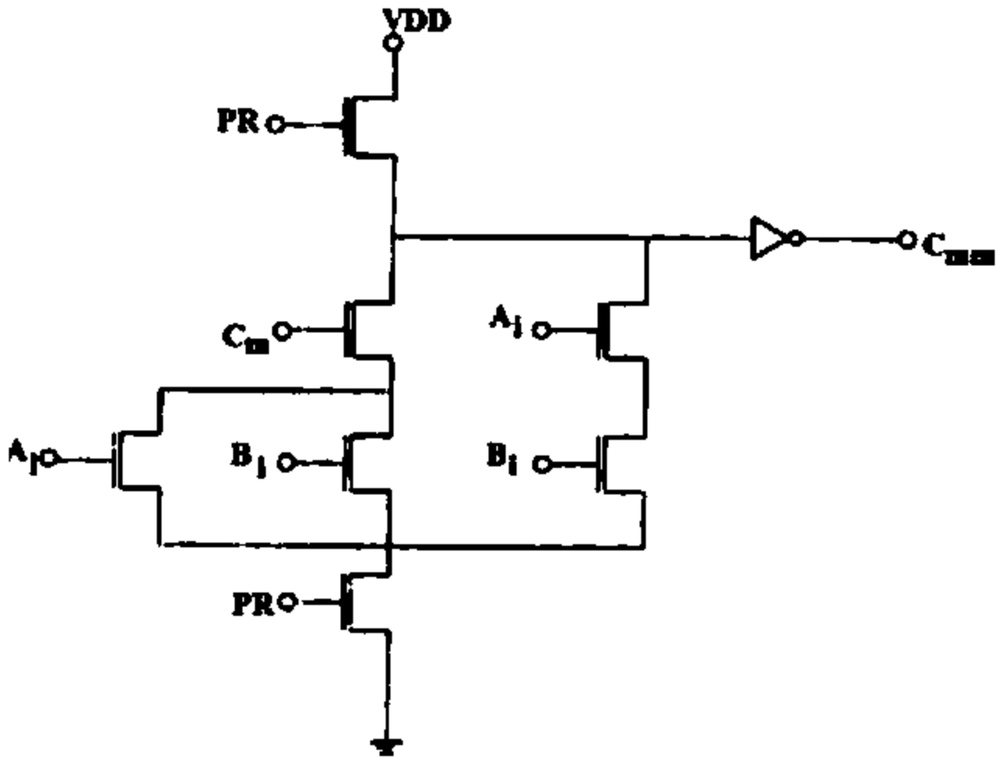
۴. $\overline{A}\overline{B}$

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ | زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ | سری سوال : ۱ یک

عنـــوان درس : الکترونیک دیجیتال

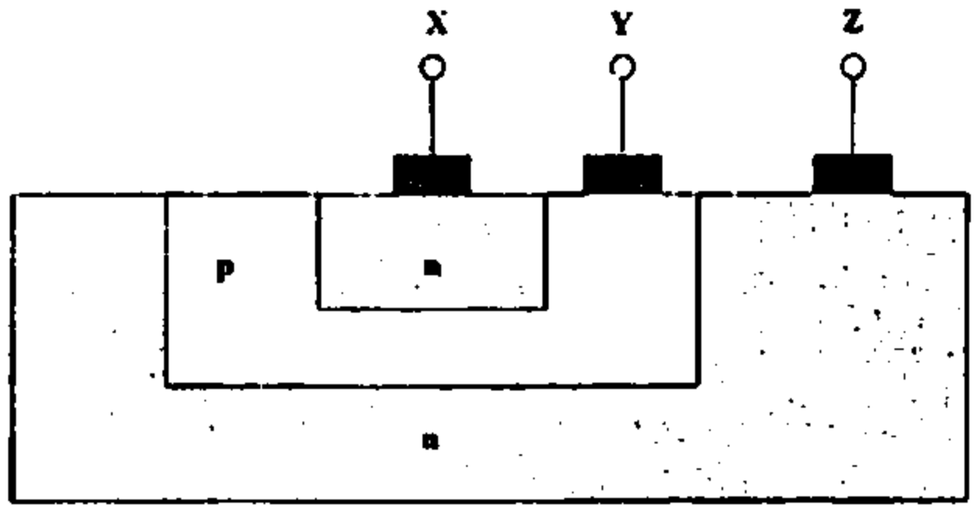
رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)چندبخشی۱۱۱۵۲۰۲

۲۱- مدار شکل زیر کدام گیت منطقی را پیاده‌سازی می کند و نیز این مدار در چه منطقی پیاده‌سازی شده است؟



۱. XOR ، منطق دامینو ۲. AND ، منطق دامینو ۳. CMOS ، AND پویا ۴. CMOS ، NAND پویا

۲۲- اگر مدار شکل زیر سطح مقطع یک ترانزیستور را نشان دهد، X ،Y و Z به ترتیب کدام می‌باشد؟



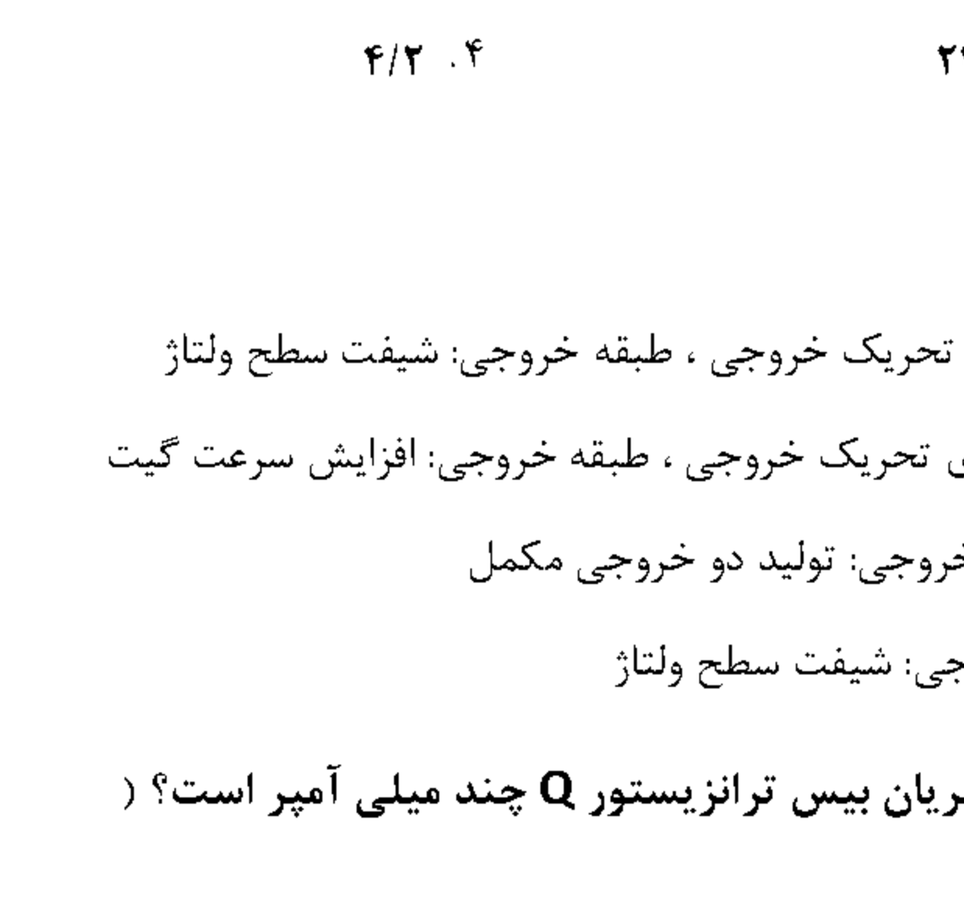
۱. بیس، امیتر، کلکتور ۲. کلکتور، بیس، امیتر ۳. کلکتور ، امیتر، بیس ۴. امیتر، بیس، کلکتور

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)چندبخشی۱۱۱۵۲۰۲

۲۳- توان مصرفی گیت زیر چند میلی وات است؟ ($V_{CE}(sat)=0.2v$,$V_{BE}(sat)=0.8v$)



۰۱. ۰ ۰۲. ۱۲ ۰۳. ۲۴ ۰۴. ۴/۲

۲۴- وظیفه هر طبقه گیت TTL کدام است؟

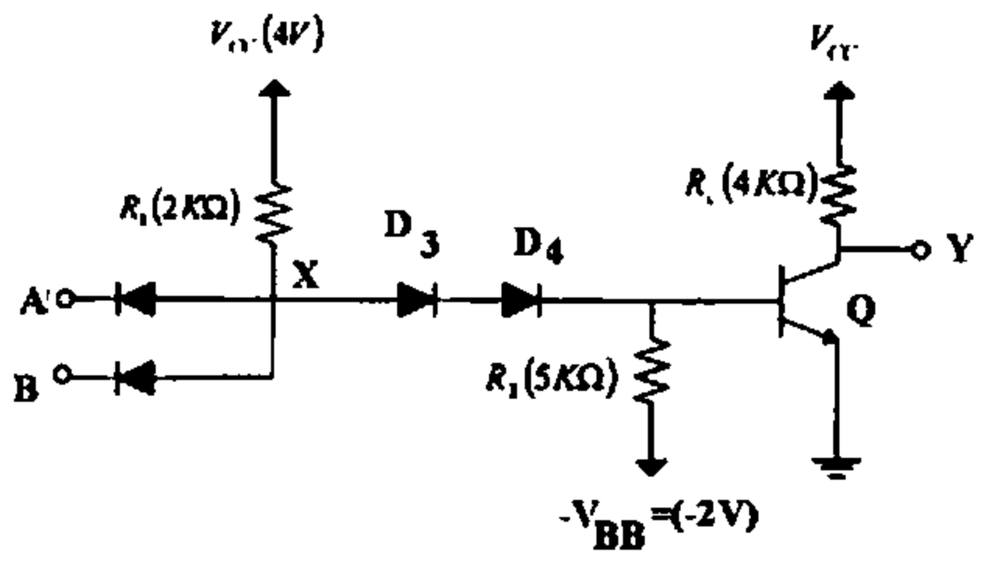
۰۱. طبقه ورودی: تولید ولتاژ مرجع، طبقه دوم: تولید دو سیگنال مکمل برای تحریک خروجی ، طبقه خروجی: شیفت سطح ولتاژ

۰۲. طبقه ورودی: تحقق تابع AND، طبقه دوم: تولید دو سیگنال مکمل برای تحریک خروجی ، طبقه خروجی: افزایش سرعت گیت

۰۳. طبقه ورودی: تحقق تابع AND ، طبقه دوم: شیفت سطح ولتاژ ، طبقه خروجی: تولید دو خروجی مکمل

۰۴. طبقه ورودی: تحقق تابع AND ، طبقه دوم: افزایش سرعت ، طبقه خروجی: شیفت سطح ولتاژ

۲۵- در مدار شکل زیر در صورتی که هر دو ورودی در سطح بالا باشند، جریان بیس ترانزیستور Q چند میلی آمپر است؟ ($V_D=0.7v$)



۰۱. 0 ۰۲. 0.41 ۰۳. 0.54 ۰۴. 0.95

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

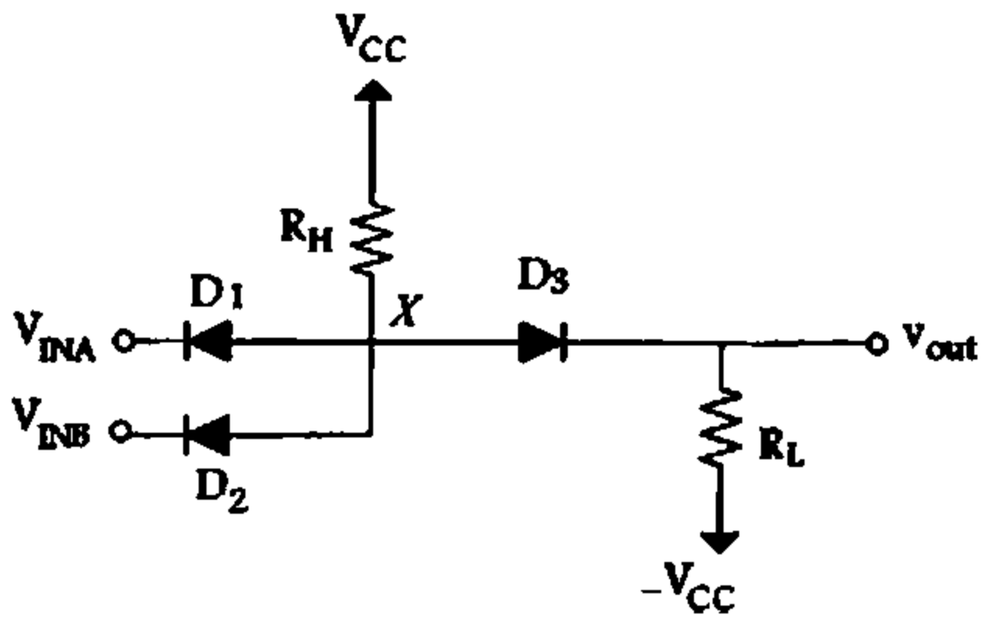
عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)چندبخشی۱۱۱۵۲۰۲

سوالات تشریحی

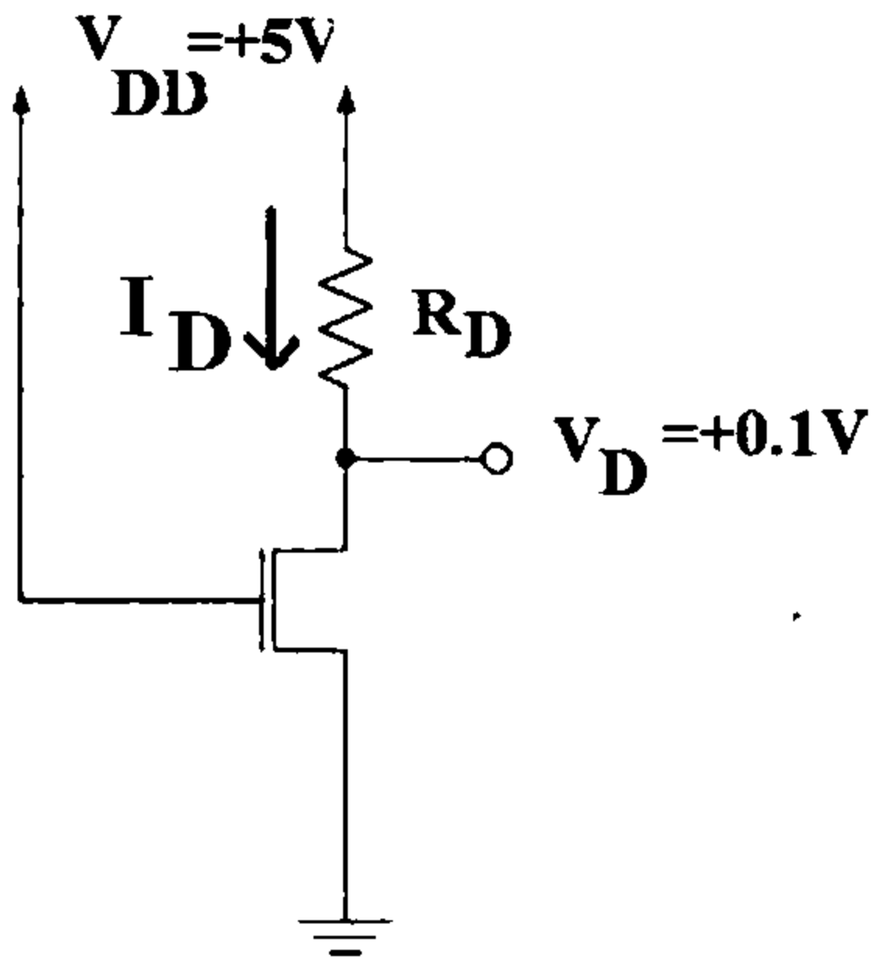
۱- برای مدار شکل زیر مشخصه انتقال ولتاژ را رسم کنید و مقدار V_{OL} و V_{OH} را نیز به دست آورید. ۱،۴۰ نمره

$$V_D(on) = 0.7v \quad , V_{CC} = 4v \quad , \quad R_H = 1k\,\Omega \; , \; R_L = 2\,k\,\Omega$$



۲- در مدار شکل زیر ولتاژ درین $0.1v$ است. مقاومت بین درین و سورس در نقطه کار چقدر است؟ ۱،۴۰ نمره

$$K_n = 1\frac{mA}{V^2} \quad , V_{th} = 1V$$



۳- تابع $F = (A + B).C + E.F$ را با منطق CMOS و حداقل ترانزیستور بهینه سازی کنید. ۱،۴۰ نمره

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)چندبخشی۱۱۱۵۲۰۲

۴- تابع $F = (A + \overline{B}).C$ را با استفاده از منطق تفاضلی پیاده‌سازی کنید. ۱،۴۰ نمره

۵- ماکزیمم ظرفیت خروجی را برای یک گیت RTL با مشخصات زیر را به دست آورید. ۱،۴۰ نمره

$$V_{CC} = 5V \quad , \quad R_B = 10k\,\Omega \quad , \quad R_C = 1k\,\Omega \quad , \quad V_{CE}(sat) = 0.2V \quad ,$$
$$\beta_F = 25 \quad , \quad V_{BE}(sat) = V_{BE}(FA) = 0.8V$$

1115202 - 91-92-1

شماره سوال	پاسخ صحیح	وضعیت کلید
1	ج	عادي
2	الف	عادي
3	د	عادي
4	ج	عادي
5	الف	عادي
6	د	عادي
7	ب	عادي
8	ب	عادي
9	ج	عادي
10	ج	عادي
11	ب	عادي
12	ج	عادي
13	د	عادي
14	ب	عادي
15	ب	عادي
16	الف	عادي
17	ج	عادي
18	د	عادي
19	د	عادي
20	ب	عادي
21	الف	عادي
22	د	عادي
23	ب	عادي
24	ب	عادي
25	ب	عادي

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** یک ۱

عنـــوان درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)چندبخشی۱۱۱۵۲۰۲

سوالات تشریحی

۱- صفحه ۳۹ — **۱،۴۰ نمره**

۲- صفحه ۶۲ — **۱،۴۰ نمره**

۳- صفحه ۴۱۰ — **۱،۴۰ نمره**

۴- صفحه ۱۷۶ — **۱،۴۰ نمره**

۵- صفحات ۲۱۲ تا ۲۱۳ — **۱،۴۰ نمره**

90-91-3

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** یک ۱

عنـــوان درس : مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات (چندبخشی)۱۵۱۱۰۰۵

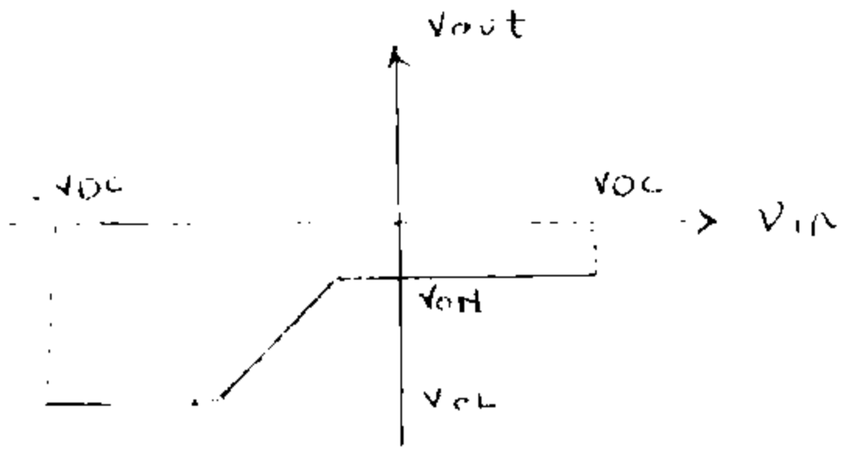
سوالات تشریحی

۱- **نمره ۱،۴۰**

D_1 : on $\quad D_2$: off $\rightarrow V_{OL} = V_O = -V_{DC}$

D_1 : on $\quad D_2$: on $\Rightarrow V_{out} = V_{in}$

D_1 : off $\quad D_2$: on $\Rightarrow V_{out} = -\frac{V_{D(on)}}{2} = -0.35$



۲- صفحه ۵۵ **نمره ۱،۴۰**

۳- **نمره ۱،۴۰**

$$I_D = .5*.5(V_{GS}+1)^2 = .5 \rightarrow V_{GS} = -2.4 \rightarrow V_G = 2.6$$
$$V_G - V_D > -1 \rightarrow R_D I_D < 1 + 2.6 \rightarrow R_D < 7.2$$

۴- **نمره ۱،۴۰**

$V_{IL} = V_{BE(FA)} + V_{D(on)} = 1.4$

$V_{IH} = V_{BE(FA)} + 10\left(5 - \frac{0.2}{50}\right) + V_{D(on)} = 2.36$

$V_{OL} = .2 \qquad NM_L = 1.2$

$V_{OH} = 5 \qquad NM_H = 2.64$

A	B	Vout
L	L	H
L	H	H
H	L	L
H	H	L

۵- شکل صفحه ۲۳۳ کتاب **۱،۴۰ نمره**

1115202 - 90-91-3

وضعیت کلید	پاسخ صحیح	شماره سوال
عادی	ج	1
عادی	د	2
عادی	د	3
عادی	الف	4
عادی	ج	5
عادی	ج	6
عادی	ب	7
عادی	ج	8
عادی	ب	9
عادی	الف	10
عادی	د	11
عادی	الف	12
عادی	ج	13
عادی	د	14
عادی	ب	15
عادی	الف	16
عادی	ج	17
عادی	ج	18
عادی	ج	19
عادی	ب	20
عادی	ج	21
عادی	الف	22
عادی	د	23
عادی	ج	24
عادی	ج	25

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** یک ۱

عنـــوان درس : مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات (چندبخشی)۱۵۱۱۰۰۵

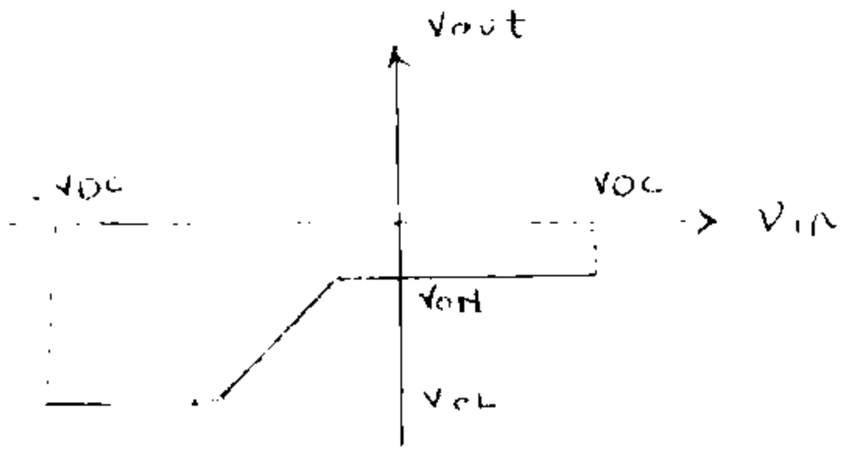
سوالات تشریحی

۱- **نمره ۱،۴۰**

D_1 : on $\quad D_2$: off $\rightarrow V_{OL} = V_O = -V_{DC}$

D_1 : on $\quad D_2$: on $\Rightarrow V_{out} = V_{in}$

D_1 : off $\quad D_2$: on $\Rightarrow V_{out} = -\frac{V_{D(on)}}{2} = -0.35$



۲- صفحه ۵۵ **نمره ۱،۴۰**

۳- **نمره ۱،۴۰**

$$I_D = .5 * .5(V_{GS} + 1)^2 = .5 \rightarrow V_{GS} = -2.4 \rightarrow V_G = 2.6$$
$$V_G - V_D > -1 \rightarrow R_D I_D < 1 + 2.6 \rightarrow R_D < 7.2$$

۴- **نمره ۱،۴۰**

$V_{IL} = V_{BE(FA)} + V_{D(on)} = 1.4$

$V_{IH} = V_{BE(FA)} + 10\left(5 - \frac{0.2}{50}\right) + V_{D(on)} = 2.36$

$V_{OL} = .2 \qquad NM_L = 1.2$

$V_{OH} = 5 \qquad NM_H = 2.64$

A	B	Vout
L	L	H
L	H	H
H	L	L
H	H	L

۵- شکل صفحه ۲۳۳ کتاب **۱،۴۰ نمره**

90-91-2

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** یک ۱

عنـــوان درس : مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات (چندبخشی)۱۵۱۱۰۰۵

استفاده از ماشین حساب مهندسی مجاز است

سوالات تشریحی

۱.۶۲ نمره

۱- ابتدا ولتاژدیودهای ورودی را به این صورت می نویسیم:

VDB=V out-VINB VDA= V out -VINA

ابتدا فرض می کنیم DA هدایت می کند. دراین حالت

VDA=0.7 و VOUT=VIN+0.7

در نتیجه:

VDB= (VINA+0.7)-VINB

و از آنجا داریم:

VDB= (VINB+1)+0.7-VINB=1.7 اما DB نمی تواند چنین ولتاژی داشته باشد. پس فرض اولیه ما نادرست است. و DAقطع است و DB هدایت می کند.

VOUT=VINB+0.7

VDA=0.7+VINB-VINA=0.7+VINB-VINB-1=-0.3

نمره ۱.۳۵

۲-

صفحه ۲۶۱

۳- ۱،۳۵ نمره

جریان گیت صفر است و داریم:

$$V_G = 10 \times \frac{10}{10+10} = 5$$

فرض می کنیم ترانزیستور در ناحیه اشباع است، درستی این فرض را بررسی می کنیم.

$$I_D \times 6 = 6I_D$$

$$V_{GS}=5-6_{ID}$$

$$I_D = \frac{K_n}{2}(V_{GS} - V_t)^2$$

$$I_D=0.5(5-6I_D-1)^2$$

$$18I_D^2-25I_D+8=0$$

$$I_D=0.89mA \text{ , } I_D=0.5mA$$

$$I_D = 0.5mA \rightarrow V_S = 6 \times 0.5 = 3 \rightarrow V_{GS} = 5 - 3 = 2$$

$$I_D = 0.89mA \rightarrow V_S = 6 \times 0.89 = 5.34 \rightarrow V_{GS} = 5 - 5.34 = -0.34$$

به ازای $I_D=0.5mA$ ، V_{GS} قابل قبول است.

$$V_D=10-6I_D=10-3=7$$

$$V_{GS}-V_t=2-1=1 \text{ , } V_{DS}=7-3=4$$

داریم:

$$V_{DS} > V_{GS} - V_t$$

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : مبانی الکترونیک دیجیتال

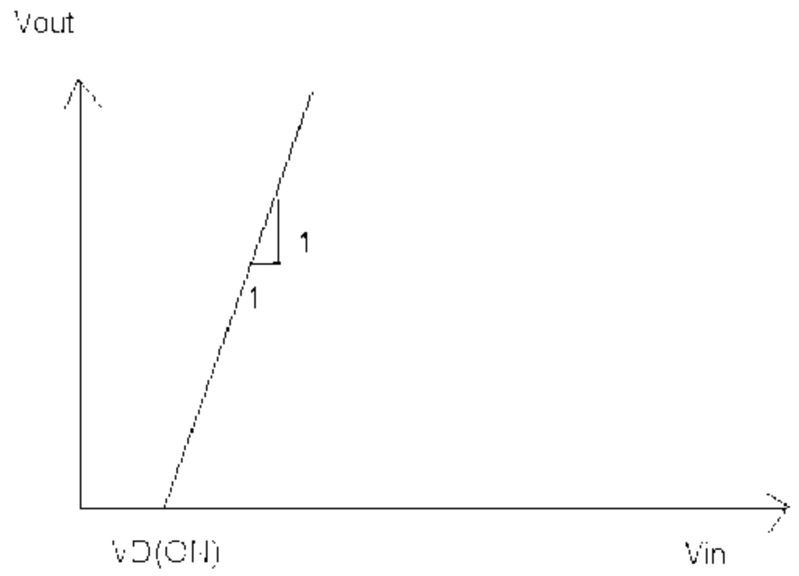
رشته تحصیلی/کد درس : مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات (چندبخشی)۱۵۱۱۰۰۵

۴- وقتی همه ورودیها کمتر از $V_D(ON)$ باشد همه دیودهای ورودی قطع هستند. **۱،۳۵ نمره**

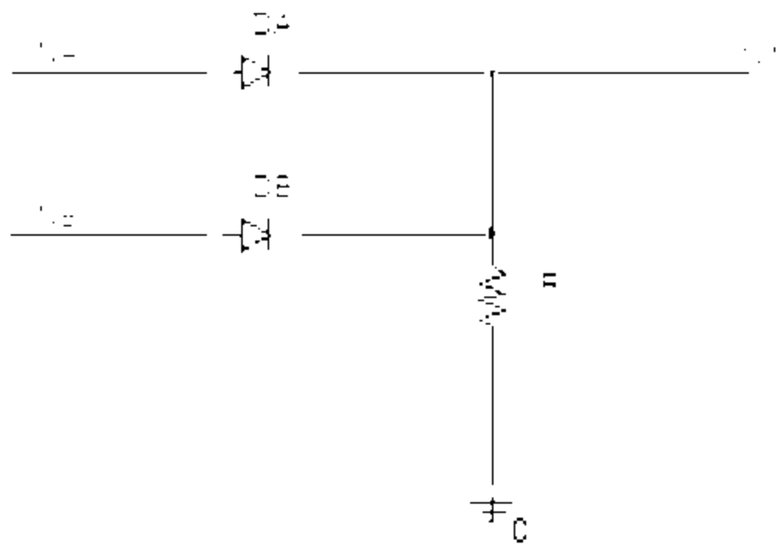
$V_{OUT}=0=V_{OL}$

اگر هر کدام از ورودی ها بزرگتر از $V_D(ON)$ باشند ، جریان از مقاومت عبور خواهد کرد و داریم:

$V_{OUT}=V_{IN}-V_D(ON)$



مشخصه انتقالی



شکل مدار

۵- $V_{OL}=-V_{EE}$ در نتیجه $V_{OL}=-4$ ۱،۳۳ نمره

$$V_{OH}=V_{CC}-I_{DL(ON)}R_H-V_{DL(ON)}$$

که در آن:

$$I_{DL}=\frac{V_{CC}+V_{EE}-V_{DL}(ON)}{R_H+R_L}$$

در نتیجه:

$$V_{OH}=4-\frac{4+4-0.7}{1k+1k}(1k)-0.7=0.87$$

1115202 - 90-91-2

شماره سوال	پاسخ صحیح	وضعیت کلید
1	ج	عادی
2	ج	عادی
3	ج	عادی
4	الف	عادی
5	الف	عادی
6	د	عادی
7	ب	عادی
8	د	عادی
9	د	عادی
10	ج	عادی
11	د	عادی
12	ب	عادی
13	الف	عادی
14	الف	عادی
15	ب	عادی
16	ج	عادی
17	الف	عادی
18	الف	عادی
19	ب	عادی
20	ج	عادی
21	ب	عادی
22	د	عادی
23	ب	عادی
24	د	عادی
25	ب	عادی

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** یک ۱

عنـــوان درس : مبانی الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات (چندبخشی)۱۵۱۱۰۰۵

استفاده از ماشین حساب مهندسی مجاز است

سوالات تشریحی

۱- ابتدا ولتاژدیودهای ورودی را به این صورت می نویسیم: **۱.۶۲ نمره**

VDB=V out-VINB VDA= V out -VINA

ابتدا فرض می کنیم DA هدایت می کند. دراین حالت

VDA=0.7 و VOUT=VIN+0.7

در نتیجه:

VDB= (VINA+0.7)-VINB

و از آنجا داریم:

VDB= (VINB+1)+0.7-VINB=1.7 اما DB نمی تواند چنین ولتاژی داشته باشد. پس فرض اولیه ما نادرست است. و DAقطع است و DB هدایت می کند.

VOUT=VINB+0.7

VDA=0.7+VINB-VINA=0.7+VINB-VINB-1=-0.3

۲- **نمره ۱.۳۵**

صفحه ۲۶۱

۳- ۱،۳۵ نمره

جریان گیت صفر است و داریم:

$$V_G = 10 \times \frac{10}{10+10} = 5$$

فرض می کنیم ترانزیستور در ناحیه اشباع است، درستی این فرض را بررسی می کنیم.

$$I_D \times 6 = 6I_D$$

$$V_{GS}=5-6_{ID}$$

$$I_D = \frac{K_n}{2}(V_{GS} - V_t)^2$$

$$I_D=0.5(5-6I_D-1)^2$$

$$18I_D^2-25I_D+8=0$$

$$I_D=0.89mA \text{ , } I_D=0.5mA$$

$$I_D = 0.5mA \rightarrow V_S = 6 \times 0.5 = 3 \rightarrow V_{GS} = 5 - 3 = 2$$

$$I_D = 0.89mA \rightarrow V_S = 6 \times 0.89 = 5.34 \rightarrow V_{GS} = 5 - 5.34 = -0.34$$

به ازای $I_D=0.5mA$ ، V_{GS} قابل قبول است.

$$V_D=10-6I_D=10-3=7$$

$$V_{GS}-V_t=2-1=1 \text{ , } V_{DS}=7-3=4$$

داریم:

$$V_{DS} > V_{GS} - V_t$$

تعداد سوالات : تستی : ۲۵ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۶۰ **تشریحی :** ۶۰ | **سری سوال :** ۱ یک

عنـــوان درس : مبانی الکترونیک دیجیتال

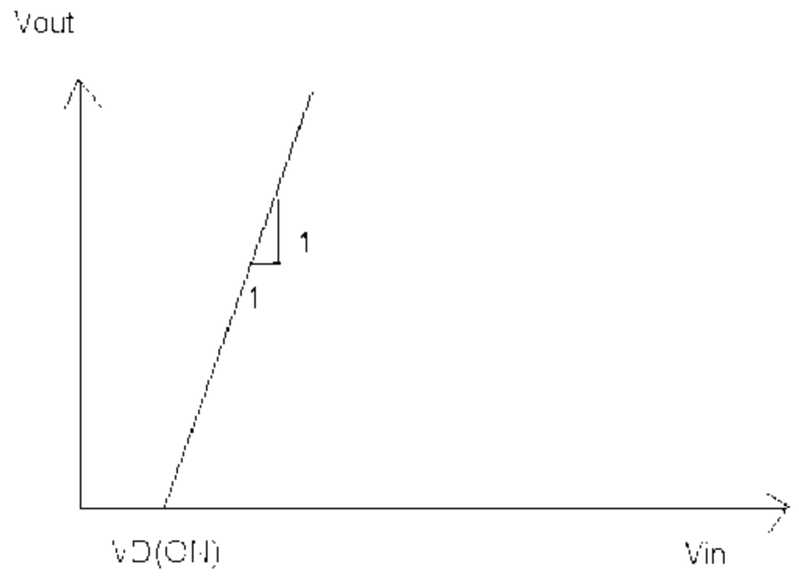
رشته تحصیلی/کد درس : مهندسی فناوری اطلاعات،مهندسی فناوری اطلاعات (چندبخشی)۱۵۱۱۰۰۵

۴- وقتی همه ورودیها کمتر از $V_D(ON)$ باشد همه دیودهای ورودی قطع هستند. **۱،۳۵ نمره**

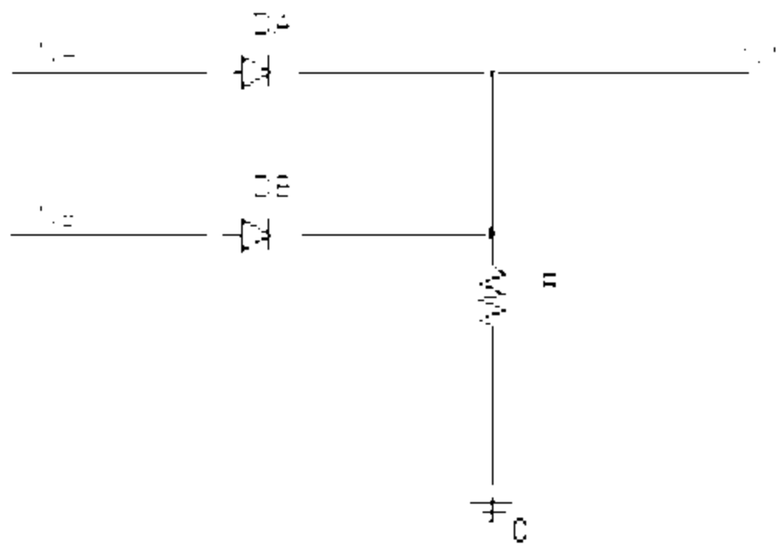
$V_{OUT}=0=V_{OL}$

اگر هر کدام از ورودی ها بزرگتر از $V_D(ON)$ باشند ، جریان از مقاومت عبور خواهد کرد و داریم:

$V_{OUT}=V_{IN}-V_D(ON)$



مشخصه انتقالی



شکل مدار

۵- $V_{OL}=-V_{EE}$ در نتیجه $V_{OL}=-4$ ۱،۳۳ نمره

$$V_{OH}=V_{CC}-I_{DL(ON)}R_H-V_{DL(ON)}$$

که در آن:

$$I_{DL}=\frac{V_{CC}+V_{EE}-V_{DL}(ON)}{R_H+R_L}$$

در نتیجه:

$$V_{OH}=4-\frac{4+4-0.7}{1k+1k}(1k)-0.7=0.87$$

90-91-1

تعداد سوالات : تستی : ۰ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۰ **تشریحی :** ۷۰ | **سری سوال :** یک ۱

درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)چندبخشی۱۱۱۵۲۰۲

استفاده از ماشین حساب مهندسی مجاز است

۱- $I_D = \frac{kn}{2}(V_{\cos} - V_t)^2 \Rightarrow 1 = 0.25(V_{\cos} - 2)^2 \Rightarrow V_{\cos} = 4v$ — **۱.۷۵ نمره**

$$V_{\cos} = 8 - R_S \times 1 = 4 \Rightarrow R_S = 4k\,\Omega$$

شرط فعال بودن ترانزیستور $\Rightarrow V_{OG} = (20 - R_D I_D) - 8 \geq -V_T$

$$20 - R_D - 8 \geq -2 \Rightarrow R_D \leq 14k\Omega$$

۲- مثال (۴-۹) متن کتاب ص ۱۰۹- روش دوم پاسخ صحیح است. — **۳.۵ نمره**

۳- مثال (۴-۱۳) متن کتاب ص ۱۲۰ (جدول ۴-۷) — **۳.۵ نمره**

۴- مثال (۵-۱) متن کتاب ص ۱۴۹ (شکل ۵-۶) — **۱.۷۵ نمره**

۵- مثال (۶-۵) متن کتاب ص ۲۲۰ — **۳.۵ نمره**

1115202 - 90-91-1

شماره سوال	پاسخ صحیح	وضعیت کلید
1	الف	عادی
2	ب	عادی
3	ب	عادی
4	ج	عادی
5	الف	عادی
6	د	عادی
7	د	عادی
8	الف	عادی
9	ج	عادی
10	ج	عادی
11	الف	عادی
12	ج	عادی
13	د	عادی
14	ب	عادی
15	د	عادی
16	ب	عادی
17	د	عادی
18	ب	عادی
19	ج	عادی
20	الف	عادی
21	ب	عادی
22	ب	عادی
23	ب	عادی
24	د	عادی
25	ج	عادی

تعداد سوالات : تستی : ۰ **تشریحی :** ۵ | **زمان آزمون (دقیقه) : تستی :** ۰ **تشریحی :** ۷۰ | **سری سوال :** یک ۱

درس : الکترونیک دیجیتال

رشته تحصیلی/کد درس : مهندسی کامپیوتر(سخت افزار)چندبخشی۱۱۱۵۲۰۲

استفاده از ماشین حساب مهندسی مجاز است

۱- $I_D = \frac{kn}{2}(V_{\cos} - V_t)^2 \Rightarrow 1 = 0.25(V_{\cos} - 2)^2 \Rightarrow V_{\cos} = 4v$ — **۱.۷۵ نمره**

$$V_{\cos} = 8 - R_S \times 1 = 4 \Rightarrow R_S = 4k\,\Omega$$

شرط فعال بودن ترانزیستور $\Rightarrow V_{OG} = (20 - R_D I_D) - 8 \geq -V_T$

$$20 - R_D - 8 \geq -2 \Rightarrow R_D \leq 14k\Omega$$

۲- مثال (۴-۹) متن کتاب ص ۱۰۹- روش دوم پاسخ صحیح است. — **۳.۵ نمره**

۳- مثال (۴-۱۳) متن کتاب ص ۱۲۰ (جدول ۴-۷) — **۳.۵ نمره**

۴- مثال (۵-۱) متن کتاب ص ۱۴۹ (شکل ۵-۶) — **۱.۷۵ نمره**

۵- مثال (۶-۵) متن کتاب ص ۲۲۰ — **۳.۵ نمره**

89-90-3

کارشناسی

دانشگاه پیام نور
مرکز آزمون

نام درس: الکترونیک دیجیتال – مبانی الکترونیک دیجیتال **تعداد سؤالات: تستی:** ۲۵ **تشریحی:** ۵

رشته تحصیلی/ کُد درس: سخت افزار (۱۱۱۵۲۰۲)- فناوری اطلاعات (سنتی – تجمیع)(۱۵۱۱۰۰۵) **زمان آزمون (دقیقه): تستی:** ۶۰ **تشریحی:** ۶۰

کُد سری سؤال: یک(۱) **استفاده از:** ماشین حساب ساده **مجاز است.**

پیامبر اعظم(ص): آنکه در جست و جوی دانش بیرون رود، در راه خداست تا آنگاه که باز گردد.

۱. اگر سیگنال x , y بترتیب ورودی‌های ۰۱۱۰۰ , ۰۰۱۱۰ را دریافت کنند و در خروجی به ترتیب ۰۰۱۰۰ ظاهر شود، کدام گیت منطقی پیاده‌سازی شده است؟

الف. AND ب. $NAND$ ج. NOR د. OR

۲. ولتاژ آستانه برای معکوس کننده ایده‌آل که با منبع تغذیه V_{DD} ولتی کار می‌کند کدام است؟

الف. $\frac{۱}{۲}V_{DD}$ ب. $۲V_{DD}$ ج. $۱/۲V_{DD}$ د. $۲/۱V_{DD}$

۳. شیب منحنی مشخصه انتقالی معکوس کننده برای ورودی‌های V_{IL} , V_{IH} به ترتیب برابر است با:

الف. $-۱dB, -۱dB$ ب. $+۱, -۱$ ج. $۲۰dB, ۲۰dB$ د. $-۱, -۱$

۴. اگر مشخصات جریانی یک گیت منطقی بصورت زیر باشد، ظرفیت خروجی آن کدام است؟

$$\begin{cases} I_{out}(Low) = ۳۵/۴mA \\ I_{out}(High) = ۶۷/۲mA \\ I_{IN}(Low) = ۳/۵۴mA \\ I_{IN}(High) = ۸۲/۵\mu A \end{cases}$$

الف. ۸/۴

ب. ۴/۲

ج. ۹۰

د. ۱۰

۵. با توجه به رابطه شاکلی مقدار جریان دیود پیوندی PN برای $V_D = 0.78\,V$ با فرض $\phi_T = 25.9\,mV$ کدام است؟ ($I_s = 10^{-14}$)

الف. $۱/۲mA$ ب. $۱۲۰mA$ ج. $۰/۱۲mA$ د. $۱۲mA$

۶. کدام گزینه جمله زیر را به طور صحیح کامل می‌کند؟

در گیت ..... دیودی ورودی‌های A , B به ..... دو دیود D_A , D_B وصل می‌شود و خروجی از اتصال .....
دیودها به هم که توسط مقاومت R به ..... وصل می‌شود.

الف. OR، کاتد، آند، V_{DC} ب. OR، آند، کاتد، GND(زمین)

ج. AND، کاتد، آند، V_{DC} د. AND، آند، کاتد، GND(زمین)

۷. برای گیت AND دیودی با سطح منتقل شده با مقادیر زیر، V_{OL} کدام است؟

$$R_L = ۲k\Omega \;,\; R_H = ۱k\Omega \;,\; V_D(on) = ۰/۷\,V \;,\; V_{CC} = V_{EE} = ۴V$$

الف. $۳/۳V$ ب. $۴V$ ج. $-۳/۳V$ د. $-۴V$

نام درس: الکترونیک دیجیتال – مبانی الکترونیک دیجیتال **تعداد سؤالات: تستی:** ۲۵ **تشریحی:** ۵

رشته تحصیلی/ کُد درس: سخت افزار (۱۱۱۵۲۰۲)- فناوری اطلاعات (سنتی – تجمیع)(۱۵۱۱۰۰۵) **زمان آزمون (دقیقه): تستی:** ۶۰ **تشریحی:** ۶۰

کُد سری سؤال: یک(۱) **استفاده از:** ماشین حساب ساده **مجاز است.**

۸. کدام رابطه برای $NMOS$ در ناحیه خطی مناسب است؟

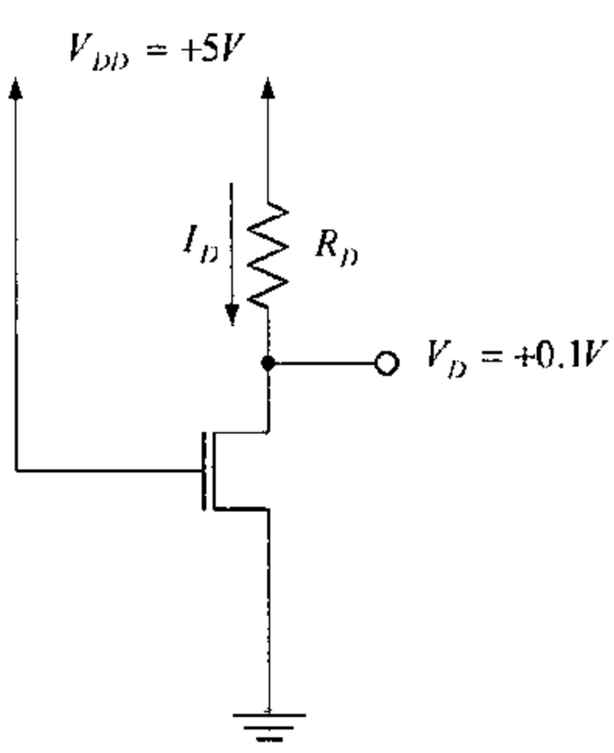
الف. $I_D = K_n[(V_{GS} - V_t)V_{DS} - \frac{V^۲_{DS}}{۲}]$

ب. $I_D = \mu_n[(V_{GS} - V_t)V_{DS} - \frac{V^۲_{DS}}{۲}]$

ج. $I_D = K_n[(V_{DS} - V_t)V_{GS} - \frac{V^۲_{GS}}{۲}]$

د. $I_D = \mu_n[(V_{DS} - V_t)V_{GS} - \frac{V^۲_{GS}}{۲}]$

۹. در شکل زیر، مقاومت درین سورس در نقطه کار کدام است؟



$V_D = ۰/۱V$, $K_n = ۰/۵mA/V^۲$, $V_t = ۱V$, $U_{DD} = +۵V$

الف. ۱۳۵Ω

ب. ۲۳۵Ω

ج. ۳۳۵Ω

د. ۴۳۵Ω

۱۰. کدام گزینه صحیح است؟

الف. به ازای هر یک درجه افزایش دما، V_t حدود $۲mV$ افزایش می‌یابد و اثر کلی ا

ب. به ازای هر یک درجه افزایش دما، V_t حدود $۲mV$ کاهش می‌یابد و اثر کلی افزایش دما، افزایش جریان درین است.

ج. به ازای هر یک درجه افزایش دما، V_t حدود $۲mV$ کاهش می‌یابد و اثر کلی افزایش دما، کاهش جریان درین است.

د. به ازای هر یک درجه افزایش دما، V_t حدود $۲mV$ افزایش می‌یابد و اثر کلی افزایش دما، افزایش جریان درین است.

۱۱. در معکوس کننده $NMOS$ با بار مقاومتی، اگر $R_L = ۱۲K\Omega$, $V_{DD} = ۵V$, $V_{out} = ۰/۵V$ باشد، جریان درین کدام است؟

الف. $۰/۰۳۷۵mA$ ب. $۰/۳۷۵mA$ ج. $۳/۷۵mA$ د. $۳۷/۵mA$

۱۲. در معکوس کنندهٔ $NMOS$ با بار افزایشی، ترانزیستور n_L، ..... است.

الف. در نقطهٔ V_{OH} در ناحیه قطع ب. در نقطهٔ V_{IH} در ناحیه خطی

ج. همواره در ناحیه اشباع د. همواره در ناحیه خطی

۱۳. در مورد گیت دو ورودی NOR، از نوع $CMOS$ اگر دو ورودی A, B به هم متصل شوند، جریان پائین برابر کدام است؟

الف. جریان n_A ب. جریان n_B

ج. مجموع جریان‌های n_A, n_B د. الف و ب

۱۴. مهمترین و اصلی‌ترین عیب ترانزیستور عبور کدام است؟

الف. افت ولتاژ ایجاد می‌کند.

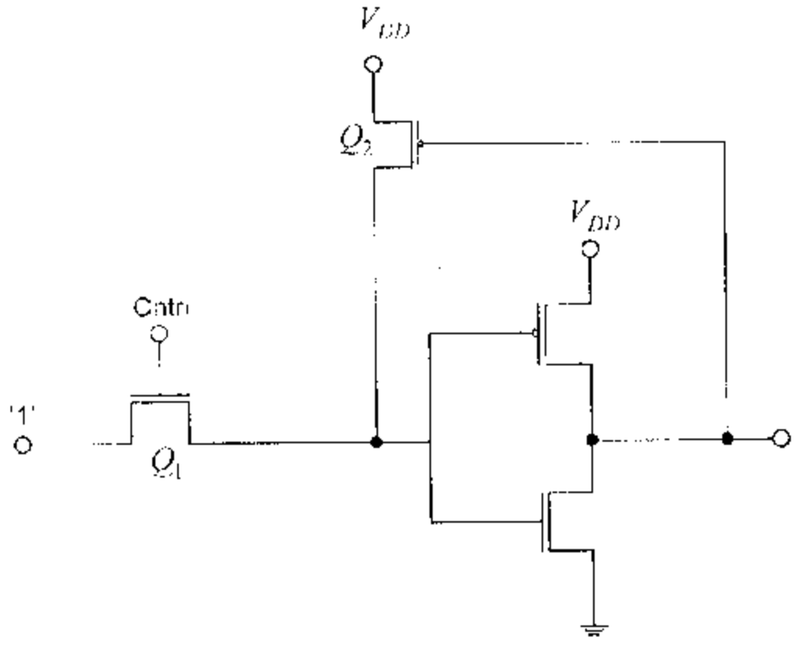
ب. سرعت تبدیل از صفر به یک پائین دارد.

ج. اتلاف توان پائین دارد. (بخاطر افت ولتاژ)

د. بخاطر افت ولتاژ ممکن است هنگام انتقال یک نتواند $PMOS$ های موجود در مسیر را کاملاً خاموش کند.

۱۵. کدام گزینه جمله زیر را که در مورد ترانزیستور عبور است، به طور صحیح کامل می‌کند؟

در شکل زیر، Q_2 ..... می‌باشد و اندازه آن نسبت به Q_1 ..... انتخاب می‌شود تا هنگام انتقال ..... مشکلی ایجاد نشود.



الف. برای جبران افت ولتاژ – کوچک- صفر

ب. برای جبران افت ولتاژ – بزرگ- صفر

ج. برای برقراری مسیر جریان – کوچک- یک

د. برای برقراری مسیر جریان – بزرگ- صفر

۱۶. کدام گزینه، در مورد مشکل clock feed through مدارهای پویا نادرست است؟

الف. سیگنال ساعت به وسیله خازن گیت- سورس و خازن همپوشانی گیت ترانزیستور پیش شارژ به گره خروجی متصل می‌شود.

ب. تاثیر clock feed through باعث افت سطح ولتاژ نسبت به سطح ولتاژ منبع می‌شود.

ج. دیودهای پیوندی در حالت عادی بایاس معکوس دارند.

د. قفل شدگی پدیده‌ای است که در اثر تزریق الکترون ممکن است حاصل شود.

۱۷. ماکزیمم ظرفیت خروجی برای یک گیت RTL با $R_C = ۱\,k$, $R_B = ۱۰\,k$, $V_{CC} = ۵\ V$, $V_{BE(sat)} = ۰/۸\ V$, $V_{IH} = V_{OH}\ (\min) = ۲/۷\ V$ کدام است؟

الف. ۲ ب. ۳ ج. ۱۲ د. ۱۳

۱۸. کدام گزینه جمله زیر را به طور صحیح کامل می‌کند؟

« گیت DTL، حاشیه‌های نویز ..... و ظرفیت خروجی ..... و ..... است.

الف. بسیار بد- بسیار کم- تند
ب. نسبتاً خوب- بسیار کم- تند
ج. بسیار بد- معقول- نسبتاً کند
د. نسبتاً خوب- معقول- نسبتاً کند

۱۹. کدام گزینه جمله زیر را به طور صحیح کامل می‌کند؟

ماکزیمم ظرفیت خروجی گیت TTL مربوط به حالت ..... خروجی است و در حالت ..... طبقه تحریک شونده جریانی از مسیر خروجی گیت مورد نظر نمی‌کشد.

الف. بالا- بالا
ب. بالا- پائین
ج. پائین- پائین
د. پائین- بالا

۲۰. کدام گزینه صحیح است؟

الف. $CMOS$ استاندارد توان پائین‌تر از $HCMOS$ دارد.
ب. $CMOS$ استاندارد تاخیرانتشار پائین‌تر از $HCMOS$ دارد.
ج. $CMOS$ استاندارد تاخیرانتشار پائین‌تر از $STTL$ دارد.
د. هیچکدام

۲۱. کدام گزینه جمله زیر را به طور صحیح کامل می‌کند.

منطق ..... تاخیر انتشاری بسیار کمی داشته و سطوح منطقی معمول آن منفی است.

الف. $CMOS$
ب. $STTL$
ج. $FAST-STTL$
د. ECL

۲۲. در تبدیل سطح ولتاژ از $STTL$ به ECL، ورودی ..... است که از دیود و مقاومت تشکیل شده و خروجی یک مدار ECL پایه است که ..... می‌باشد.

الف. شیفت دهنده سطح ولتاژ- وارون نشده
ب. وارون نشده- مبدل سطح ولتاژ
ج. شیفت دهنده سطح ولتاژ- وارون شده
د. وارون شده- مبدل سطح ولتاژ

۲۳. کدام‌یک در مورد $Bi\,CMOS$ صادق است؟

الف. مصرف توان بیشتر از دو قطبی‌ها
ب. بهبود سرعت نسبت به $CMOS$ها
ج. جریان‌دهی پایین‌تر نسبت به $CMOS$ها
د. هیچ‌کدام

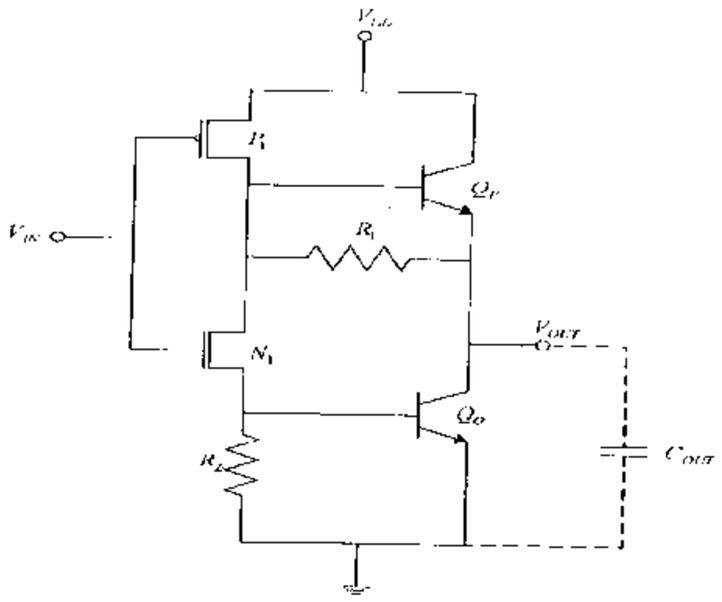
کارشناسی

دانشگاه پیام نور
مرکز آزمون

نام درس: الکترونیک دیجیتال – مبانی الکترونیک دیجیتال
تعداد سؤالات: تستی: ۲۵ **تشریحی:** ۵

رشته تحصیلی/ کُد درس: سخت افزار (۱۱۱۵۲۰۲)- فناوری اطلاعات (سنتی – تجمیع)(۱۵۱۱۰۰۵)
زمان آزمون (دقیقه): تستی: ۶۰ **تشریحی:** ۶۰

کُد سری سؤال: یک(۱) **استفاده از:** ماشین حساب ساده **مجاز است.**



۲۴. کدام گزینه بیانگر عملکرد مدار روبرو است؟

الف. مبدل ولتاژ $Bi\,CMOS$ به ECL

ب. معکوس کننده پایه $Bi\,CMOS$

ج. مبدل ولتاژ ECL به $Bi\,CMOS$

د. گیت پایه معکوس نشدهٔ $Bi\,CMOS$

۲۵. ترانزیستور نوع ..... در حالت عادی روشن است و این امر به علت کاشت ناخالصی نوع n در زیر لایه نیمه عایق $GaAs$ است.

الف. $DMESFET$ ب. $EJFET$ ج. $EMESFET$ د. هیچ‌کدام

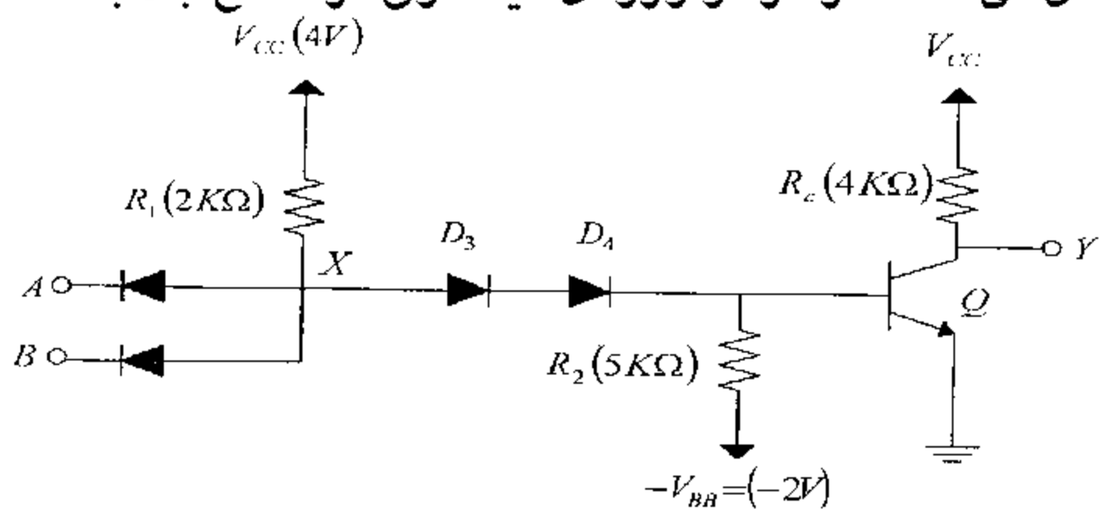
سوالات تشریحی

* به چهار سوال از پنج سوال زیر پاسخ دهید.
* بارم هر سوال ۱/۵ نمره می‌باشد.
* در صورتی که به بیش از ۴ سوال پاسخ داده شود ۴ سوال اول ارزیابی می‌شود.

۱. یک گیت OR با منطق دیود مقاومت با سطح انتقال یافته به همراه مشخصه انتقال آن رسم نمایید.

۲. فقط با استفاده از $NMOS$ و مقاومت، رابطهٔ $F=\overline{(AB+(\overline{C+D})+E)}$ را پیاده‌سازی نمایید. (منطق $NMOS$ با بار مقاومتی)

۳. شکل زیر یک گیت $NAND$ دو ورودی نوع DTL را نشان می‌دهد. اگر هر دو ورودی گیت فوق در سطح بالا باشند، β , I_C , I_B را بدست آورید.



۴. یک مدار مبدل ECL به TTL رسم نمائید. (نیازی به درج مقادیر مقاومت‌ها نیست.)

۵. چهار مورد از ویژگی‌ها و مشخصه‌های قابل ملاحظه در تکنولوژی گالیوم- آرسنایدرا نام ببرید.

شماره سوال	پاسخ صحیح	وضعیت کلید	
1	الف		عادي
2	الف		عادي
3	د		عادي
4	د		عادي
5	ب		عادي
6	ج		عادي
7	د		عادي
8	الف		عادي
9	ب		عادي
10	ج		عادي
11	ب		عادي
12	ج		عادي
13	ج		عادي
14	د		عادي
15	الف		عادي
16	ب		عادي
17	ج		عادي
18	د		عادي
19	د		عادي
20	الف		عادي
21	د		عادي
22	الف		عادي
23	ب		عادي
24	ب		عادي
25	الف		عادي

مرکز آزمون

کلید سئوالات تشریحی (محرمانه)

دانشگاه پیام نور

نام درس: الکترونیک دیجیتال مبانی الکترونیک دیجیتال

صفحه: ۱ از ۱

کد درس: ۱۱۱۵۲۰۲ - ۱۵۱۱۰۰۵

رشته تحصیلی - گرایش: سخت افزار سخت افزار و محاسبات (نتی تجمع)

مقطع: کارشناسی سال تحصیلی: ۹۰ نیمسال: اول ○ دوم ○ ترم تابستان ☑ تاریخ آزمون: ۹۰/۹/۱۳ بارم: نمره

بارم هر سوال ۱۵ نمره

۱- فصل ۲ صفحه ۴۱

۲- فصل ۴ صفحه ۸۵

۳- فصل ۶ صفحه ۲۱۸

۴- فصل ۷ صفحه ۲۷۴

۵- فصل ۸ صفحه ۳۰۵-۳۰۴

89-90-2

کارشناسی (سنتی - تجمیع)

نام درس: الکترونیک دیجیتال- مبانی الکترونیک دیجیتال **تعداد سؤالات: تستی:** ۲۵ **تشریحی:** ۴

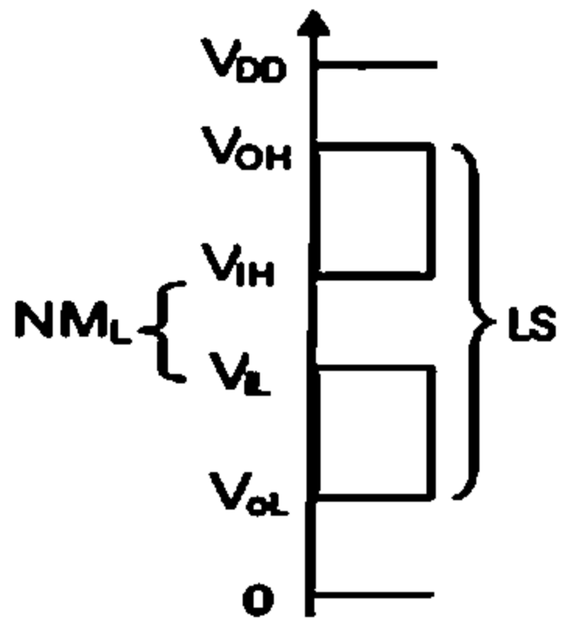
رشته تحصیلی/ کُد درس: سخت افزار ۱۱۱۵۲۰۲ – فناوری اطلاعات – فناوری اطلاعات(تجیمع)۱۵۱۱۰۰۵ **زمان آزمون (دقیقه): تستی:** ۶۰ **تشریحی:** ۶۰

کُد سری سؤال: یک (۱) **استفاده از:** ماشین حساب **مجاز است.**

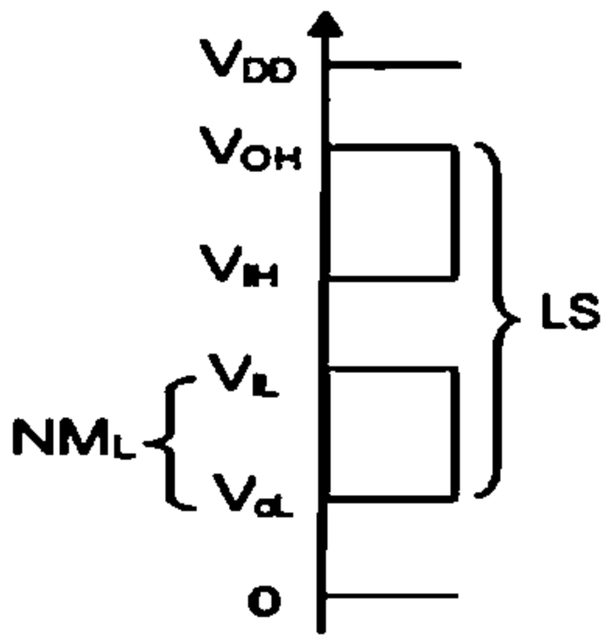
تنها با یاد اوست که دل‌ها آرام می‌گیرد.

۱ .در کدام نمودار باند منطقی، حاشیه امنیت نویز پایین و نوسان منطقی (Logic Swing) بدرستی نمایش داده شده است؟

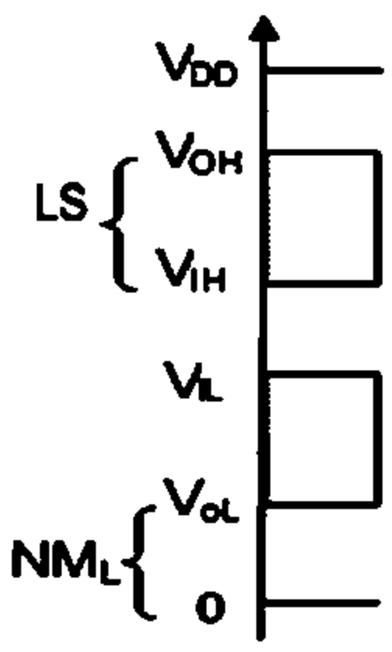
الف.



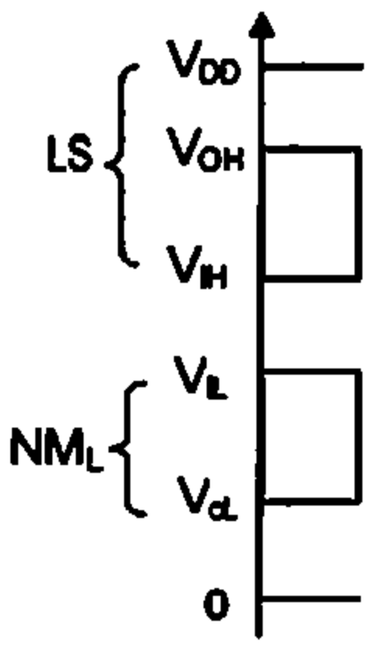
ب.



ج.



د.



۲. اگر در یک گیت، حداکثر ولتاژ خروجی بالا ۱ ولت باشد و این گیت ، گیت مشابهی را تحریک کند. بطوریکه حداقل ولتاژ ورودی بالا برای گیت تحریک شونده ۰/۷۵ ولت باشد.دامنه نویز سوار شده بر سیگنال خروجی گیت تحریک کننده چقدر می‌تواند باشد ؟

الف. کمتر از ۰/۲۵ ب. بیشتر از ۰/۲۵ ج. کمتر از ۰/۷۵ د. بیشتر از ۰/۷۵

۳ . اگر دو معکوس کننده اولی با فرکانس ۱ مگا هرتز و دومی با فرکانس ۲ مگا هرتز قطع و وصل شوند. هر دو با منبع تغذیه ۱۰ ولتی کار می‌کنند و بار ۵۰ پیکوفارادی را تحریک می‌کنند. نسبت تلف توان پویای اولی نسبت به دومی چقدر است؟

الف. ۱/۲ ب. ۲ ج. ۴ د. ۱/۴

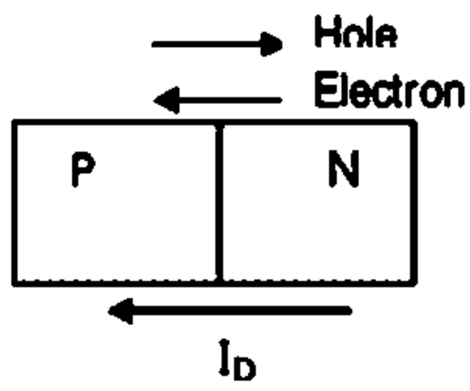
نام درس: الکترونیک دیجیتال- مبانی الکترونیک دیجیتال **تعداد سؤالات: تستی:** ۲۵ **تشریحی:** ۴

رشته تحصیلی/ کُد درس: سخت افزار ۱۱۱۵۲۰۲ – فناوری اطلاعات – فناوری اطلاعات(تجیمع)۱۵۱۱۰۰۵ **زمان آزمون (دقیقه): تستی:** ۶۰ **تشریحی:** ۶۰

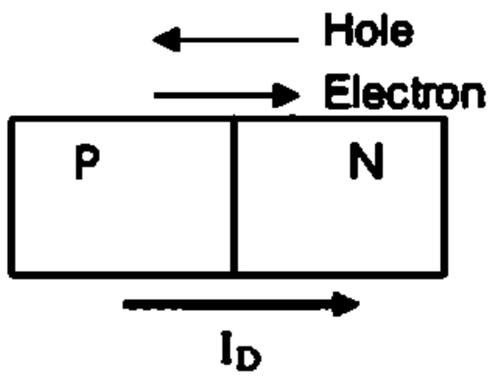
کُد سری سؤال: یک (۱) **استفاده از:** ماشین حساب **مجاز است.**

۴ . در کدام ساختار زیر جهت جریان‌های پخشی و جریان مستقیم (I_D) در دیود درست نمایش داده شده است؟

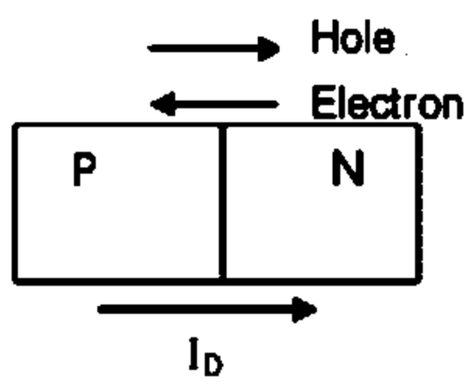
الف.



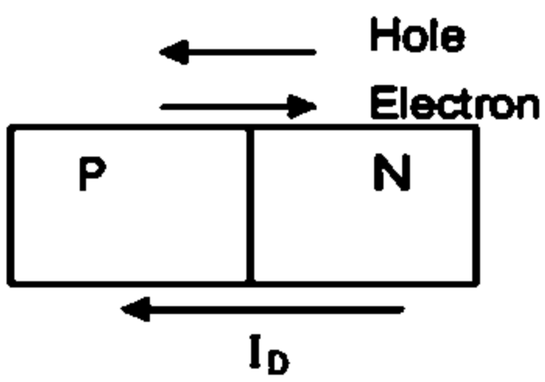
ب.



ج.



د.



۵. کدام گزینه صحیح است؟

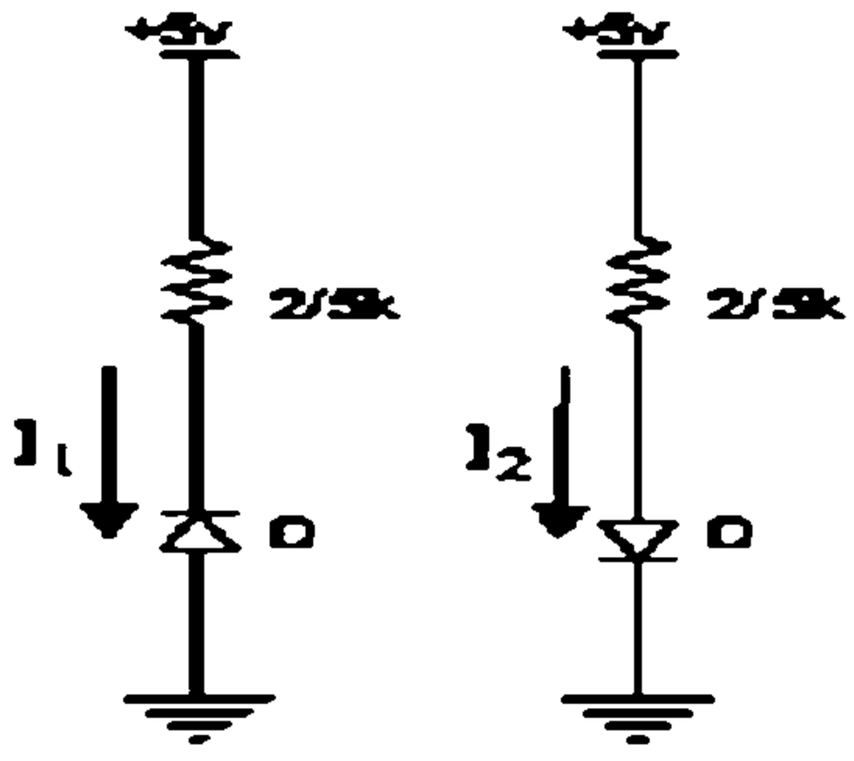
الف. جریان I_S در بایاس مستقیم دیود،از آن جریان می‌یابد.

ب. رابطه شاکلی دیود مستقل از دما است.

ج. وظیفه دیودهای محدود کننده کاهش ولتاژهای گذرا می‌باشد.

د . همه فلزات همراه با سیلیکون نوع N، تشکیل دیود شاتکی می‌دهند.

۶. با فرض ایده آل بودن دیودها، جریان در مدار اول و دوم چقدر است؟



الف. $I_1 = 2mA, I_2 = 2mA$

ب. $I_1 = 0mA, I_2 = 0mA$

ج. $I_1 = 2mA, I_2 = 0mA$

د. $I_1 = 0mA, I_2 = 2mA$

نام درس: الکترونیک دیجیتال- مبانی الکترونیک دیجیتال **تعداد سؤالات: تستی:** ۲۵ **تشریحی:** ۴

رشته تحصیلی/ کُد درس: سخت افزار ۱۱۱۵۲۰۲ – فناوری اطلاعات – فناوری اطلاعات(تجیمع)۱۵۱۱۰۰۵ **زمان آزمون (دقیقه): تستی:** ۶۰ **تشریحی:** ۶۰

کُد سری سؤال: یک (۱) **استفاده از:** ماشین حساب **مجاز است.**

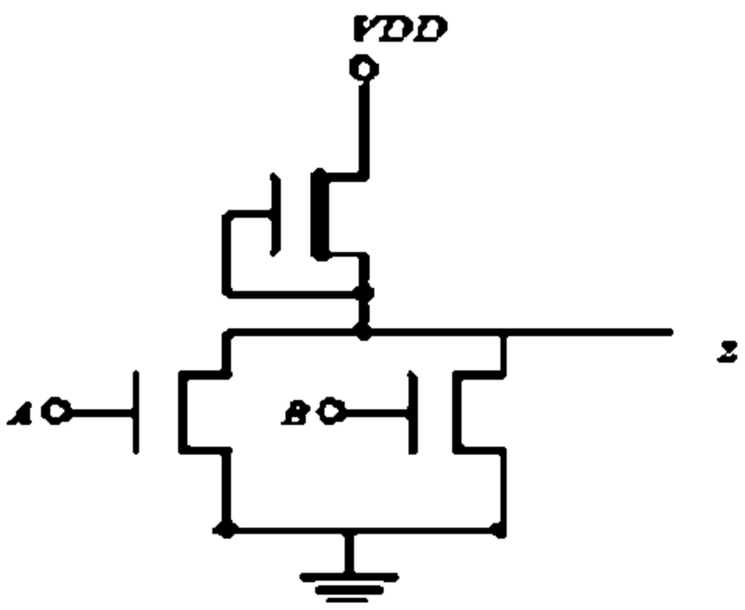
۷ . برای یک ترانزیستور NMOS داریم : $V_{GS}=3/3v, V_t=0/7v, V_{DS}=3v$ ، مشخص کنید که ترانزیستور در کدام ناحیه است؟

الف. مقدار V_{GD} لازم است. ب. در ناحیه خطی ج. در ناحیه قطع د. در ناحیه اشباع

۸ . در ناحیه خطی ، مقدار مقاومت کانال (r_{ds}) با کدام عامل قابل کنترل است؟

الف. K_n ب. V_{DS} ج. V_{GD} د . V_{GS}

۹ . کدام گزینه درباره ولتاژ آستانه (V_t) در ترانزیستور اثر میدانی غلط است؟



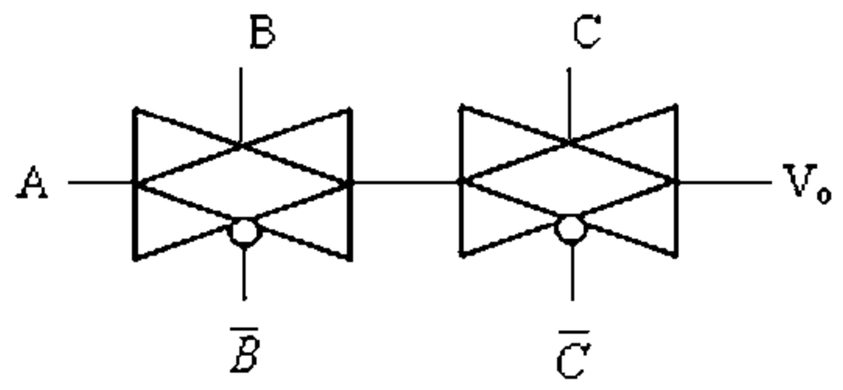
الف .در PMOS تخلیه‌ای ولتاژ آستانه منفی است.

ب . در NMOS تخلیه‌ای ، مقدار V_{GS} ی است که به ازای آن کانال کاملا از حامل‌های بار تخلیه می‌شود.

ج. در PMOS افزایشی ولتاژ آستانه منفی است.

د. در NMOS افزایشی، مقدار V_{GS} ی است که به ازای آن کانال هدایت کننده تشکیل می‌شود.

۱۰. شکل زیر چه تابعی را پیاده سازی می‌کند؟



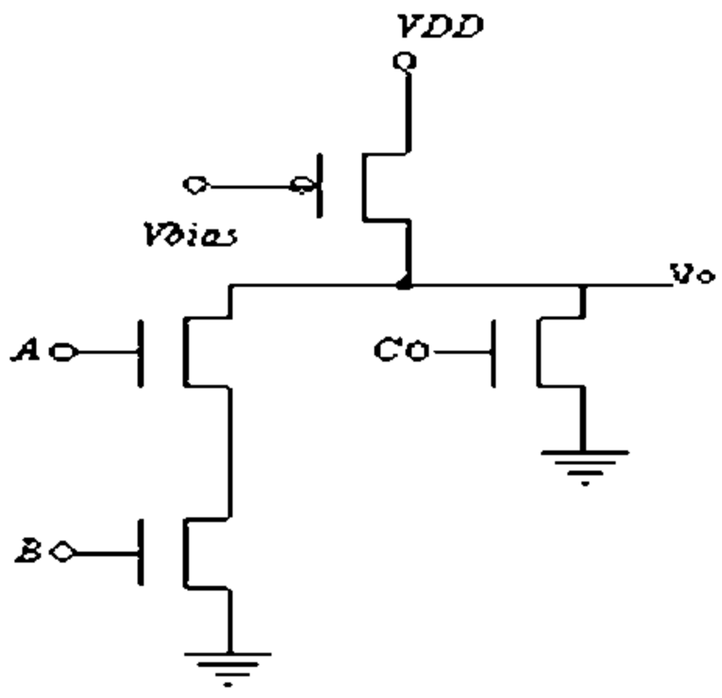
الف. $\overline{A+B}$

ب. $A+B$

ج. $A.B$

د. $\overline{A.B}$

۱۱ . تابع خروجی V_o مدار شکل زیر کدام است؟



الف. $\overline{A.B.C}$

ب. $A.B.C$

ج. $\overline{A+B+C}$

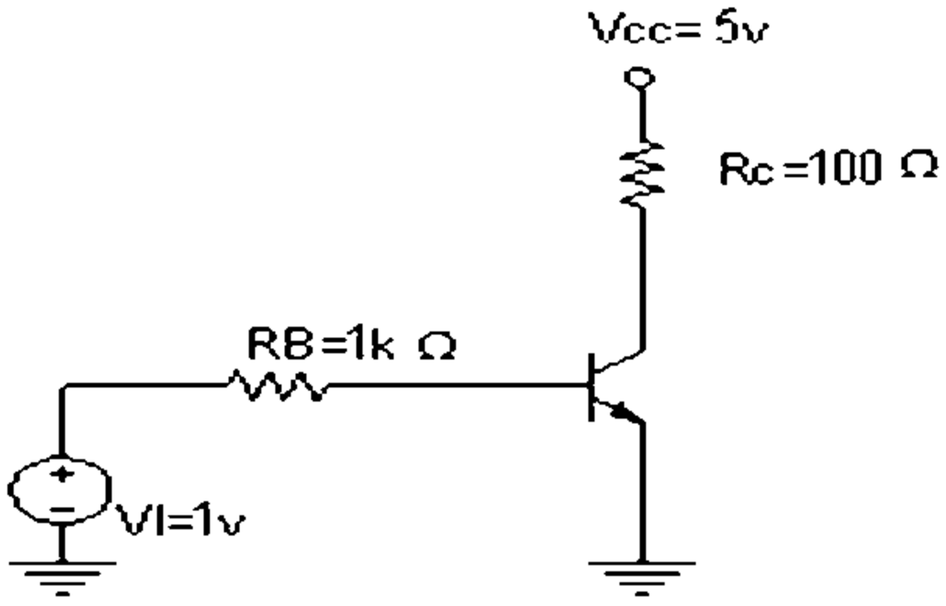
د. $A+B+C$

نام درس: الکترونیک دیجیتال- مبانی الکترونیک دیجیتال **تعداد سؤالات: تستی:** ۲۵ **تشریحی:** ۴

رشته تحصیلی/ کُد درس: سخت افزار ۱۱۱۵۲۰۲ – فناوری اطلاعات – فناوری اطلاعات(تجیمع)۱۵۱۱۰۰۵ **زمان آزمون (دقیقه): تستی:** ۶۰ **تشریحی:** ۶۰

کُد سری سؤال: یک (۱) **استفاده از:** ماشین حساب **مجاز است.**

۱۲. تابع خروجی V_o مدار شکل زیر کدام است؟



الف. $\overline{A+B+C}$ ب. $A.B+C$

ج. $\overline{A.B+C}$ د. $\overline{A.B.C}$

۱۳ . کدام گزینه غلط است؟

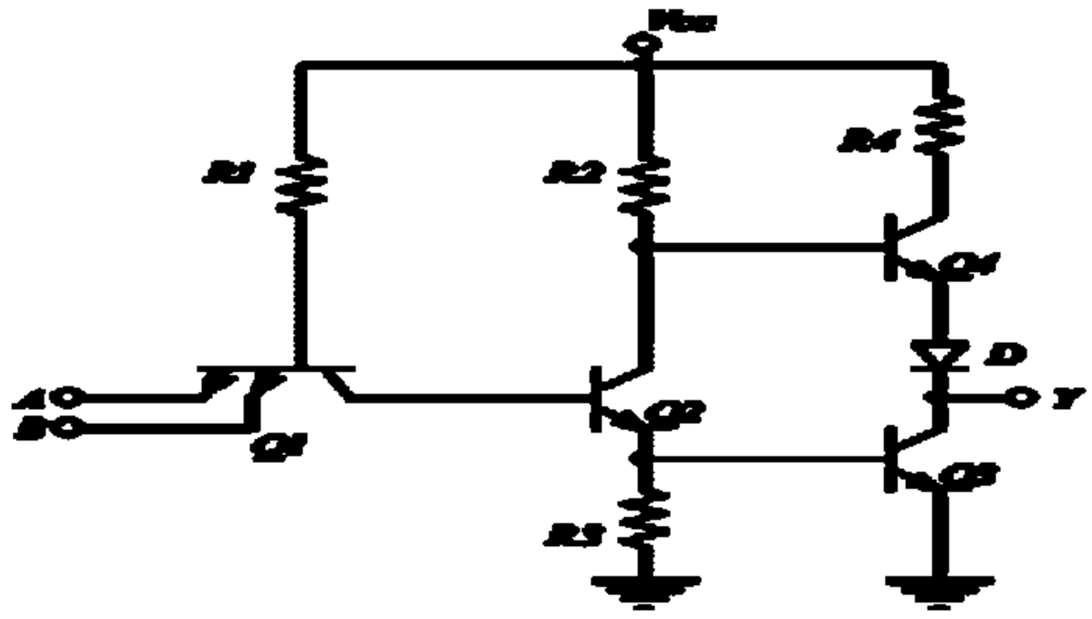
الف. در منطق پویا برای اتصال زنجیروار چند گیت به هم از منطق دامینو استفاده می‌شود.

ب. مشکل نشت بار و اشتراک بار در مدارها پویا به کمک مدار شبه- ایستا قابل حل است.

ج. مقاومت مدارهای پویا نسبت به نویز زیاد است.

د . منطق پویا مبتنی بر دو فاز پیش شارژ و ارزیابی است.

۱۴ . جریان کلکتور در مدار شکل روبرو چقدر است؟(V_{BE}=۰/۷v، $V_{CE}(sat)$=۰/۲v ، V_F=۱۰۰)



الف. ۴۹ mA ب. ۴/۹mA

ج. ۳۰mA د . صفر

۱۵ .کدام گزینه غلط است؟

الف. در ناحیه فعال، جریان کلکتور مستقل از ولتاژ بیس- امیتر است.

ب. جریان کلکتور و امیتر بسیار نزدیک هستند.

ج. ساختمان فیزیکی ترانزیستور دوقطبی نامتقارن است.

د. براساس نوع بایاس پیوندهای pn ترانزیستور دوقطبی در چهار ناحیه کار می‌کند.

۱۶ . کدام گزینه در مورد مدار (سوال ۱۴) غلط است؟

الف. دیود D اجازه نمی‌دهد ترانزیستور Q۳ و Q۴ همزمان روشن شوند.

ب . طبقه محرک Q۲، دو سیگنال همفاز برای طبقه توتم پل تولید کند.

ج . ترانزیستوری دو امیتری Q۱، عمل AND ورودی‌های A و B انجام می‌دهد.

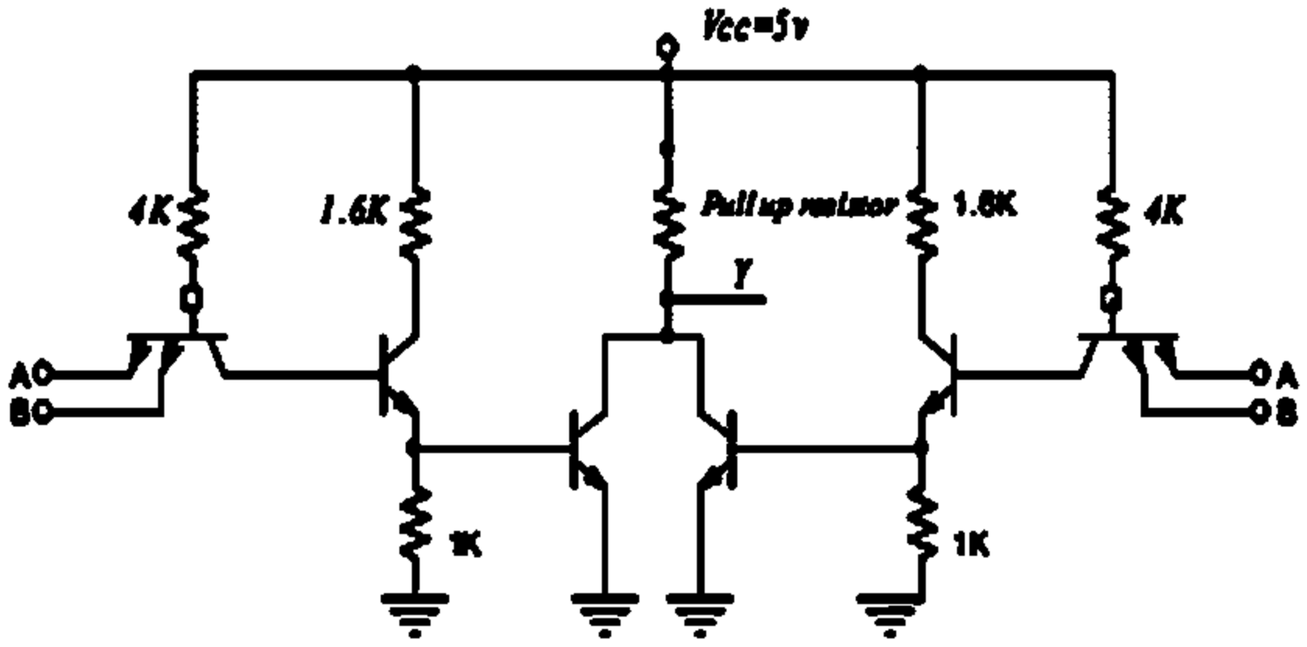
د. مقاومت R۴ در حالت اتصال کوتاه ناگهانی خروجی ، جریان کشیده شده از منبع تغذیه را محدود می‌کند.

نام درس: الکترونیک دیجیتال- مبانی الکترونیک دیجیتال **تعداد سؤالات: تستی:** ۲۵ **تشریحی:** ۴

رشته تحصیلی/ کُد درس: سخت افزار ۱۱۱۵۲۰۲ – فناوری اطلاعات – فناوری اطلاعات(تجیمع)۱۵۱۱۰۰۵ **زمان آزمون (دقیقه): تستی:** ۶۰ **تشریحی:** ۶۰

کُد سری سؤال: یک (۱) **استفاده از:** ماشین حساب **مجاز است.**

۱۷. خروجی Y مدار کلکتور باز زیر کدام تابع را پیاده سازی می‌کند؟



الف. $Y = AB + CD$

ب. $Y = \overline{AB + CD}$

ج. $Y = AB \cdot CD$

د. $Y = \overline{(A + B).(C + D)}$

۱۸ . کدام گزینه صحیح است؟

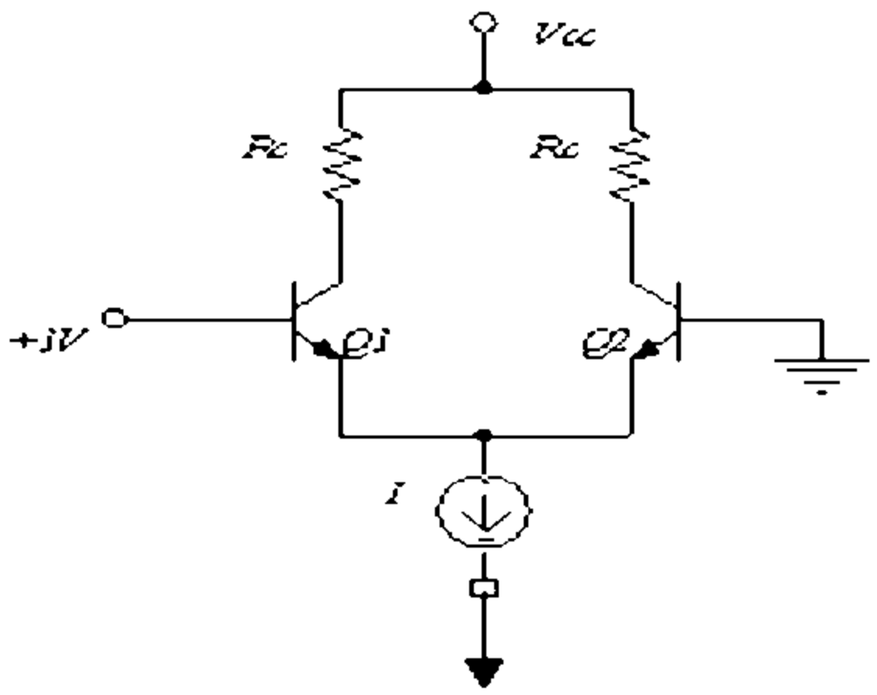
الف . زوج تفاضلی به سیگنالهای ورودی وجه مشترک و وجه تفاضلی پاسخ می‌دهد.

ب. خروجی‌های توتم پل گیت TTLرا می‌توان به هم وصل کرد.

ج. ترانزیستور شاتکی هرگز اشباع نمی‌شود.

د . با اتصال خروجی گیت های ECLتابع ANDسیمی بدست می‌آید.

۱۹ . با توجه به مدار زیر کدام گزینه صحیح است؟



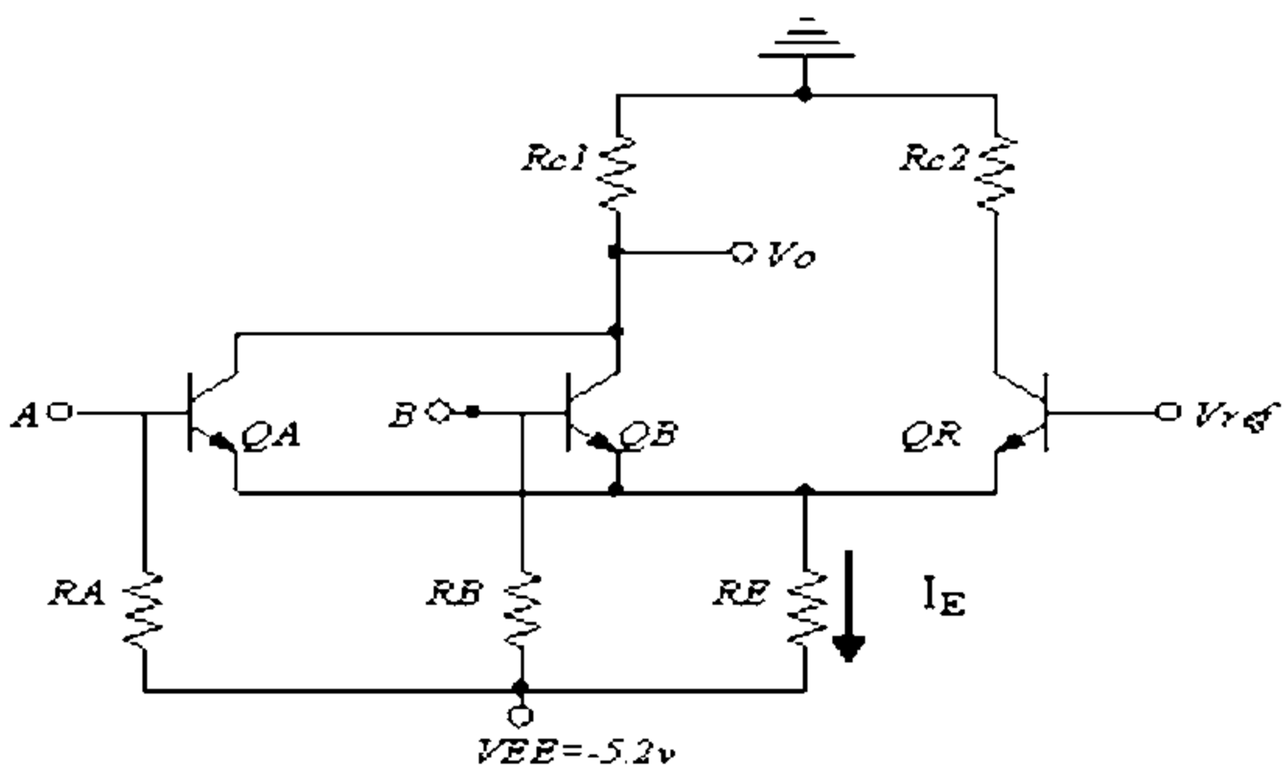
الف.Q۲ وصل و تمام جریان Iرا می‌کشد.

ب. Q۱ اشباع و تمام جریان Iرا می‌کشد.

ج. Q۱ قطع است.

د. ولتاژ کلکتور Q۲برابر با Vccاست

۲۰. در مدار زیر خروجی Voکدام تابع منطقی را می‌دهد؟



الف. XNOR

ب. OR

ج. XOR

د. NOR

نام درس: الکترونیک دیجیتال- مبانی الکترونیک دیجیتال **تعداد سؤالات: تستی:** ۲۵ **تشریحی:** ۴

رشته تحصیلی/ کُد درس: سخت افزار ۱۱۱۵۲۰۲ – فناوری اطلاعات – فناوری اطلاعات(تجیمع)۱۵۱۱۰۰۵ **زمان آزمون (دقیقه): تستی:** ۶۰ **تشریحی:** ۶۰

کُد سری سؤال: یک (۱) **استفاده از:** ماشین حساب **مجاز است.**

۲۱ . در مدار سوال فوق اگر ولتاژهای A و B در تراز منطق صفر باشند جریان I_E از کدام ترانزیستور می‌گذرد؟

الف. QB ب. QR ج. QA د. QA و QB

۲۲ . اگر خروجی گیت CMOS به ورودی گیت STTL وصل شود، کدام گزینه صحیح است؟

الف. مدار مبدل فقط برای زمانی نیاز است که خروجی CMOS در سطح پایین قرار می‌گیرد.

ب . مدار مبدل فقط برای زمانی نیاز است که خروجی CMOS در سطح بالا قرار می‌گیرد.

ج . مدار مبدل برای هر دو حالت خروجی بالا و پایین CMOS نیاز است.

د. برای اتصال گیت CMOS به گیت STTL مدار مبدل نیاز نیست.

۲۳ . در مقایسه بین خانواده های منطقی بیشترین سرعت و کمترین مصرف توان به ترتیب مربوط به کدام خانواده است؟

الف. GaAS و CMOS ب. MECL و CMOS

ج. GaAS و MECL د. GaAS و STTL

۲۴ . کدام مورد از مزایای تکنولوژی MOSFET نمی‌باشد؟

الف . حاشیه امنیت نویز متقارن ب . توان مصرفی پایین

ج . سرعت بالا د . امپدانس ورودی و خروجی بالا

۲۵ . کدام گزینه غلط است؟

الف. قطعات گالیم- آرسناید در مقابل تغییرات دمای بالا بسیار مقاوم هستند

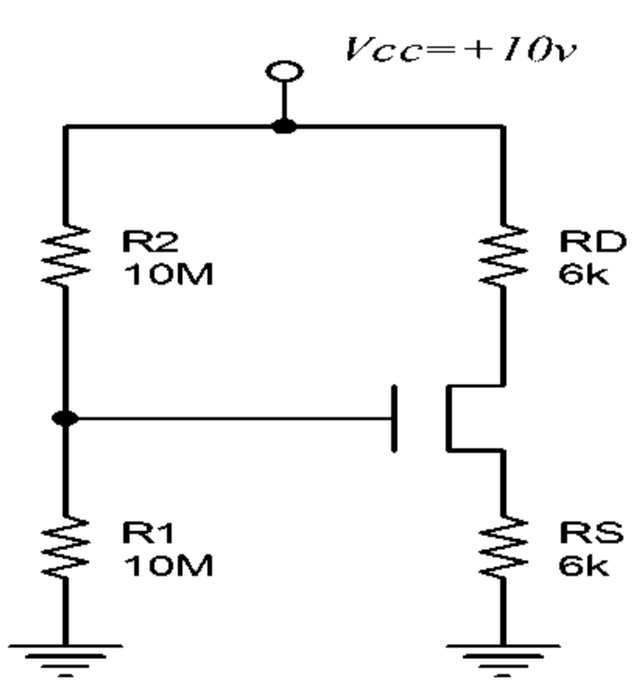
ب . قابلیت تحرک الکترون در گالیم – آرسناید بسیار بیشتر از سیلیکون است.

ج. توان مصرفی در گالیم – آرسناید بسیار بیشتر از سیلیکون است.

د . از گالیم – آرسناید دیود نورانی بسیار خوبی می‌توان ساخت.

سوالات تشریحی

۱. ترانزیستور زیر در چه ناحیه‌ای کار می‌کند؟ فرض کنید $V_t = 1v$ و $K_n = 0.5\,mA/V^2$ باشد و از اثر مدوله سازی طول کانال صرف نظر کنید($\lambda = 0$).(۱/۵ نمره)



نام درس: الکترونیک دیجیتال- مبانی الکترونیک دیجیتال **تعداد سؤالات: تستی:** ۲۵ **تشریحی:** ۴

رشته تحصیلی/ کُد درس: سخت افزار ۱۱۱۵۲۰۲ – فناوری اطلاعات – فناوری اطلاعات(تجیمع)۱۵۱۱۰۰۵ **زمان آزمون (دقیقه): تستی:** ۶۰ **تشریحی:** ۶۰

کُد سری سؤال: یک (۱) **استفاده از:** ماشین حساب **مجاز است.**

۲. در مدار معکوس کننده CMOSشکل زیر، نقطه میانی (V_m) و توان مصرفی ایستا را بدست آورید.(۱/۵ نمره)

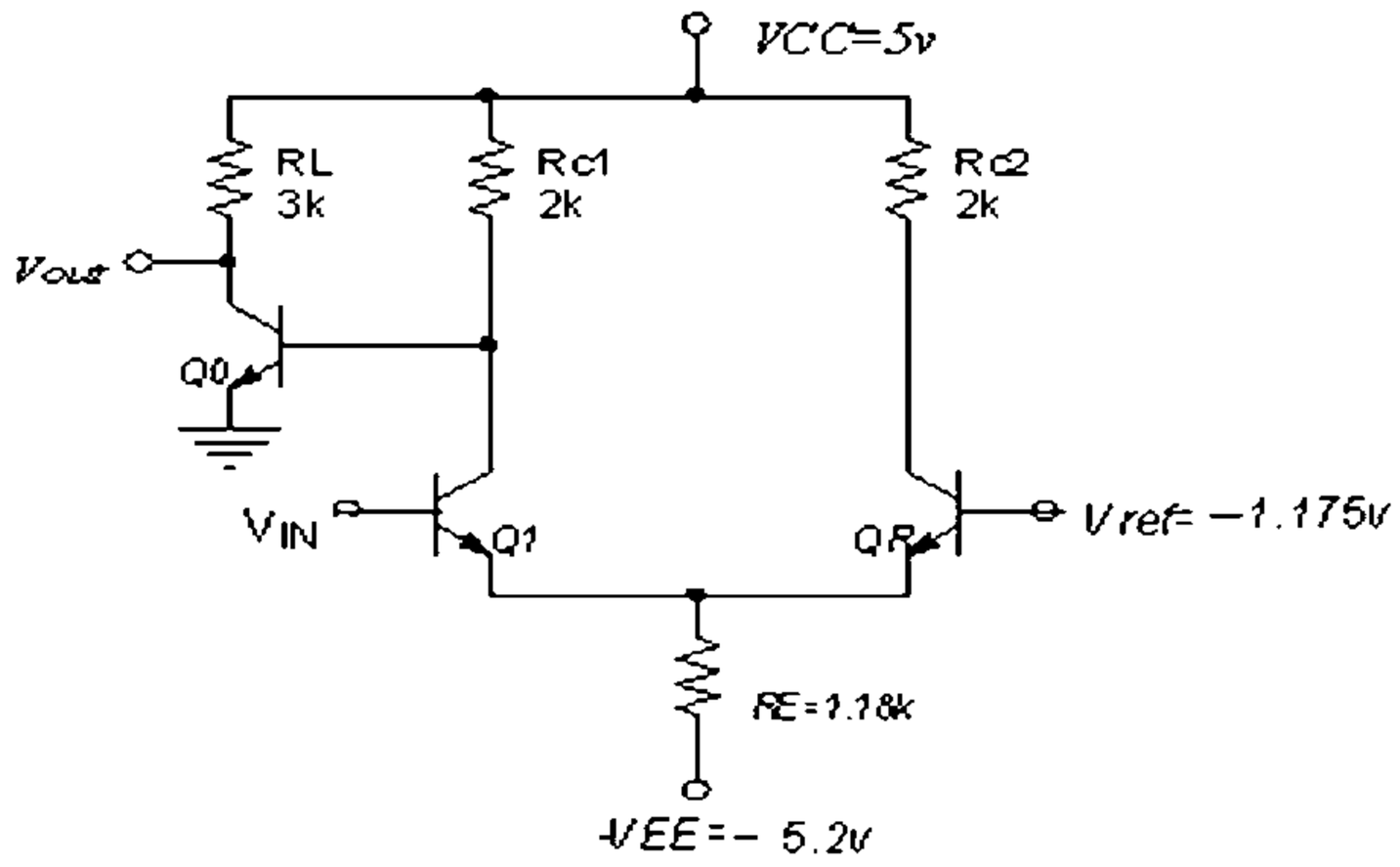
$$V_{t\ QN} = 1v, V_{t\ QP} = -1v, K_n^{'} = 20\,{}^{\mu A}/_{V^2}, K_p^{'} = 8\,{}^{\mu A}/_{V^2}$$

$$\frac{W_p}{L_p} = \frac{25\mu m}{10\mu m}, \frac{W_n}{L_n} = \frac{10\mu m}{10\mu m},$$

۳. توان مصرفی را در یک گیت NOT RTL با اتصال خروجی به ۲ طبقه مشابه چقدر است؟(۱/۵ نمره)

$$V_{cc} = 5v, R_B = 10k, R_c = 1k, \beta_F = 25$$
$$V_{BE}(sat) = 0.8v, V_{CE}(sat) = 0.2v$$

۴. مدار زیر یک مبدل ECLبه STTLمی‌باشد. برای زمانی که ورودی Q1در سطح پایین قرار دارد(V_{IN}=-۱.۵۸V) جریان بیس ترانزیستور Q_0 را بدست آورید. (۱/۵ نمره)



1115202 - 89-90-2

شماره سوال	پاسخ صحیح	وضعیت کلید
1	ب	عادی
2	الف	عادی
3	الف	عادی
4	ج	عادی
5	ج	عادی
6	د	عادی
7	د	عادی
8	د	عادی
9	الف	عادی
10	الف	عادی
11	ب	حذف با نایز مثبت
12	ج	حذف با نایز مثبت
13	ج	عادی
14	ج	حذف با نایز مثبت
15	الف	عادی
16	ب	عادی
17	ب	عادی
18	ج	عادی
19	د	عادی
20	د	عادی
21	ب	عادی
22	الف	عادی
23	الف	عادی
24	ج	عادی
25	ج	عادی

89-90-1

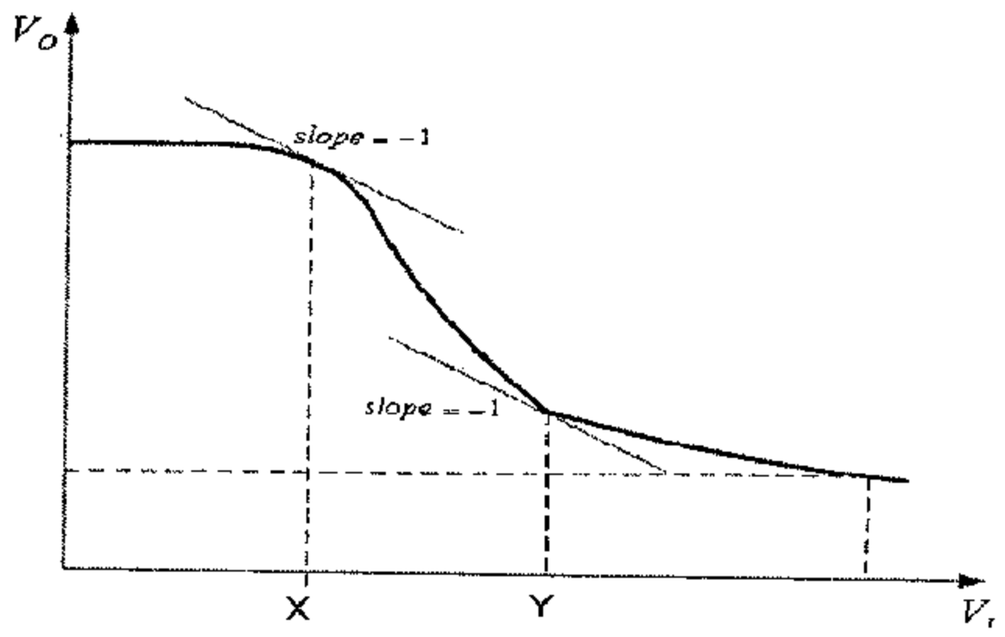
نام درس: الکترونیک دیجیتال – مبانی الکترونیک دیجیتال **تعداد سؤالات: تستی:** ۲۰ **تشریحی:** ۴

رشته تحصیلی/ کُد درس: مهندسی سخت افزار (تجمیع) ۱۱۱۵۲۰۲- فناوری اطلاعات (سنتی-تجمیع ۱۵۱۱۰۰۵) **زمان آزمون (دقیقه): تستی:** ۵۰ **تشریحی:** ۶۰
فناوری اطلاعات (تجمیع)- ۱۵۱۱۰۰۵

کُد سری سؤال: یک (۱) **استفاده از:** ماشین حساب **مجاز است.**

امام خمینی(ره): این محرم و صفر است که اسلام را زنده نگه داشته است.

۱. شکل زیر مشخصه انتقالی معکوس کننده است. مقادیر X , Y به ترتیب کدام هستند؟



الف. V_{OH} , V_{OL}
ب. V_{IH} , V_{IL}
ج. V_{OH} , V_{IL}
د. V_{IL} , V_{OL}

۲. این تعریف با کدام گزینه منطبق است: « ماکزیمم ولتاژ در ورودی است که گیت آنرا به صورت منطق صفر در نظر می‌گیرد»

الف. V_{OH} ب. V_{IH} ج. V_{OL} د. V_{IL}

۳. کدام گزینه درباره توان استاتیک صحیح است؟

الف. توان مصرفی هنگامی که مدار تغییر حالت نمی‌دهد.

ب. توان مصرفی هنگامی که مدار تغییر حالت می‌دهد.

ج. توان مصرفی هنگامی که خروجی در حالت High قرار دارد.

د. توان مصرفی هنگامی که خروجی در حالت Low قرار دارد.

۴. مقادیر جریانهای یک گیت به شرح زیر است. ظرفیت خروجی آن کدام گزینه است؟

$I_{out}(low) = 36\,mA$
$I_{out}(High) = 57\ mA$
$I_{IN}(low) = 2.1\ mA$
$I_{IN}(High) = 0.09\ mA$

الف. 570 ب. 1 ج. 17 د. 23

۵. کدام گزینه با این تعریف منطبق است:« زمان بین نقاط ۵۰٪ شکل موج‌های ورودی و خروجی در لبه پایین رونده (از بالا به پایین)گویند»

الف. t_{PLH} ب. t_{PHL} ج. V_m د. t_r

۶. در کدام خانواده‌ها ترانزیستور دو قطبی استفاده شده است؟

الف. NMOS , PMOS ب. NMOS , ECL
ج. ECL , TTL د. PMOS , CMOS

نام درس: الکترونیک دیجیتال – مبانی الکترونیک دیجیتال **تعداد سؤالات: تستی:** ۲۰ **تشریحی:** ۴

رشته تحصیلی/ کُد درس: مهندسی سخت افزار (تجمیع) ۱۱۱۵۲۰۲- فناوری اطلاعات (سنتی-تجمیع ۱۵۱۱۰۰۵) **زمان آزمون (دقیقه): تستی:** ۵۰ **تشریحی:** ۶۰
فناوری اطلاعات (تجمیع)- ۱۵۱۱۰۰۵

کُد سری سؤال: یک (۱) **استفاده از:** ماشین حساب **مجاز است.**

۷. کدام گزینه در مورد ترانزیستورهای MOSFET صحیح نمی‌باشد؟

الف. جریان عبوری از گیت، جریان درین سورس را کنترل می‌کند.

ب. ساختار آن متقارن است.

ج. جریان توسط کانال منتقل می‌شود.

د. میزان جریان کانال قابل کنترل با ولتاژ است.

۸. کدام گزینه صحیح نمی‌باشد؟

الف. در MOSFET افزایشی کانال P، V_t مقداری مثبت است.

ب. در MOSFET افزایشی نوع N کانال توسط الکترونها ساخته می‌شود.

ج. در CMOS از هر دو نوع ترانزیستور MOS نوع N و نوع P استفاده می‌شود.

د. ترانزیستورهای NMOS را می‌توان در ابعاد کوچکتری نسبت به PMOS ساخت.

۹. کدام گزینه صحیح نمی‌باشد؟

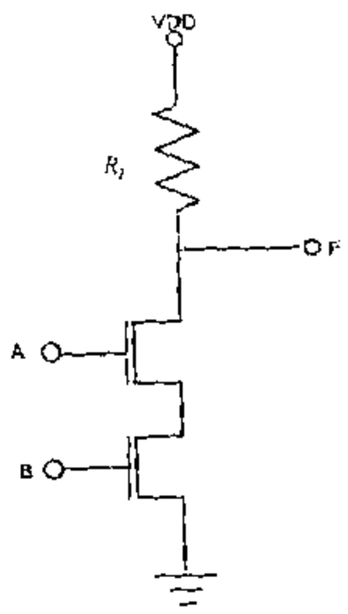
الف. با افزایش دما، V_t افزایش می‌یابد.

ب. با افزایش دما K کاهش می‌یابد.

ج. با افزایش دما، جریان درین کاهش می‌یابد.

د. اثر تغییرات دمایی K بر V_t غالب است.

۱۰. گیت زیر کدام گزینه است؟



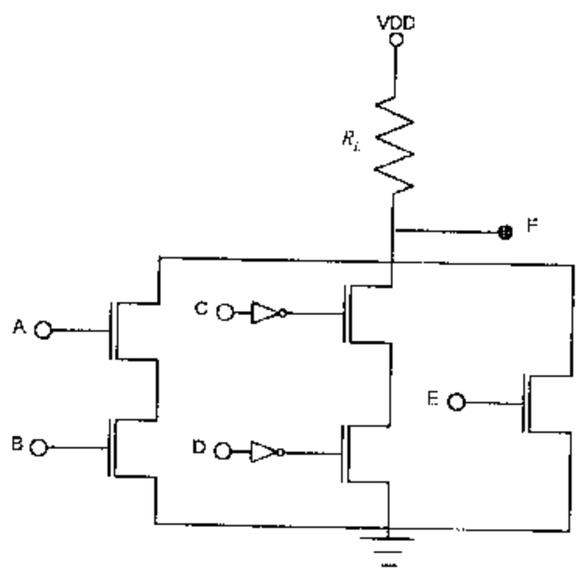
الف. OR

ب. NOR

ج. NAND

د. AND

۱۱. تابع زیر کدام گزینه است؟



الف. $(A + B + \overline{CD})E$

ب. $(A + B + CD + E)$

ج. $(AB + \overline{C} + \overline{D} + E)$

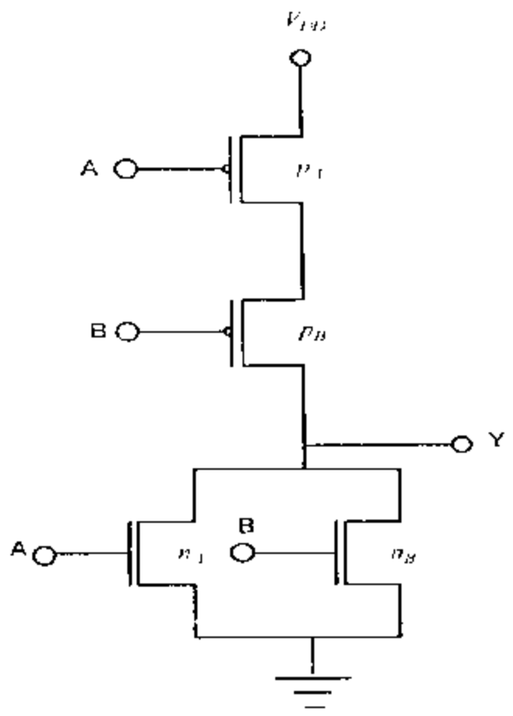
د. $\overline{(AB + (\overline{C + D}) + E)}$

نام درس: الکترونیک دیجیتال – مبانی الکترونیک دیجیتال **تعداد سؤالات: تستی:** ۲۰ **تشریحی:** ۴

رشته تحصیلی/ کُد درس: مهندسی سخت افزار (تجمیع) ۱۱۱۵۲۰۲– فناوری اطلاعات (سنتی–تجمیع ۱۵۱۱۰۰۵) **زمان آزمون (دقیقه): تستی:** ۵۰ **تشریحی:** ۶۰
فناوری اطلاعات (تجمیع)– ۱۵۱۱۰۰۵

کُد سری سؤال: یک (۱) **استفاده از:** ماشین حساب **مجاز است.**

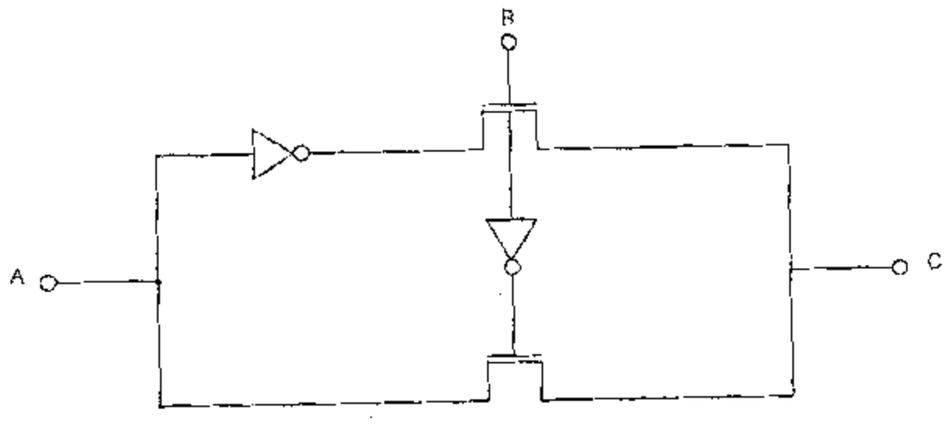
۱۲. گیت مربوط به مدار زیر کدام گزینه است؟



الف. NAND
ب. NOR
ج. XOR
د. AND

۱۳. کدام گزینه درباره گیت‌های اشمیت تریگر CMOS صحیح نمی‌باشد؟
الف. بر مبنای خاصیت هیسترزیس عمل می‌کنند.
ب. برای افزایش سرعت سیگنالهای کند قابل استفاده نیستند.
ج. برای بهبود شکل سیگنال‌های نویزی قابل استفاده هستند.
د. با اعمال فیدبک مثبت دنبالگر – سورس ساخته می‌شوند.

۱۴. شکل زیر مربوط به چه گیتی است؟



الف. OR
ب. AVD
ج. XOR
د. NAVD

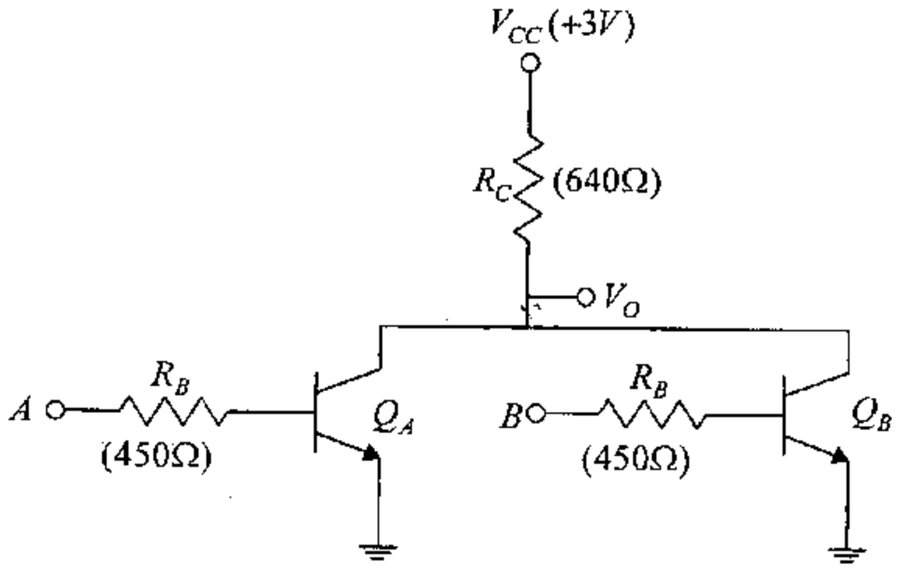
۱۵. کدام گزینه در مورد مدارهای CMOS تفاضلی صحیح نمی‌باشد؟
الف. برای بار آنها معمولاً ترانزیستورهای نوع p بکار می‌روند.
ب. نسبت به نویز حساسیت بالایی دارند.
ج. منطق خروجی با استفاده از اختلاف ولتاژ بین دو خط خروجی تعیین می‌شود.
د. مساحت خطوط ارتباطی ممکن است به طور چشمگیری افزایش یابد.

نام درس: الکترونیک دیجیتال – مبانی الکترونیک دیجیتال **تعداد سؤالات: تستی:** ۲۰ **تشریحی:** ۴

رشته تحصیلی/ کُد درس: مهندسی سخت افزار (تجمیع) ۱۱۱۵۲۰۲- فناوری اطلاعات (سنتی-تجمیع ۱۵۱۱۰۰۵) **زمان آزمون (دقیقه): تستی:** ۵۰ **تشریحی:** ۶۰
فناوری اطلاعات (تجمیع)- ۱۵۱۱۰۰۵

کُد سری سؤال: یک (۱) **استفاده از:** ماشین حساب **مجاز است.**

۱۶. مدار زیر کدام گیت است؟



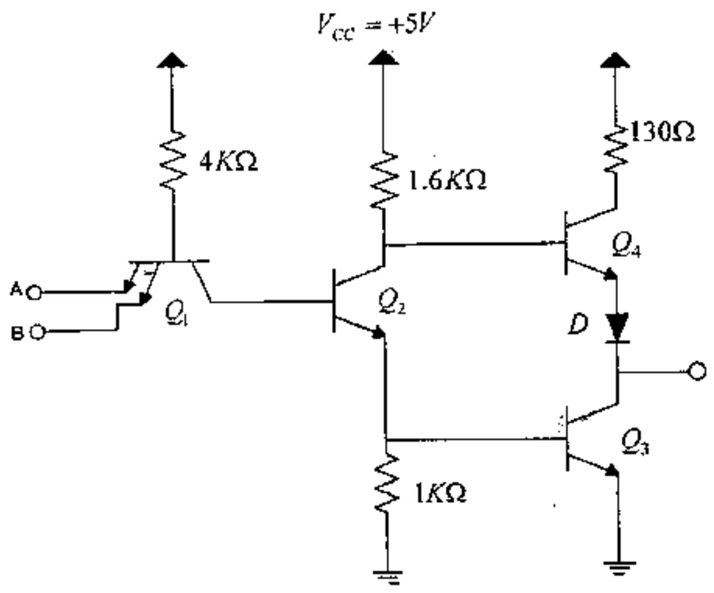
الف. XOR

ب. NAND

ج. NOR

د. AND

۱۷. مدار زیر کدام گیت است؟



الف. XOR

ب. OR

ج. NOR

د. NAND

۱۸. کدام گزینه در مورد TTL شاتکی صحیح نمی‌باشد؟

الف. زمان قطع طولانی دارد.

ب. ریود شانکی دارای ولتاژ روشن شدن حدود ۰/۵ ولت است.

ج. سطح این ترانزیستورها تا حدودی کمتر از TTL استاندارد است.

د. ترانزیستور هیچگاه به اشباع نمی‌رود.

۱۹. کدام گزینه صحیح نمی‌باشد؟

الف. TTL شاتکی پیشرفته دارای حاصلضرب تأخیر- توان کوچکی است.

ب. ECL سریعترین خانواده مدارهای منطقی است.

ج. گالیم آرسناید هم یک تکنولوژی برای ساخت مدارهای منطقی است.

د. ECL دارای ظرفیت خروجی بالاتری نسبت به TTL است.

نام درس: الکترونیک دیجیتال – مبانی الکترونیک دیجیتال **تعداد سؤالات: تستی:** ۲۰ **تشریحی:** ۴

رشته تحصیلی/ کُد درس: مهندسی سخت افزار (تجمیع) ۱۱۱۵۲۰۲- فناوری اطلاعات (سنتی-تجمیع ۱۵۱۱۰۰۵) **زمان آزمون (دقیقه): تستی:** ۵۰ **تشریحی:** ۶۰
فناوری اطلاعات (تجمیع)- ۱۵۱۱۰۰۵

کُد سری سؤال: یک (۱) **استفاده از:** ماشین حساب **مجاز است.**

۲۰. کدام گزینه درباره تکنولوژی BiCMOS صحیح نمی‌باشد؟

الف. در آن قطعات دو قطبی و CMOS با هم ترکیب شده‌اند.

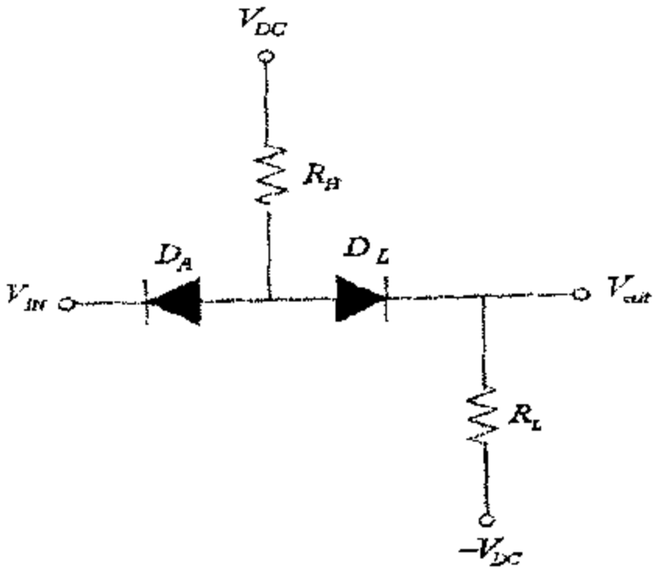
ب. مصرف آنها نسبت به دو قطبی‌ها کمتر است.

ج. جریان‌دهی آنها کمتر از CMOS است.

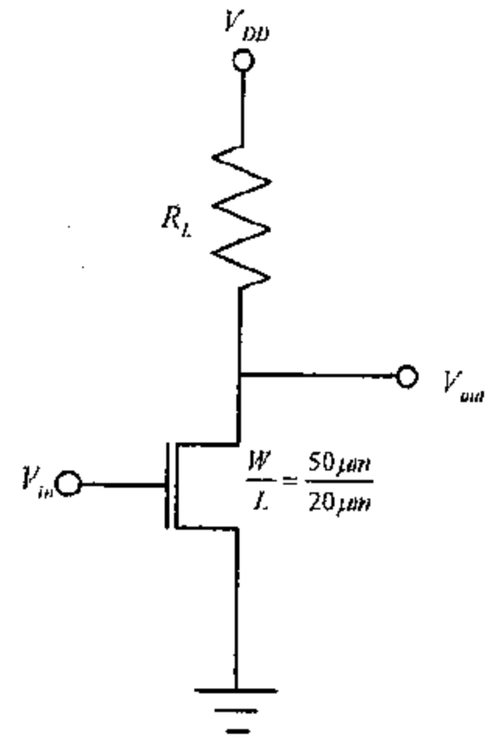
د. سرعت آنها نسبت به CMOS بهبود یافته است.

«سـؤالات تشریحـی»

۱. برای مدار زیر، مشخصه انتقال ولتاژ (VTC)را در فاصله $-V_{DC} \le V_{IN} \le V_{DC}$ رسم کنید فرض کنید $R_H = R_L = 1K\Omega$ و $V_{D(ON)} = 0.7\,V$ باشد. (۱/۵)



۲. برای مدار زیر مقدار R_L را طوری تعیین کنید که ولتاژ V_{OOt} به ازای $V_{in} = 5\,V$ برابر $0.2V$ شود. (۱/۵ نمره)

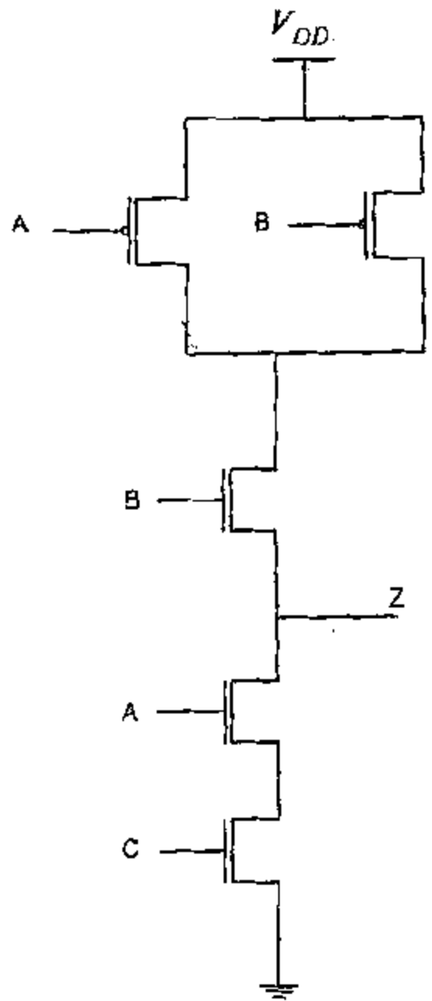


نام درس: الکترونیک دیجیتال – مبانی الکترونیک دیجیتال **تعداد سؤالات: تستی:** ۲۰ **تشریحی:** ۴

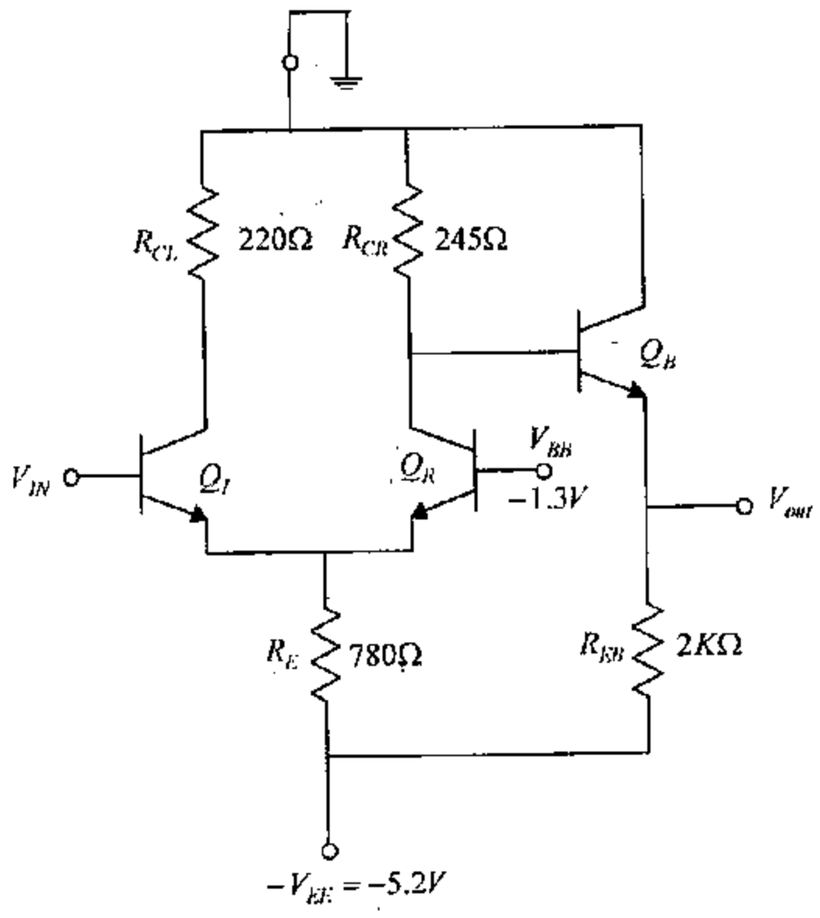
رشته تحصیلی/ کُد درس: مهندسی سخت افزار (تجمیع) ۱۱۱۵۲۰۲- فناوری اطلاعات (سنتی-تجمیع ۱۵۱۱۰۰۵) **زمان آزمون (دقیقه): تستی:** ۵۰ **تشریحی:** ۶۰
فناوری اطلاعات (تجمیع)- ۱۵۱۱۰۰۵

کُد سری سؤال: یک (۱) **استفاده از:** ماشین حساب **مجاز است.**

۳. مدار شکل زیر چه گیتی را پیاده‌سازی می کند؟ با گیت‌های منطقی نمایش دهید. (۱ نمره)



۴. در مدار زیر که مبدل ECL به STTL است، جریان کلکتور Q_1 را بدست آورید زمانی که V_{IN} در سطح پایین قرار داشته باشد. فرض کنید $V_{BE}(ECL) = 0.75\ V$. (۲ نمره)



1115202 - 89-90-1

شماره سوال	پاسخ صحیح	وضعیت تکلیف
1	ب	عادی
2	د	عادی
3	الف	عادی
4	ج	عادی
5	ب	عادی
6	ج	عادی
7	الف	عادی
8	الف	عادی
9	الف	عادی
10	ج	عادی
11	د	عادی
12	ب	عادی
13	ب	عادی
14	ج	عادی
15	ب	عادی
16	ج	عادی
17	د	عادی
18	الف	عادی
19	ب	عادی
20	ج	عادی

مرکز آزمون

کلید سؤالات تشریحی (محرمانه)

دانشگاه پیام نور

نام درس: الکترونیک دیجیتال - مبانی الکترونیک دیجیتال صفحه: ۱ از: ۱

کد درس: ۱۵۱۱۰۰۵ - ۱۱۱۵۲۰۲ کد سری سؤال: ۱

رشته تحصیلی-گرایش: سخت افزار - فناوری اطلاعات (سنتی و تجمیع)

مقطع: کارشناسی سال تحصیلی: ۸۹-۹۰ نیمسال: اول ☑ دوم ○ ترم تابستان ○ تاریخ آزمون: ۸۹/۱۰/۱۳ بارم: ۶ نمره

۱- سؤال ۲-۲ از صفحه ۴۲ از منبع درسی، شکل مدار در صفحه مابعد (۱٫۵ نمره)

۲- سؤال ۴-الف از صفحه ۱۴۳ از منبع درسی، شکل مدار در صفحه مابعد (۱٫۵ نمره)

۳- سؤال ۵-۴ از صفحه ۱۹۲ از منبع درسی، شکل مدار در صفحه مابعد (۱ نمره)

۴- سؤال ۷-۱ از صفحه ۲۷۷ از منبع درسی، شکل مدار در صفحه ۲۷۸ (۲ نمره)

یادآوری (البته فقط برای موقعی که V_{IN} در سطح پائین قرار دارد لازم است که حل شود.)

با عرض خسته نباشید خدمت شما همکار گرامی

۸۹/۹/۸